

Zamek elektroniczny na karty chipowe

AVT-578



Każdy z nas czuje się pewniej, gdy jego skarby znajdują się w bezpiecznym, dobrze chronionym miejscu.

Może to być schowek za obrazem w ścianie z mechanicznym zamkiem z szyfrowym, może być metalowa szkatułka zamykana solidnym kluczem lub nawet mała szafa pancerna, jaką można kupić w Castoramie. My, majsterkowicze, zrobimy jednak zabezpieczenie samodzielnie.

Prosto i dość skutecznie.

Rekomendacje: *prezentowane urządzenie stanowi skuteczną metodę ograniczania dostępu do wskazanych urządzeń lub pomieszczeń osobom niepowołanym. Jako identyfikator osoby uprawnionej zastosowano coraz bardziej popularne karty chipowe.*

W opisywanym poniżej zamku elektronicznym do otwierania rygła wykorzystywane są karty chipowe. Nie są to specjalistyczne karty, lecz powszechnie stosowane karty dostępu do usług bankowych, karty operatorów telefonii komórkowej, karty dostępu do telewizji płatnej lub karty otrzymywane w różnych programach zbierania punktów oraz inne zgodne ze standardem ISO7816. Większość stosowanych obecnie kart spełnia wymogi tego standardu. Wygląd oraz opis wyprowadzeń typowej karty jest przedstawiony na **rys. 1**. Jak widać, do komunikacji wykorzystywane są trzy wyprowadzenia oraz dwa wyprowadzenia zasilania. Do pracy układu zawartego w karcie chipowej niezbędne jest dostarczenie sygnału zegarowego do wejścia CLK (niektóre karty posiadają wewnętrzny generator sygnału zegarowego, jednak zdecydowana większość korzysta z zegara zewnętrznego). Częstotliwość tego sygnału powinna mieścić się w zakresie 1...5 MHz. Od war-

tości częstotliwości sygnału zegarowego uzależniona jest prędkość komunikacji z kartą, prędkość ta wynika z zależności ($F_{io} = F_{osc} / 372$). Dane wysyłane i odbierane są poprzez linię I/O, a transmisja przebiega w sposób asynchroniczny z jednym bitem startu i bitem parzystości. Aby uzyskać jedną z typowych prędkości standardu RS232 (co umożliwi odczyt karty, na przykład za pomocą komputera), w generatorze stosuje się rezonator kwarcowy o częstotliwości równej 3,597545 MHz, w ten sposób uzyskuje się prędkość transmisji równą 9600 bd. Linia CLR służy do zerowania karty. Linie Vcc i GND służą do zasilania układu zawartego w karcie.

Identyfikacja danej karty polega na odczycie danych ATR (ang. *Answer To Reset*). Dane te są wysyłane przez kartę po jej wyzerowaniu. Wysyłany pakiet może składać się z maksymalnie 33 znaków i jest identyfikatorem danej karty. Struktura ramki danych ATR jest przedstawiona na **tab. 1**.

Tab. 1. Struktura ramki danych ATR

Nazwa	TS	T0	Typ interfejsu	Znaki historyczne	Kontrolny (TCK)
Liczba bajtów	1	1	0...15	0...15	1

Powyższy opis został stworzony na podstawie danych z książki: „Karta elektroniczna, bezpieczny nośnik informacji”, autorzy: Marian Molski, Monika Glinkowska (rozdział 5, str. 70).

Funkcje poszczególnych bajtów są następujące:

TS – znak początkowy – określa parametry bitów „1” i „0” oraz wskazuje bit najbardziej (MSB) i najmniej (LSB) znaczący

T0 – znak formatu – wskazuje liczbę znaków historycznych i obecność znaków typu interfejsu

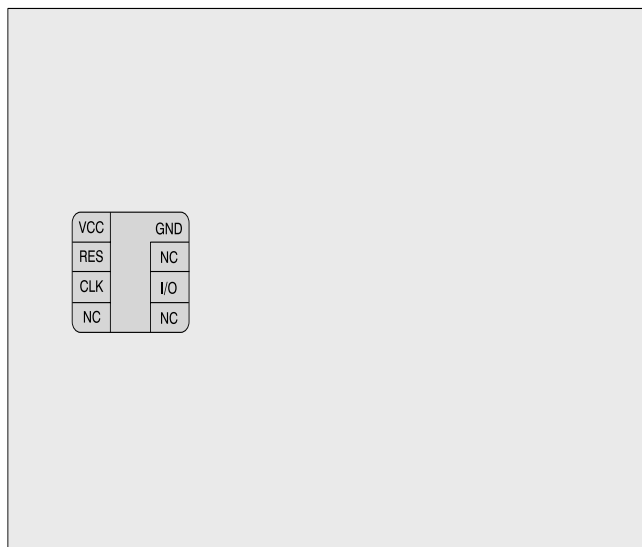
Typ interfejsu (ang. *interface characters*) – określa typ i parametry protokołu komunikacyjnego

Znaki historyczne – zawierają informacje o typie układu, wielkości pamięci, wersji oprogramowania itp.

TCK – bajt kontrolny

Struktura ramki może różnić się w zależności od rodzaju karty i poszczególne bajty mogą występować lub nie, jednak znaki TS i T0 są obowiązkowe.

Przedstawiony układ zamka po włożeniu karty do czytnika wymusza zerowanie, a następnie odczytuje dane wysyłane przez kartę i porównuje je z wzorcem zapisanym w pamięci mikrokontrolera. Odczyt samych danych ATR ma



Rys. 1. Wygląd oraz opis wyprowadzeń karty chipowej

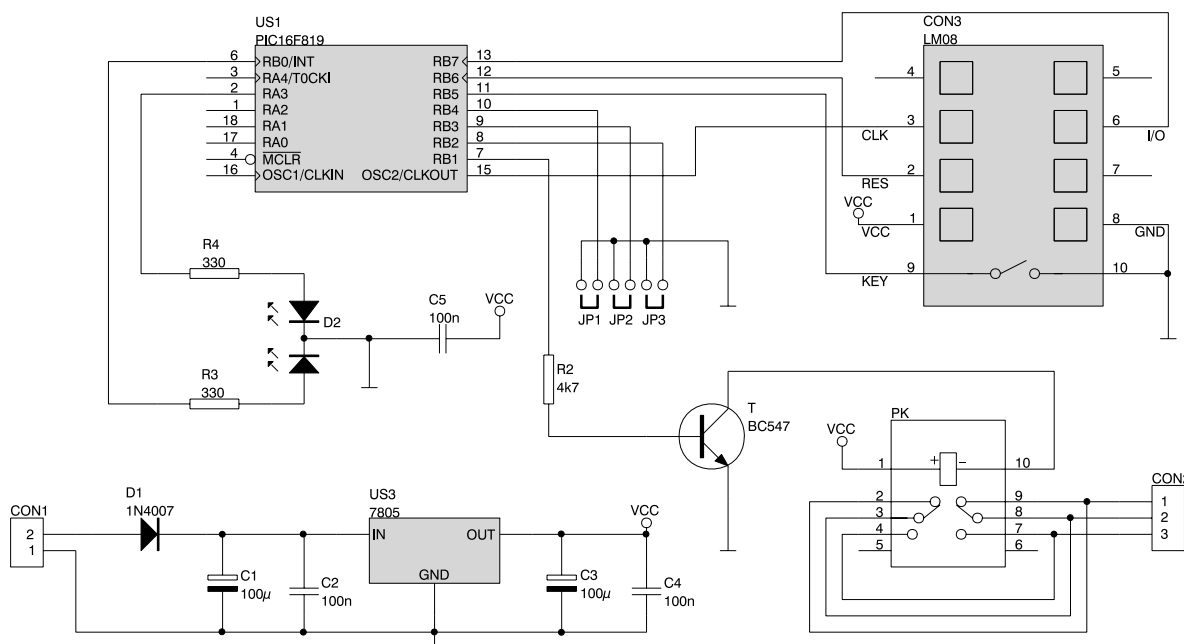
pewne ograniczenie, gdyż nie jest on unikatowy dla każdej karty i może się zdarzyć, że takie same karty, pochodzące z tej samej serii i od tego samego producenta, będą miały taką samą strukturę danych ATR. Dlatego przedstawiony zamek należy stosować jedynie w amatorskich zastosowaniach.

Jako wyjście zamka elektronicznego został zastosowany przekaźnik o obciążalności styków równej 2 A(2x1 A). Sterowanie przekaźnikiem może odbywać się na cztery sposoby, w zależności od indywidualnych potrzeb. Po włożeniu uprawnionej karty

przekaźnik może zostać załączony do momentu jej wyciągnięcia z czytnika, do chwili wyłączenia zasilania, na czas 10 sekund lub zmieniać stan na przeciwny po każdorazowym włożeniu karty.

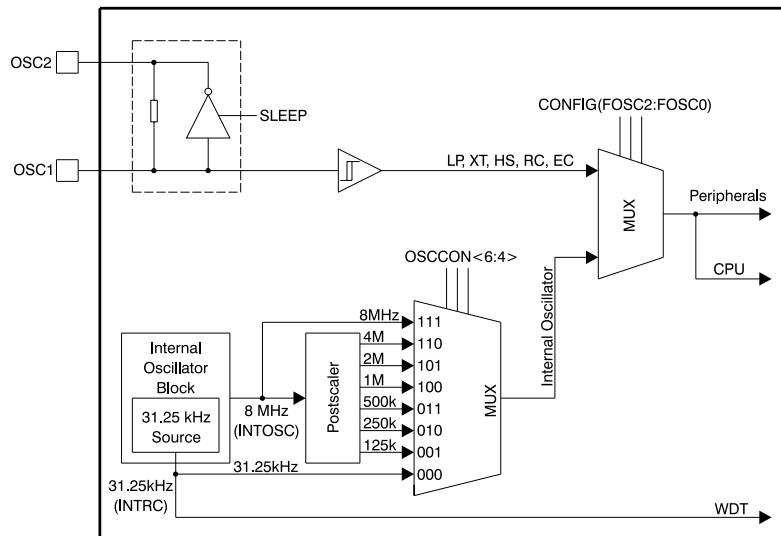
Budowa

Schemat elektryczny zamka jest przedstawiony na rys. 2. Głównym elementem jest procesor PIC16F819, zawierający w swojej strukturze wszystkie niezbędne elementy wymagane do sterowania układem zamka. Wybór mikrokontrolera był podyktowany znaczną ilością wewnętrznej



Rys. 3. Schemat elektryczny zamka

pamięci EEPROM. 256 B dostępnych w tym układzie pozwala na zapamiętanie maksymalnie siedmiu kart. Układ zawiera jeszcze wiele wewnętrznych modułów typowych dla mikrokontrolerów firmy Microchip, które nie są jednak wykorzystywane. Na uwagę zasługuje wewnętrzny układ generatora sygnału zegarowego, gdyż jego użycie upraszcza cały układ zamka. Budowa bloku generatora jest przedstawiona na rys. 3. Cały generator składa się z dwóch niezależnych generatorów: 8 MHz i 31,25 kHz. Dzięki zastosowaniu wewnętrznego dzielnika (postscaler) mikrokontroler może być taktowany z jedną z częstotliwości z zakresu od 31,25 kHz do 8 MHz. Może być ona zmieniana podczas pracy mikrokontrolera, dostosowując tym samym prędkość, a więc i pobór mocy do aktualnych potrzeb. Dodatkowo częstotliwość można kalibrować, dostrajając ją do wartości znamionowej. W przedstawionym zamku elektronicznym mikrokontroler pracuje z częstotliwością równą 8 MHz. Sygnał ten jest wewnętrznie dzielony przez cztery i wyprowadzany na wyjście OSC2, a następnie kierowany do wejścia zegarowego karty chipowej. Dzięki temu nie trzeba stosować dwóch niezależnych generatorów dla mikrokontrolera i karty. W ten sposób karta jest taktowana sygnałem o częstotliwości 2 MHz. Wartość ta nie umożliwia komunikacji karty ze standardową prędkością 9600 bd., jednak w tym układzie nie ma to znaczenia, gdyż mikrokontroler w odróżnieniu od sterownika portu szeregowego komputera może odbierać dane z dowolną prędkością. Dla tej częstotliwości prędkość komuni-



Rys. 3. Budowa wewnętrzna generatora RC mikrokontrolera PIC16F819

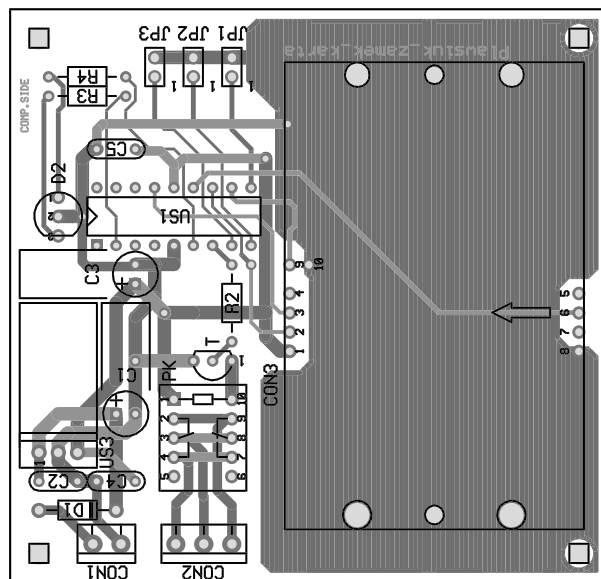
kacji wynosi 5376 bd (2000000/372). Dodatkowym problemem wydaje się niestabilność generowania częstotliwości przez generator RC mikrokontrolera. Nie ma to jednak znaczenia, gdyż obydwa układy „napędzane” są z tego samego generatora, jeśli więc częstotliwość zmieni się, to będzie uwzględniana przez obydwa układy (mikrokontroler i kartę chipową).

Jako układ wykonawczy zastosowano miniaturowy przełącznik z dwoma parami styków przełącznych o prądzie przewodzenia równym 1 A każdy. Na złączu CON2 znajdują się wyprowadzenia wszystkich styków przełącznika, możliwe jest więc zarówno załączenie, jak również przerwanie obwodu wyjściowego w stanie

aktywnym zamka elektronicznego. Dwukolorowa dioda LED sygnalizuje stan pracy zamka, w zależności od wykonywanych zadań może świecić na zielono, czerwono lub pomarańczowo. Dzięki dużej wydajności prądowej portów procesora można bezpośrednio sterować diodami. Porty procesora mogą być obciążane prądem 20 mA zarówno w stanie niskim, jak i wysokim. Zworki JP1...JP3 służą do ustawiania parametrów pracy zamka.

Do zasilania całego układu wymagane jest napięcie 5 V, które uzyskuje się z wyjścia stabilizatora układu US3. Do zabezpieczenia układu przed odwrotną polaryzacją napięcia zasilającego zastosowano diodę prostowniczą D1.

Tab. 2. Konfiguracja trybu pracy przełącznika		
JP1	JP2	Opis
0	0	Przełącznik włączony przez cały czas, gdy karta jest w czytniku
1	0	Po każdorazowym włożeniu karty zmienia stan na przeciwny
0	1	Po włożeniu karty przełącznik jest załączany, aż do wyłączenia zasilania
1	1	Po włożeniu karty przełącznik jest załączany na czas około 10 sekund



Rys. 4. Rozmieszczenie elementów na płytce drukowanej

Montaż i uruchomienie

Zamek zmontowano na płytce dwustronnej. Rozmieszczenie elementów pokazano na **rys. 4**. Montaż wykonujemy w kolejności: rezystory, podstawa pod układ US1, a następnie przełącznik. Układ stabilizatora US3 oraz kondensatory C1 i C3 montujemy na leżąco. Na końcu montujemy złącza CON1, CON2 i CON3. Montaż nie powinien sprawić problemów, gdyż układ nie zawiera zbyt wielu elementów. Po zmontowaniu układu zamka ze sprawnych elementów jest on gotowy do pracy. Użytkowanie zamka rozpoczynamy od przeprowadzenia procedury programowania. Do zasilania można wykorzystać dowolny zasilacz o napięciu wyjściowym równym około 9 V i wydajności prądowej równej około 100 mA.

Programowanie

Aby wprowadzić mikrokontroler w tryb programowania, należy przy wyłączonym zasilaniu zewrzeć zworekę JP3 i włączyć zasilanie. Dioda błysnie pięć razy kolorem czerwonym i zgaśnie, następnie należy wkładać do czytnika uprawnione karty – jeśli karta zostanie prawidłowo odczytana, to dioda błysnie kolorem czerwonym i zapali się na zielono. Jeśli karta nie wysyła numeru ATR bądź wszystkie znaki mają wartość 00h lub FFh, to dioda będzie świeciła kolorem czerwonym do momentu wyciągnięcia karty z czytnika. Taka karta nie zostanie zarejestrowana. W ten sposób należy zaprogramować wszystkie uprawnione karty (maksymalnie siedem), po ostatniej zapisanej karcie dioda zacznie

błyskać kolorem pomarańczowym. Jeśli będzie programowana mniejsza liczba kart, to całą procedurę można przerwać w dowolnym momencie, wyłączając zasilanie.

Po zaprogramowaniu uprawnionych kart można przejść do użytkowania zamka. Należy jeszcze tylko wybrać sposób sterowania przełącznikiem. W **tab. 2** przedstawiona jest konfiguracja zwopek JP1 i JP2 oraz odpowiadający sposób sterowania przełącznikiem, przy czym stan „0” odpowiada zwartej zworce.

Krzysztof Pławsiuk, EP
krzysztof.plawsiuk@ep.com.pl

*Wzory płytek drukowanych w formacie PDF są dostępne w Internecie pod adresem: **pcb.ep.com.pl** oraz na płycie CD-EP6/2004B w katalogu PCB.*