

Ekonomiczny generator funkcyjny DDS

Generator sygnałowy jest jednym z podstawowych przyrządów w pracowni elektronicznej. Niestety, ceny cyfrowych, profesjonalnych urządzeń są zaporą dla wielu amatorów. Z kolei rozwiązania analogowe, oparte chociażby na mostku Wiena nie gwarantują, że generowany sygnał będzie miał stabilne parametry. Prezentowany układ łączy zalety obydwu tych wariantów: cyfrową syntezę częstotliwości oraz niewysoką cenę.

Rekomendacje: generator przyda się w warsztacie każdego elektronika.

Generator zaprojektowano z myślą o testowaniu urządzeń audio. Cenę obniżono dzięki programowej implementacji generatora DDS, bez użycia zewnętrznego generatora sygnałowego. Kształty sygnałów zostały dostosowane do najczęstszych pomiarów w układach audio:

- sinusoidalny: pomiar charakterystyki przenoszenia i wzmocnienia,
- trójkątny: ocena zniekształceń nieliniowych,
- prostokątny: oscylacje, ocena pasma przenoszenia.

Zasada działania

Bezpośrednia synteza cyfrowa (ang. DDS – Direct Digital Synthesis) to metoda wytwarzania sygnału w oparciu o odczytywanie odpowiednich próbek zapisanych w tablicy. Próbkę sygnału są wystawiane na przetwornik cyfrowo-analogowy, który przekształca je w proporcjonalną wartość napięcia. Schemat blokowy zaimplementowanego w tym układzie syntezy przedstawia **rysunek 1**.

Gdyby z tablicy próbek odczytywać wszystkie po kolei, wówczas częstotliwość wytwarzanego sygnału byłaby stała. W tym układzie częstotliwość próbkowania wynosi 300 kHz, zaś tablica próbek zawiera ich 256, więc częstotliwość sygnału wyjściowego wynosiłaby 1171,875 Hz (300 kHz/256). Metoda DDS polega na tym, że nie trzeba odczytywać wszystkich próbek. Zgodnie z twierdzeniem Nyquista wystarczy, aby na jeden okres



najwyższej częstotliwości w sygnale przypadają nie mniej niż 2 próbki. Dla sygnału sinusoidalnego minimum to dwie próbki na okres. Przy tej samej częstotliwości próbkowania można uzyskać – teoretycznie – sygnał analogowy o częstotliwości 150 kHz. Jak zostanie pokazane dalej, jakość tego sygnału byłaby bardzo niska.

Użytkownika nie interesuje jedynie częstotliwość minimalna i maksymalna, lecz także cała gama częstotliwości pośrednich. Można odczytywać co drugą próbkę, co trzecią i tak dalej. Niestety, skok częstotliwości jest równy częstotliwości minimalnej.

$$\frac{300\text{kHz}}{\frac{1}{2} \cdot 256} = 2343,75\text{Hz}$$

$$\frac{300\text{kHz}}{\frac{1}{3} \cdot 256} = 3515,625\text{Hz}$$

Generatory fabryczne z powodzeniem generują sygnał o częstotliwości zadanej z precyzją rzędu mHz lub lepszą. Można sobie poradzić z tym problemem na dwa sposoby. Pierwszy z nich to zwiększenie liczby próbek np. do 300 milionów. Wtedy krok regulacji częstotliwości wyniesie 1 mHz, za to potrzebna będzie olbrzymia pamięć na tak liczny zbiór próbek. Drugą opcją jest podział przez liczbę niecałkowitą – tej metody użyto w prezentowanym generátorze.

Przy użyciu mikrokontrolera o architekturze 32-bitowej to zadanie zostaje znacznie uproszczone. Jeżeli do zaadresowania jest 256 próbek, wówczas wystarczy do tego tylko

DODATKOWE MATERIAŁY NA FTP:

<ftp://ep.com.pl>

USER: 77322, PASS: 8qxonzsb

W ofercie AVT*

AVT-5581

Podstawowe informacje:

- Zakres regulacji częstotliwości: 0,1 Hz...39999,9 Hz.
- Krok zmiany częstotliwości: 0,1 Hz.
- Dostępne kształty sygnałów: sinusoidalny, trójkątny, prostokątny (wypełnienie 50%).
- Amplituda sygnału wyjściowego: 0...10 Vpp.
- Składowa stała: zerowa lub sygnał unipolarny (przełączane).
- Impedancja wyjściowa: bliska zeru.
- Zasilanie: 12...15 V DC, maksymalnie 50 mA.
- Sposób regulacji częstotliwości: impulsator.
- Sposób regulacji amplitudy: potencjometr.

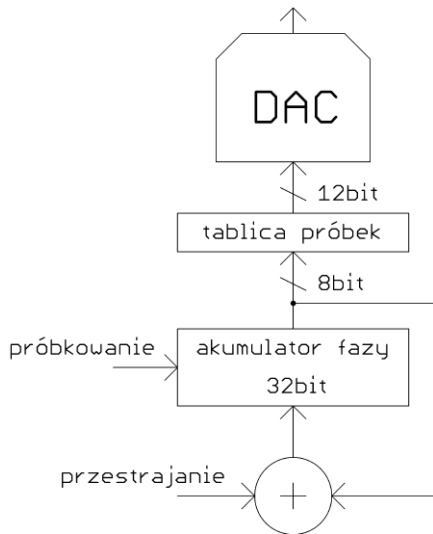
Projekty pokrewne na FTP:

(wymienione artykuły są w całości dostępne na FTP)

AVT-5580	Generator DDS na zakres 1 Hz...40 MHz z wobulatorem (EP 2/2017)
AVT-5444	Generator DDS (EP 4/2014)
AVT-5418	Cyfrowy generator sygnału prostokątnego (EP 10/2013)
AVT-1728	Generator HF z powielaniem częstotliwości (EP 3/2013)
AVT-5155	Generator DDS (EP 10-11/2008)
AVT-1474	Generator fali prostokątnej o reg. współczynnika wypełnienia (EP 8/2008)

* Uwaga:

Zestawy AVT mogą występować w następujących wersjach:
AVT xxxxx 1 to zaprogramowany układ. Tylko i wyłącznie. Bez elementów dodatkowych.
AVT xxxxx A płytka drukowana PCB (lub płytki drukowane, jeśli w opisie wyraźnie zaznaczono), bez elementów dodatkowych.
AVT xxxxx B płytka drukowana i zaprogramowany układ (czyli połączenie wersji A i wersji UK) bez elementów dodatkowych.
AVT xxxxx C płytka drukowana (lub płytki) oraz komplet elementów wymienionych w załączniku pdf.
AVT xxxxx D to nic innego jak zamontowany zestaw B, czyli elementy wmontowane w PCB. Należy mieć na uwadze, że o ile nie zaznaczono wyraźnie w opisie, zestaw ten nie ma obudowy ani elementów dodatkowych, które nie zostały wymienione w załączniku pdf.
AVT xxxxx E oprogramowanie (nieczęsto spotykana wersja, lecz jeśli występuje, to niezbędne oprogramowanie można ściągnąć, klikając w link umieszczony w opisie kitu).
 Nie każdy zestaw AVT występuje we wszystkich wersjach! Każda wersja ma załączony ten sam plik pdf. Podczas składania zamówienia upewnij się, którą wersję zamawiasz! (UK, A, A+, B lub C). <http://sklep.avt.pl>



Rysunek 1. Schemat blokowy syntezy

8 bitów. Pozostałe 24 bity rejestru akumulatora fazy to „część ułamkowa”. Dzięki temu krok regulacji częstotliwości generowanego sygnału wyniesie:

$$\frac{300\text{kHz}}{2^{32}} \approx 6,98 \cdot 10^{-5} \text{ Hz} \approx 70 \mu\text{Hz}$$

W ten sposób, w pamięci nadal można przechowywać 256 próbek. Przetwornik ma rozdzielczość 12 bitów, zatem próbki są 2-bajtowe – wymagane jest tylko 512 bajtów.

Sygnał na wyjściu przetwornika C/A jest aproksymowany za pomocą przebiegu schodkowego. Należy go odfiltrować za pomocą dolnoprzepustowego filtra regeneracyjnego, aby uzyskać zeń sygnał pożądany. W jego widmie jest wiele częstotliwości harmonicznych, w tym składowa sygnału użytecznego

oraz składowa o częstotliwości równej częstotliwości próbkowania. Założono, że maksymalna częstotliwość wytwarzanego sygnału to 40 kHz, natomiast częstotliwość próbkowania wynosi 300 kHz. Charakterystyka amplitudowa filtru w paśmie przepustowym powinna być możliwie płaska. Jednocześnie tłumienie częstotliwości próbkowania powinno być jak najsilniejsze. Są to bardzo rygorystyczne wymagania, których jednocześnie spełnienie nie będzie łatwe.

W omawianym układzie zastosowano prosty, dwuczłonowy filtr RC, którego schemat ideowy (z programu symulacyjnego SPICE) pokazano na **rysunku 2**. Na **rysunku 3** zamieszczono jego charakterystykę amplitudową. Jest ona kompromisem pomiędzy jakością pasma przepustowego a tłumieniem częstotliwości próbkowania. Dodatkowo tłumienie składowych o tak wysokich częstotliwościach wniosą użyte wzmacniacze operacyjne, które mają ograniczony czas narastania napięcia wyjściowego.

Budowa generatora

Schemat ideowy generatora pokazano na **rysunku 4**.

Układ generatora należy zasilać napięciem stałym z zakresu 12...15 V, dobrze filtrowanym i najlepiej stabilizowanym. Do dodatkowego filtrowania tętnień o małej częstotliwości służy kondensator C1. To napięcie jest używane do zasilania stopnia wyjściowego.

Napięcia +5 V, przeznaczonego dla wyświetlacza LCD, dostarcza stabilizator liniowy typu 7805. Kondensatory C2 i C3 zapobiegają jego wzbudzeniu. Prąd przezeń płynący jest na tyle niski, że nie wymaga

radiatora. Z wyjścia układu 7805 jest zasilany stabilizator napięcia 3,3 V (LD1117-S33TR). To napięcie jest z kolei wymagane przez mikrokontroler STM32F051. Kaskadowe połączenie stabilizatorów pozwala rozłożyć moc w nich traconą. Stabilizator US2 jest układem LDO, który może pracować z tak niewielką (ok. 1,7 V) różnicą napięcia pomiędzy wejściem i wyjściem.

Na potrzeby poprawnej pracy wzmacniaczy operacyjnych w torze sygnału, na płycie generatora znajduje się również przetwornica wytwarzająca napięcie ujemne. Jego wartość to ok. -5 V, lecz – jak zostanie dalej pokazane – nie jest to parametr krytyczny. W tej roli bardzo dobrze sprawdza się układ pompy ładunkowej typu ICL7660 w swojej typowej aplikacji. Nie korzysta z elementów indukcyjnych, przez co poziom emitowanych zaburzeń elektromagnetycznych jest niewielki.

Przetwornik cyfrowo/analogowy znajdujący się w mikrokontrolerze ma wysoką rezystancję wyjściową, dlatego w pierwszej

Wykaz elementów:

Rezystory:

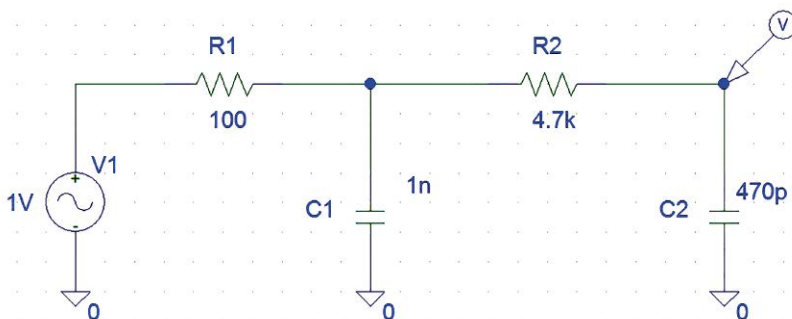
- R1, R6: 100 Ω SMD0805
- R2: 4,7 kΩ SMD0805
- R3: 20 kΩ SMD0805
- R4, R5, R8, R9, R12, R13, R15: 10 kΩ SMD0805
- R7, R10, R11, R14, R17: 330 Ω SMD0805
- R16: 4,7 Ω SMD0805
- RN1, RN2: 4 × 10 kΩ SIL5
- P1: 10 kΩ montażowy leżący

Kondensatory:

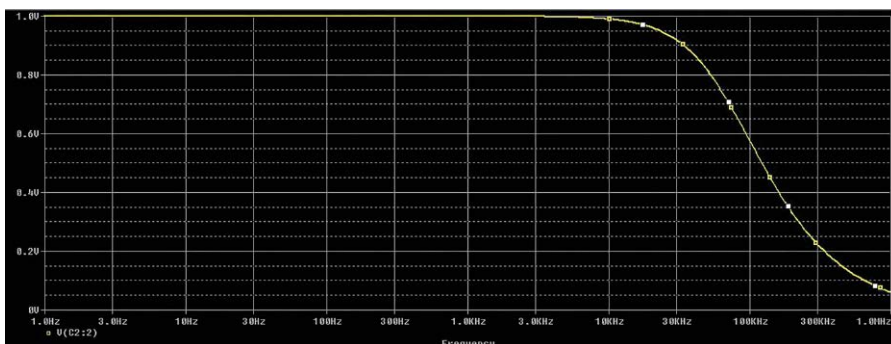
- C1: 1000 μF/25 V
- C2, C3, C5, C9, C11, C13, C18-C24, C26, C33: 100 nF SMD0805
- C4, C6-C8, C10, C25, C30, C34: 10 μF/10 V SMD0805
- C12, C14, C15, C27, C32: 1 nF SMD0805
- C16: 470 pF SMD0805
- C17: 100 μF/25 V
- C28, C29: 18 pF SMD0805
- C31: 10 nF SMD0805

Półprzewodniki:

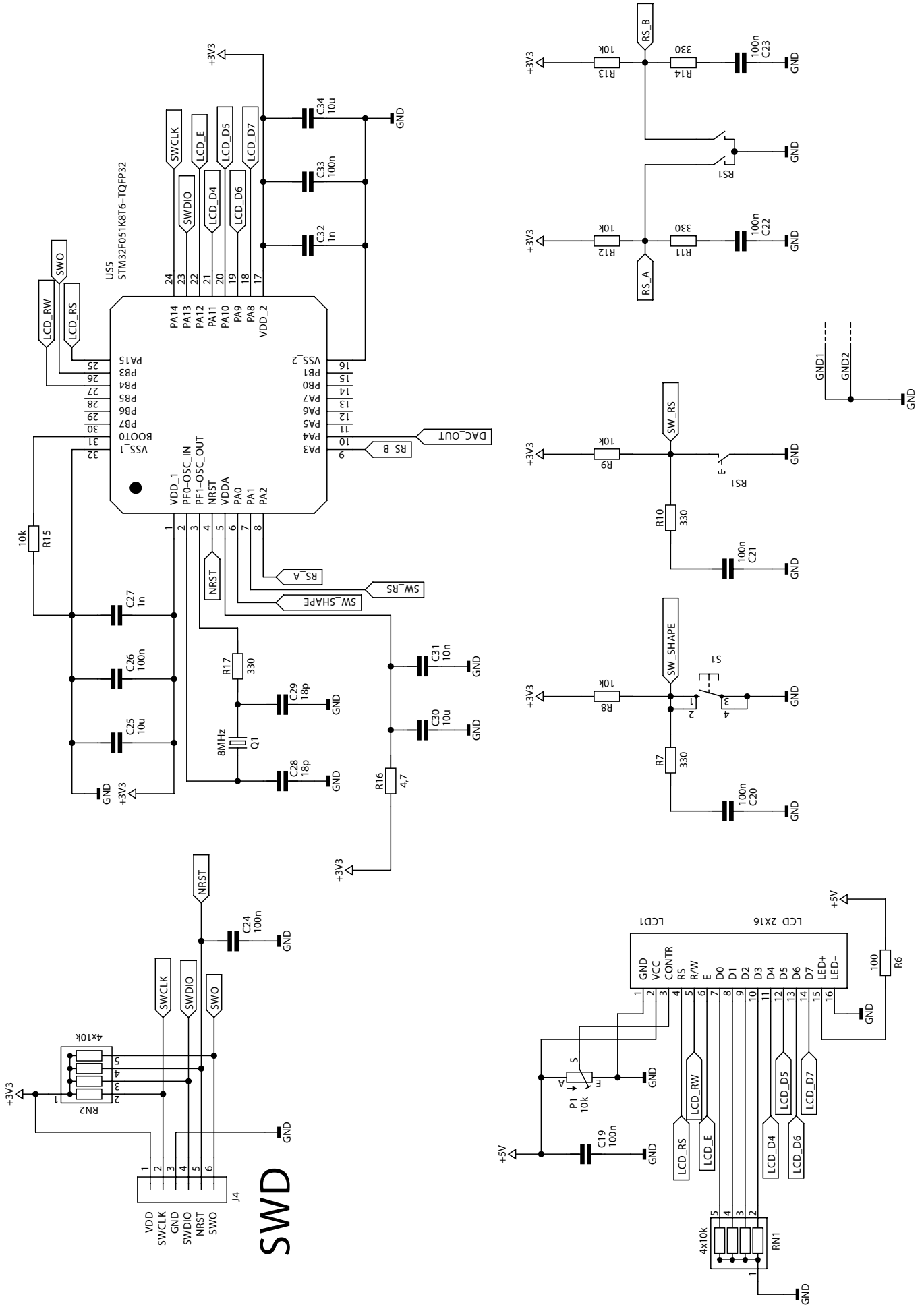
- US1: 7805 TO220
 - US2: LD1117S33TR SOT223
 - US3: ICL7660AC SO8
 - US4: TL084 DIP14
 - US5: STM32F051K8T6 TQFP32
- Inne:**
- J1: gniazdo DC 2,1/5,5 mm
 - J2: goldpin 3pin 2,54 mm (opis w tekście)
 - J3: ARK2 5mm
 - J4: goldpin 6pin 2,54 mm
 - JP1: goldpin 2 × 2pin 2,54 mm + dwie zworki (opis w tekście)
 - JP2: goldpin 3pin 2,54 mm + zworka (opis w tekście)
 - LCD1: 2*16 zgodny z HD44780 + listwa goldpin 16pin 2,54 mm (męska i żeńska)
 - RS1: impulsator z przyciskiem
 - S1: mikroswitch 22,5 mm 6 × 6 do druku
 - Q1: kwarc 8 MHz niski THT
 - Podstawka DIL14
 - Obudowa Z-80 (opis w tekście)
 - Elementy mechaniczne (opis w tekście)



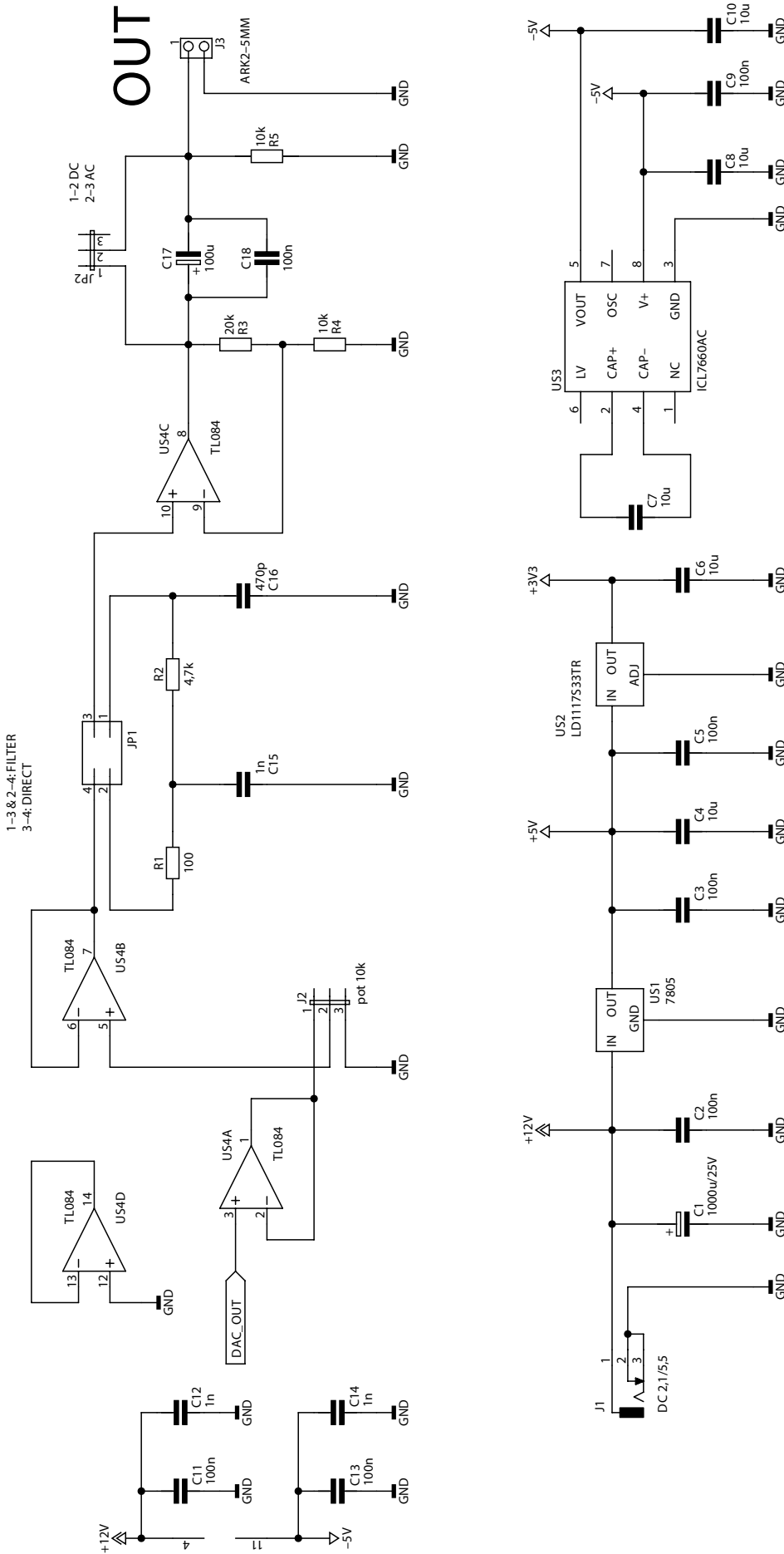
Rysunek 2. Schemat ideowy zastosowanego filtra regeneracyjnego



Rysunek 3. Charakterystyka amplitudowa zaprojektowanego filtra obliczona na drodze symulacji



Rysunek 4. Schemat ideowy generatora



kolejności należy podać go na wtórnik napięciowy. Wybrano do tej roli układ typu TL084, ponieważ charakteryzuje się on: niską ceną, dostępnością, bardzo dużą impedancją wejściową (z racji zastosowania tranzystorów typu FET), szybką reakcją wyjścia (slew rate na poziomie 13 V/ μ s).

Napięcie na wyjściu przetwornika C/A zmienia się w zakresie 0...3,3 V, dlatego trzeba zapewnić wzmacniacz operacyjny z możliwością poprawnego przeniesienia tego sygnału w całym zakresie jego zmienności. Do tego celu służy napięcie ujemne, wytwarzane przez ICL7660. Układ TL084 wymaga ok. 3 V „odstępu” pomiędzy ujemną linią zasilania a napięciem przyłożonym do któregośkolwiek z wejść. Podobnie rzecz ma się z wyjściem, które również wymaga pewnego marginesu.

Użycie w tym miejscu wzmacniacza typu *rail-to-rail* byłoby o tyle nieefektywne, że szybkość zmian napięcia wyjściowego w nim jest niewielka (bądź jego ceny są wysokie). Ponadto, impedancja dołączona do wyjścia musi być, na ogół, rzędu kiloomów, co nie rozwiązuje problemu.

Napięcie z przetwornika A/C, po zbuforowaniu wtórnikami napięciowymi, trafia na potencjometr ustalający amplitudę. Impedancja wyjściowa takiego dzielnika potencjometrycznego ulega silnym wahaniom (od zera do ok. 5 k Ω), co wpływałoby na charakterystykę filtra. Z tego powodu, za potencjometrem znajduje się jeszcze jeden wtórnik. Dzięki temu filtr jest sterowany ze źródła o znikomo małej impedancji wyjściowej.

Zwora JP1 służy do ewentualnego ominięcia filtra regeneracyjnego i wprowadzenia sygnału z przetwornika C/A wprost na wyjście. Jak zostanie potem pokazane, ten filtr wpływa negatywnie na czas narastania sygnału prostokątnego. Można w miejsce zwory dołączyć przełącznik odłączający filtr z toru przy generowaniu sygnału prostokątnego. Można również prowadzić testy z własnymi filtrami, o odmiennej topologii – możliwości jest wiele. Za filtrem włączono wzmacniacz nieodwracający o wzmacnieniu ok. 3 V/V. W ten sposób można uzyskać zmiany napięcia wyjściowego w zakresie 0...10 V. Taka amplituda jest przydatna podczas bezpośredniegoysterowania końcówki mocy. Przy okazji, wysoka impedancja wejściowa nie obciąża filtra.

Za wzmacniaczem jest kondensator odcinający składową stałą, a ściślej mówiąc, dwa kondensatory połączone równolegle. Duża pojemność C17

dobrze sprawdza się dla małej częstotliwości, za to C18 jest potrzebny do przeniesienia stromych zboczy. Rezystor R5 obciąża wstępnie wyjście układu, co polaryzuje kondensatory. Zworką JP2 można te kondensatory zewrzeć i w ten sposób wyłączyć je z toru sygnałowego.

Do wskazywania aktualnej częstotliwości oraz kształtu sygnału służy standardowy wyświetlacz alfanumeryczny, zgodny z HD44780 o organizacji 2 wiersze po 16 znaków. Musi być zasilany napięciem 5 V, lecz akceptuje poziomy logiczne wystawiane przez mikrokontroler pracujący w logice 3,3-woltowej. Do mikrokontrolera został dołączony w trybie 4-bitowym. Gdyby wyświetlacz przeszedł w tryb odczytu zawartości rejestrów, na wyprowadzenia mikrokontrolera zostałyby podane napięcie rzędu 5 V. Jednak wyprowadzenia typu FT są w stanie takie napięcie wytrzymać bez żadnych konsekwencji. Potencjometr P1 służy do ustalenia prawidłowego kontrastu wyświetlacza. Rezystor R6 ogranicza prąd pobierany przez podświetlenie ekranu. Drabinka rezystorowa RN1 polaryzuje niewykorzystane wyprowadzenia wyświetlacza.

Impulsator z przyciskiem służy do zmiany częstotliwości, zaś oddzielny microswitch jest przeznaczony do zmiany kształtu generowanego sygnału. Elementy stykowe iskrzą podczas przełączania, dlatego zostały do nich dodane elementy filtrujące. Przy styku rozwartym, rezystor 10 kΩ podciąga potencjał wejścia mikrokontrolera do +3,3 V. Podczas zwierania styku, ładunek z kondensatora jest odprowadzany poprzez rezystor 330 Ω. Włączenie rezystora szeregowo z kondensatorem zmniejsza prąd płynący podczas przełączania, co pozytywnie wpływa na żywotność styków oraz poziom emitowanych zakłóceń.

Zadaniem mikrokontrolera jest – między innymi – generowanie sygnału analogowego. W generatorze zastosowano STM32F051K8T6 w obudowie TQFP32. Ma 64 kB pamięci Flash oraz 8 kB pamięci RAM. Pochodzi z rodziny STM32F0, która cechuje się relatywnie niską wydajnością, za to ich cena jest bardzo przystępna – rzędu nawet kilku złotych. Źródłem sygnału zegarowego dla podzespołów mikrokontrolera jest zewnętrzny rezonator kwarcowy 8 MHz, którego częstotliwość jest powielana sześciokrotnie poprzez wbudowany mnożnik z pętłą PLL. Wyjście wewnętrznego generatora kwarcowego jest sprzęgnięte z rezonatorem poprzez rezystor R17, który utrudnia wzbudzenie na częstotliwościach harmonicznych. W ten sposób, do dyspozycji jest przebieg o stabilnej częstotliwości 48 MHz. Jest on wprawdzie obarczony szumami fazowymi, wynikającymi z samej zasady działania PLL, lecz producent układ zadbał o to, by były one na akceptowalnym poziomie. W tym zastosowaniu nie trzeba się nimi

```
Listing 1. Wystawianie kolejnych próbek przez DAC (pełna tablica jest dostępna w materiałach dodatkowych)
const uint16_t tabl_gen[3][256] = {{2048, ... 1998}, {0, ..., 32}, {4095, ..., 0}};
uint32_t dac_cnt = 0; //licznik dla tablicy
uint32_t acc_phase = 1; //akumulator fazy
uint8_t mode = 0; //tryb generacji: 0 - sinus, 1 - trojkat, 2 - prostokat
////////////////////////////////////////////////////
// Wyzwalanie DAC
////////////////////////////////////////////////////
void TIM2_IRQHandler(void)
{
    TIM_ClearITPendingBit(TIM2, TIM_IT_Update);
    DAC->DHR12R1 = tabl_gen[mode][dac_cnt>>24];
    dac_cnt+=acc_phase;
}
```

```
Listing 2. Konfiguracja mikrokontrolera do pracy jako DDS
//dołączenie zegara do szyn systemowych
RCC_HCLKConfig(RCC_SYSCLK_Div1); //szyna AHB z PLL
RCC_PCLKConfig(RCC_HCLK_Div1); //szyna APB z PLL
//dołączenie zegara do peryferiów
RCC_APB1PeriphClockCmd(RCC_APB1Periph_TIM2, ENABLE); //wyzwalanie DAC
RCC_APB1PeriphClockCmd(RCC_APB1Periph_DAC, ENABLE); //DAC
RCC_APB2PeriphClockCmd(RCC_APB2Periph_SYSCFG, ENABLE); //komunikacja z NVIC
//konfiguracja NVIC - przerwania od TIM2
NVIC_InitTypeDef NVIC_InitStructure;
NVIC_InitStruct.NVIC_IRQChannel = TIM2_IRQn;
NVIC_InitStruct.NVIC_IRQChannelPriority = 0;
NVIC_InitStruct.NVIC_IRQChannelCmd = ENABLE;
NVIC_Init(&NVIC_InitStructure);
NVIC_EnableIRQ(TIM2_IRQn);
//konfiguracja TIM2 - generator częstotliwości próbkowania 300kHz
TIM_TimeBaseInitTypeDef TIM_TimeBaseInitStruct;
TIM_TimeBaseStructInit(&TIM_TimeBaseInitStruct);
TIM_DeInit(TIM2);
TIM_TimeBaseInitStruct.TIM_Prescaler = 0; //brak przeskalera
TIM_TimeBaseInitStruct.TIM_CounterMode = TIM_CounterMode_Up;
TIM_TimeBaseInitStruct.TIM_Period = 160-1; //przepelnienie po 160 impulsach
TIM_TimeBaseInitStruct.TIM_ClockDivision = TIM_CKD_DIV1; //bez dzielnika
TIM_TimeBaseInit(TIM2, &TIM_TimeBaseInitStruct);
TIM_Cmd(TIM2, ENABLE);
TIM_ITConfig(TIM2, TIM_IT_Update, ENABLE);
//konfiguracja DAC
DAC_InitTypeDef DAC_InitStructure;
DAC_StructInit(&DAC_InitStructure);
DAC_InitStructure.DAC_Trigger = DAC_Trigger_None;
DAC_InitStructure.DAC_OutputBuffer = DAC_OutputBuffer_Disable;
DAC_Init(DAC_Channel_1, &DAC_InitStructure);
DAC_Cmd(DAC_Channel_1, ENABLE);
```

bardzo przejmować, gdyż budowany generator jest przystosowany do relatywnie niskich częstotliwości.

Sekcja analogowa, zawierająca m.in. przetwornik C/A oraz układ PLL, jest zasilana za pośrednictwem filtra RC, składającego się z R16, C30 i C31. Producent sam zaleca, aby dodać ten, którego celem jest zmniejszenie przenikania zakłóceń z ogólnego zasilania 3,3 V, do którego dołączone są układy cyfrowe. Zasilanie dla pozostałych bloków mikrokontrolera jest filtrowane łącznie 6 kondensatorami – po trzy na jedno wejście zasilania. Równoległe połączenie kondensatorów 10 µF, 100 nF i 1 nF zapewnia skuteczne filtrowanie szerokiego spektrum częstotliwości. Wejście BOOT0 służy do wyboru źródła programu. W typowych zastosowaniach jego potencjał powinien być bliski zera. Gdyby jednak w przyszłości zaszła potrzeba zmiany, wówczas można wylutować rezystor R15, a wolne pole lutownicze połączyć z +3,3 V.

Złącze J4 służy do komunikacji z mikrokontrolerem za pośrednictwem protokołu SWD. Układ wyprowadzeń w tym złączu został dostosowany do płytek ewaluacyjnych z mikrokontrolerami z tej rodziny. Zawierają one programator mogący obsługiwać również układy dołączane z zewnątrz.

Oprogramowanie

Oprogramowanie dla mikrokontrolera napisano w środowisku Cocox.

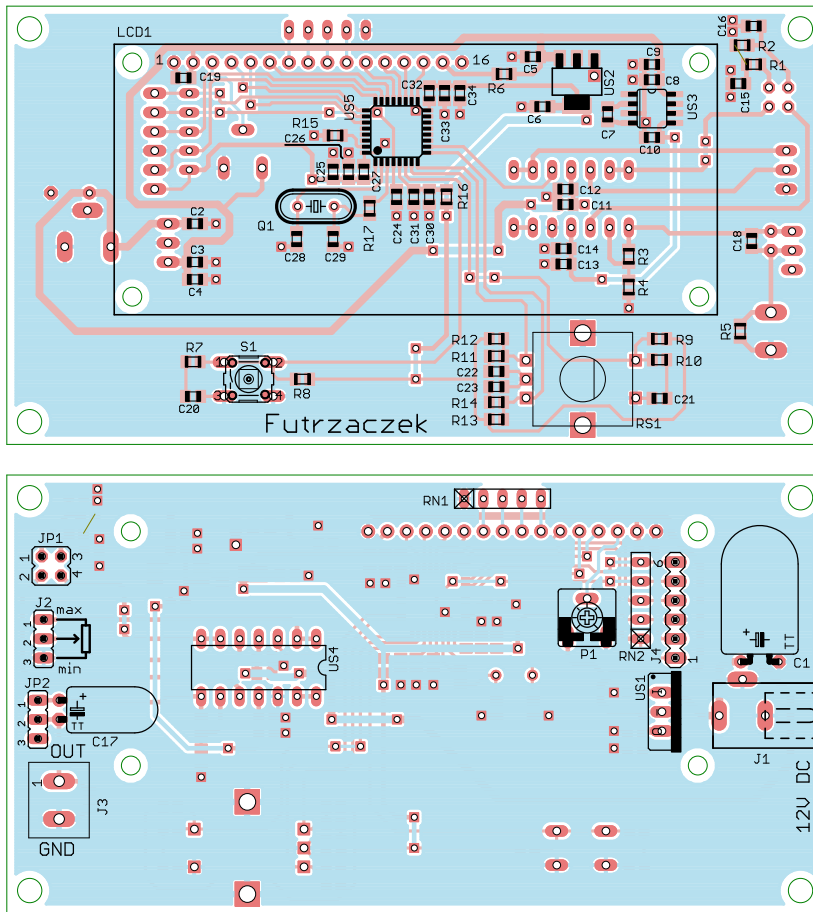
Przetwornik C/A jest sterowany w przerwanach od timera TIM2 (listing 1). Użycie DMA

byłoby o tyle lepsze, że do wystawiania próbek nie byłby potrzebny rdzeń. Niestety, konieczność zbudowania akumulatora fazy i dodawania kolejnych liczb spowodowała, że nie można użyć DMA, które potrafi odczytywać jedynie kolejne adresy z pamięci. Wartości próbek są wpisywane do rejestru wejściowego przetwornika A/C bezpośrednio, bez użycia gotowych funkcji biblioteki **StdPeriph**. Funkcja ta wykonuje kilka dodatkowych czynności, które tutaj zabierałyby jedynie cenny czas.

Tablica próbek **tabl_gen** jest tablicą dwuwymiarową. Pierwszy jej wymiar to kształt, a drugi to 256 kolejno ułożonych próbek jednego okresu wytwarzanego sygnału. W ten sposób przełączanie między kształtami nie wymaga kopiowania odtwarzanej na wyjściu tablicy, wystarczy przeskoczyć w inny obszar pamięci.

Sama konfiguracja przetwornika C/A oraz timera TIM2 znajduje się na **listingu 2**. Przetwornik wystawia próbkę zaraz po jej pojawieniu się w rejestrze wejściowym, bez zbędnej zwłoki. W ten sposób częstotliwość próbkowania jest zdeterminowana jedynie przez kolejne przerwania od TIM2. Przesyłanie danych wewnątrz struktury zajmuje nieco czasu, który może ulegać zmianom, lecz wynikły z tego szum fazowy nie jest dokuczliwy przy zastosowaniach audio. W module DAC wyłączono bufor wyjściowy, ponieważ jego parametry nie były wystarczające:

- bardzo długi czas narastania napięcia wyjściowego (rzędu kilku mikrosekund),



Rysunek 5. Schemat montażowy generatora

- duża rezystancja wyjściowa,
- zawężenie zakresu zmian napięcia wyjściowego o margines wynoszący ok. 0,2 V od napięcia zasilania.

Zamiast niego funkcję bufora wyjściowego pełni opisany już wtórnik napięciowy. Konieczne jest również ustawienie odpowiedniego przerwania w kontrolerze przerwań NVIC tak, aby przepełnienie timera TIM2 wymuszało przeskok do obsługi DAC.

Na **listingu 3** pokazano funkcję, która zamienia ustawioną częstotliwość na wartość przesunięcia w akumulatorze fazy. Wynika to ze wzoru:

$$Acc_{phase} = f \cdot \frac{2^{32}}{300kHz} = f \cdot 14316,55765$$

Celowo nie ucięto części ułamkowej, aby obliczona wartość była możliwie zbliżona do żądanej. Część całkowita i ułamkowa są mnożone oddzielnie, aby nie wprowadzać zmiennych zmiennoprzecinkowych. Te obliczenia są wykonywane w pętli głównej, dlatego czas ich trwania nie ma większego znaczenia. Częstotliwość jest przechowywana w postaci oddzielnych cyfr, jest to prostsze przy ustawianiu każdej z osobna.

Budowa i uruchomienie

Układ generatora został zmontowany na dwustronnej płytce drukowanej o wymiarach

108 mm×58 mm, której schemat montażowy przedstawia **rysunek 5**. Lutowanie elementów należy rozpocząć od warstwy górnej, na której znajduje się mikrokontroler i inne podzespoły w obudowach SMD. Po odwróceniu płytki na drugą stronę można wlutować pozostałe elementy, poczynając od najniższych. Pod układ US4 polecam zastosować podstawkę. Stabilizator US1 można przyłutować na dłuższych wyprowadzeniach, po czym położyć na powierzchni laminatu. Na sam koniec polecam zostawienie montażu 16-pinowego złącza męskiego pod wyświetlacz ciekłokrystaliczny. Powinno zostać wlutowane od strony wierzchniej, więc wcześniejszy jego montaż utrudni pozostałe czynności. Rezonator kwarcowy, jeżeli jest w niskiej obudowie, może znaleźć się na warstwie górnej.

Domyślna konfiguracja zwerek powinna być następująca: JP1 zwarte 2 z 4 oraz 1 z 3 (uaktywnienie filtra dolnoprzepustowego), JP2 zwarte 2 z 3 (separacja składowej stałej). W ten sposób bardzo łatwe

stanie się wykrycie jakiegось uszkodzenia w torze. Ponadto, do złącza J2 należy podłączyć potencjometr.

Po doprowadzeniu zasilania do złącza J1 (12...15 V DC) należy skontrolować wartości napięć wychodzących z układów US1, US2 i US3. W wypadku tego ostatniego napięcie może nie osiągać wartości -5 V, ale wystarczy, aby było niższe od -3 V. Jeżeli kontrola powiodła się, można przejść do ustawienia kontrastu wyświetlacza potencjometrem. Po wyregulowaniu, jeżeli wyświetlacz działa prawidłowo, górny wiersz powinien być wypełniony zaczerpionymi prostokątami.

Kolejną czynnością jest zaprogramowanie pamięci Flash mikrokontrolera. Może do tego posłużyć programator z interfejsem SWD lub jakakolwiek płytka ewaluacyjna wyposażona w takie złącze. Jeżeli układ generatora będzie zasilany podczas programowania, lepiej nie łączyć wyprowadzenia numer 1 złącza J4 z programatorem. Ewentualna różnica napięć zasilających może wywołać przepływ prądu o znaczącej wartości, co może uszkodzić któreś urządzenie. Jeżeli programowanie przebiegło poprawnie, ekran wyświetlacza powinien wyglądać tak, jak na **fotografii 6**.

Płytkę drukowaną pod układ generatora została przewidziana do montażu w obudowie Z-80. W pokrywie górnej należy wyciąć otwór pod wyświetlacz oraz wywiercić otworki na microswitch, impulsator i śruby mocujące płytkę. Te ostatnie znajdują się 3 mm od krawędzi płytki. W układzie prototypowym wyświetlacz został przykręcony do płytki za pomocą czterech tulei dystansowych M3, co wymagało powiększenia otworów w wyświetlaczu. Tuleje te mają długość 10 mm. Dodatkowo, pomiędzy metalową tuleją a powierzchnią płytki generatora warto dołożyć podkładki z nieprzewodzącego materiału, np. poliamidu. Jeżeli ich grubość wynosi ok. 1 mm lub mniej, złącze wyświetlacza będzie kontaktowało pewnie. W bocznych ściankach obudowy muszą się znaleźć otwory na potencjometr do regulacji amplitudy, wtyk zasilający oraz gniazdo lub przewody z generowanym sygnałem. Polecam również wyprowadzenie przełączników dołączonych do goldpinów JP1 i JP2, aczkolwiek nie jest to konieczne. Płytkę generatora można przykręcić do górnej pokrywy, również używając do tego czterech tulei dystansowych M3 i odpowiednich śrub. Długość tych tulei w układzie prototypowym



Fotografia 6. Ekran wyświetlacza po uruchomieniu układu

PROJEKTY

Listing 3. Obliczanie wartości akumulatora fazy.

```
acc_phase = (((digit[0] * 10000) + (digit[1] * 1000) + (digit[2] * 100) + (digit[3] * 10) + digit[4]) * 14316.55765) + (digit[5] * 1431.655765);
```

wyniosła 15 mm. Układ w obudowie można zobaczyć na **fotografii 7**.

Eksploatacja

Układ generatora z zaprogramowanym mikrokontrolerem oraz prawidłowo ustawionym kontrastem wyświetlacza jest gotowy do użytku. Domyślna częstotliwość wynosi 0 Hz, zatem na wyjściu panuje napięcie stałe, zbliżone do zera. Zmiana częstotliwości odbywa się poprzez ustawianie wartości każdej cyfry z osobna za pomocą enkodera. Przeliczanie między cyframi odbywa się poprzez wciskanie osi enkodera. Aktualnie zaznaczona cyfra jest sygnalizowana odpowiednim położeniem kropki nad liczbą wyrażającą częstotliwość. Regulacja odbywa się bezzwłocznie, tj. po zmianie wartości którejkolwiek cyfry, sygnał o nowej częstotliwości pojawia się na wyjściu.

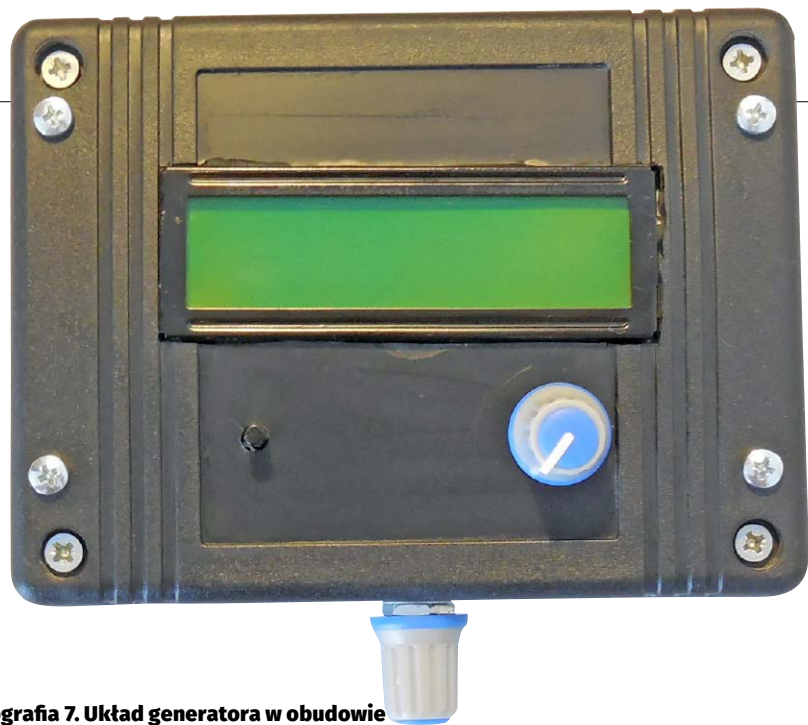
Zmiana kształtu odbywa się poprzez wciskanie microswitcha. Trzy kształty są przetwarzane w pętli:

SINE (sinusoida),

TRIANGLE (trójkąt),

SQUARE (prostokąt o wypełnieniu 50%).

Przebiegi czasowe tych sygnałów o częstotliwości 1 kHz i maksymalnej amplitudzie przedstawiają **rysunki 8, 9 i 10**. Wiernie odwzorowują one założone kształty. Widmo



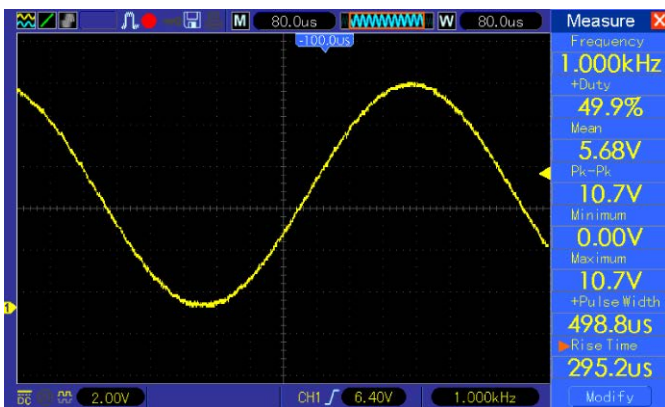
Fotografia 7. Układ generatora w obudowie

amplitudowe sygnału sinusoidalnego jest wolne od harmonicznych i innych zakłóceń, co przedstawia **rysunek 11**. Pewne zastrzeżenia można mieć do sygnału prostokątnego. Czas narastania jego zboczy wynosi ok. 4,7 μ s, co odpowiada pasmu ok. 75 kHz. W niektórych wypadkach to może być zbyt mało, by zaobserwować niepożądane reakcje badanego układu. Dlatego do układu wprowadzono zworę JP1, która pozwala ominąć filtr regeneracyjny i tym samym zmniejszyć czas narastania. Z wyłączonym filtrem czas narastania maleje do ok. 900 ns, co przekłada

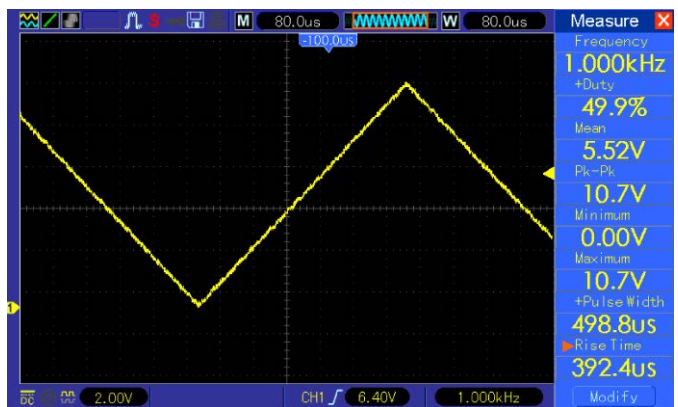
się na poszerzenie pasma sygnału prostokątnego do ok. 390 kHz. Wraz ze wzrostem częstotliwości maleje amplituda generowanego sygnału – ten spadek jest widoczny powyżej ok. 20 kHz. Dlatego warto na bieżąco monitorować amplitudę za pomocą oscyloskopu, ponieważ generator jej nie kontroluje.

Zachęcam do własnych eksperymentów z tym układem, zwłaszcza z filtrem dolno-przepustowym. Zastosowanie innego filtra może diametralnie zmienić jakość generowanego sygnału.

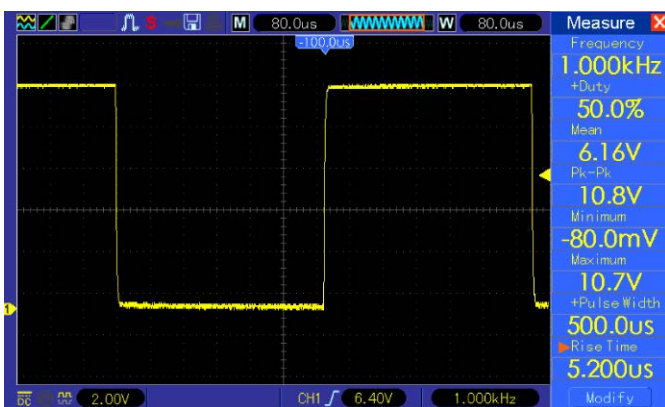
Michał Kurzela, EP



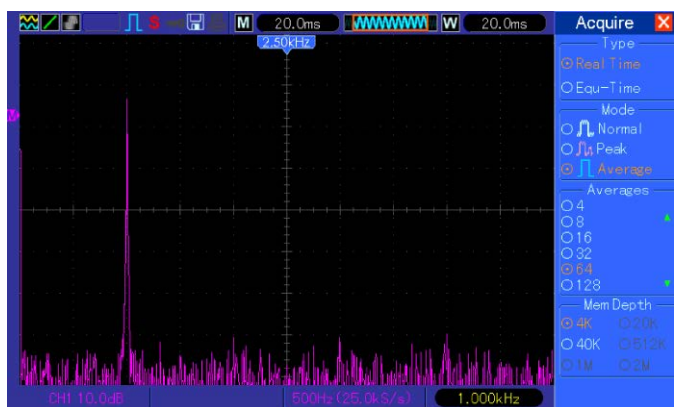
Rysunek 8. Przebieg czasowy generowanej sinusoidy



Rysunek 9. Przebieg czasowy generowanego sygnału trójkątnego



Rysunek 10. Przebieg czasowy generowanego sygnału prostokątnego



Rysunek 11. Widmo amplitudowe sygnału sinusoidalnego 1 kHz