

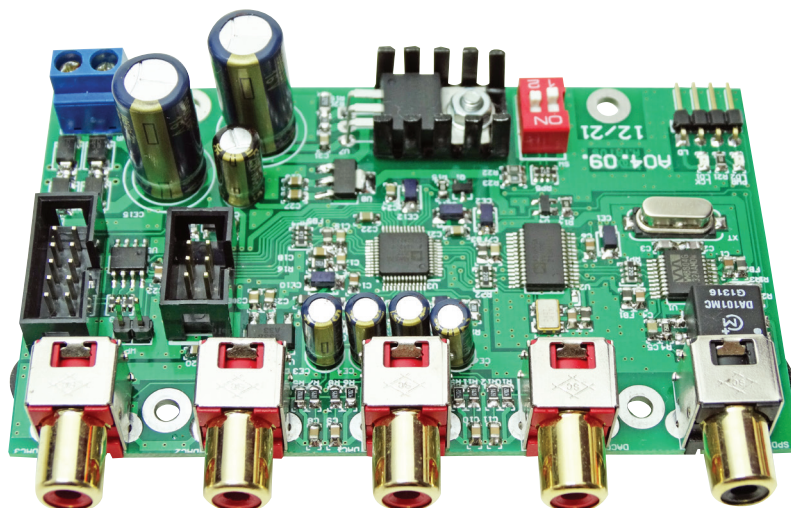
SigmaDSP+

**AVT
5483**

Procesor DSP do urządzeń audio

Przetawiony w EP7/13 projekt STK_ADAU1701 pozwalał na zapoznanie się z obsługą i podstawowymi zastosowaniami procesorów sygnałowych z rodziny Sigma DSP firmy Analog Devices. Celem, który postawiono przy opracowaniu SigmaDSP+ było skonstruowanie samodzielnego bloku funkcjonalnego do zastosowania w własnych projektach urządzeń audio.

Rekomendacje: urządzenie wzbogaci funkcjonalność niejednego zestawu audio.



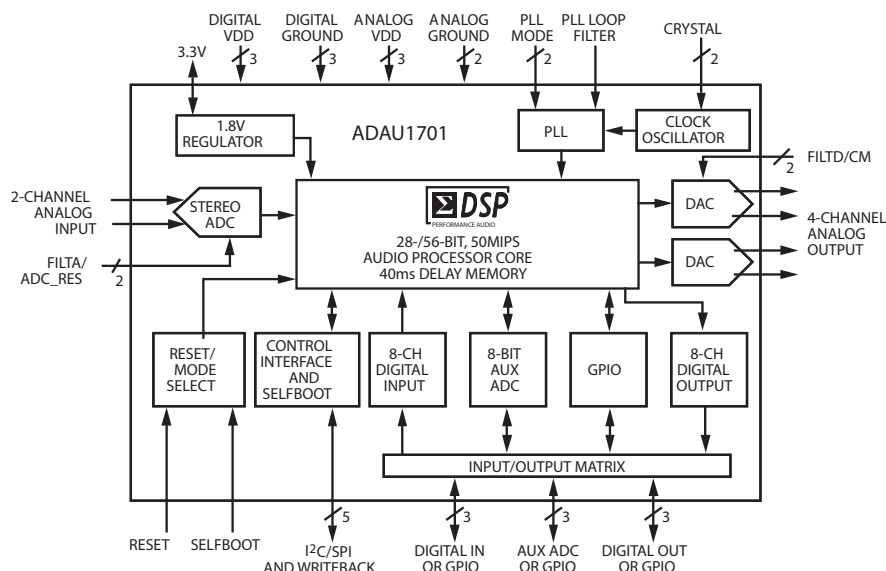
Schemat blokowy SigmaDSP+ pokazano na **rysunku 1**. Moduł pracuje tylko z cyfrowym sygnałem wejściowym w standardzie S/PDIF. Dzięki zastosowaniu konwertera częstotliwości próbkowania, synchroniczny procesor sygnałowy ADAU1701 (schemat blokowy przedstawiony na **rysunku 2**) może bez zmian w układzie i oprogramowaniu pracować z sygnałami o fs z zakresu 32...96 kHz. Obróbka sygnału odbywa się

z fs=96 kHz, co odpowiada maksymalnej obsługiwanej przez wbudowane przetworniki C/A częstotliwości próbkowania. Taka konfiguracja umożliwia wykorzystanie układu w charakterze zwrotnicy aktywnej, korektora charakterystyki przenoszenia itp.

Schemat ideowy Sigma DSP+ jest podzielony na bloki funkcjonalne. Na **rysunku 3** pokazano odbiornik/konwerter S/PDIF na I²S z konwerterem częstotliwo-



Rysunek 1. Schemat blokowy SigmaDSP_Plus



Rysunek 2. Schemat blokowy ADAU1701 (za notą AD)

W ofercie AVT*

AVT-5483 A

Podstawowe informacje:

- Sygnałem wejściowy w standardzie S/PDIF.
- Możliwość pracy (bez zmian w układzie i oprogramowaniu) z sygnałami o fs z zakresu 32...96 kHz.
- Obróbka sygnału odbywa się z fs=96 kHz.
- Sygnał wyjściowy w formacie I2S, słowo 24-bitowe.
- Zasilanie z zewnętrznego transformatora 6...7,5 V AC o mocy minimalnej 4 VA.

Dodatkowe materiały na FTP:

<ftp://ep.com.pl>, user: 63172, pass: 428ofq53

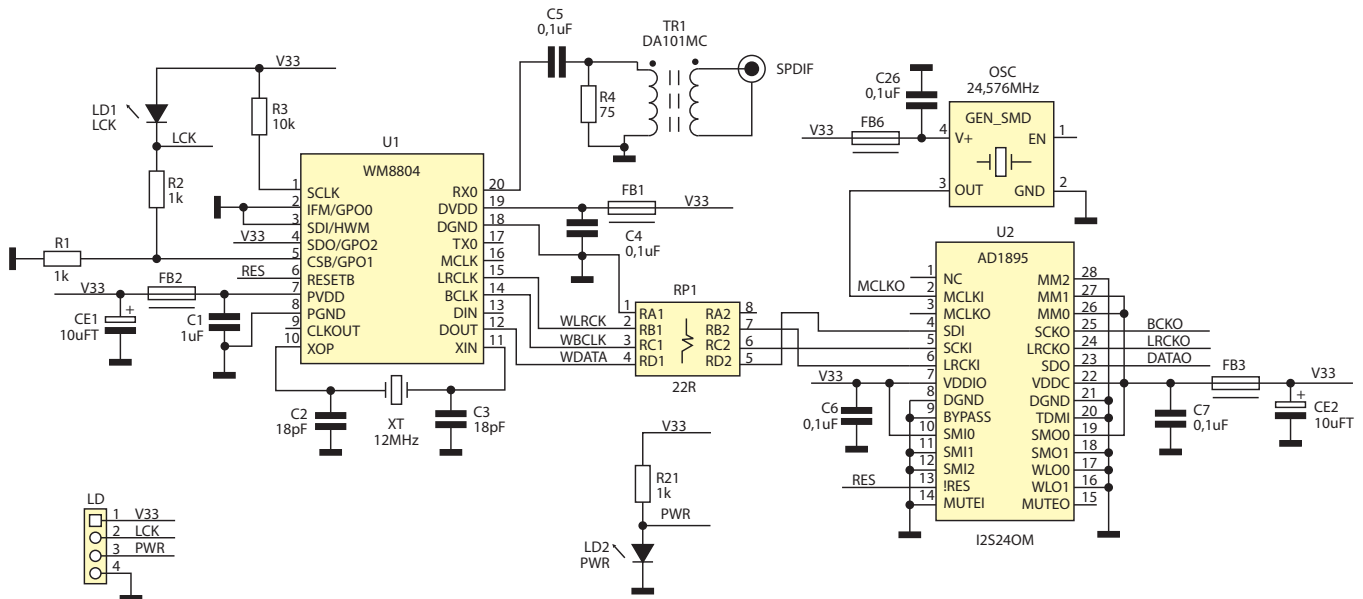
• wzory płytek PCB

Projekty pokrewne na FTP:

(wymienione artykuły są w całości dostępne na FTP)

- AVT-5472 STK_ADAU1442 – Moduł wyjść analogowych (EP 10/2014)
- AVT-5442 STK_ADAU1442 – Mega DSP (EP 3/2014)
- AVT-5403 DSP dla każdego – ADAU1701 (EP 7-8/2013)
- AVT-5385 Przetwornik D/A z układem TDA1541 (EP 3/2013)
- AVT-5359 1-bitowy przetwornik A/D wysokiej klasy (EP 9/2012)
- AVT-5346 Wielobitowy przetwornik cyfrowo-analogowy audio z PCM1704 (EP 6-7/2012)
- AVT-5188 Kompaktowy przetwornik C/A dla Audiofilów (EP 6/2009)
- AVT-5159 SDSP procesor (EP 11/2008)
- AVT-5148 Stereofoniczny kodek z interfejsem SPDIF (EP 9/2008)
- AVT-931 DsPICorder (EP 6/2006)
- AVT-450 Przetwornik A/C z interfejsem ADAT (EP 11-12/2005)
- AVT-384 Przetwornik audio analogowo-cyfrowy z wyjściem S/PDIF (EP 4/2005)

* Uwaga:
Zestawy AVT mogą występować w następujących wersjach:
AVT xxxx UK to zaprogramowany układ, tylko i wyłącznie. Bez elementów dodatkowych.
AVT xxxx A płytki drukowane PCB (lub płytki drukowane, jeśli w opisie wyraźnie zaznaczono), bez elementów dodatkowych.
AVT xxxx A+ płytki drukowane i zaprogramowany układ (czyli połączenie wersji A i wersji UK) bez elementów dodatkowych.
AVT xxxx B płytki drukowane (lub płytki) oraz komplet elementów wymienionych w załączniku pdf.
AVT xxxx C to nic innego jak zmontowany zestaw B, czyli elementy wmontowane w PCB. Należy mieć na uwadze, że o ile nie zaznaczono wyraźnie w opisie, zestaw ten nie ma obwodów ani elementów dodatkowych, które nie zostały wymienione w załączniku pdf.
AVT xxxx CD oprogramowanie (nieczęsto spotykana wersja, lecz jeśli występuje, to niezbędne oprogramowanie można ściągnąć, klikając w link umieszczony w opisie kitu).
Nie każdy zestaw AVT występuje we wszystkich wersjach! Każda wersja ma załączony ten sam plik pdf! Podczas składania zamówienia upewnij się, którą wersję zamawiasz! (UK, A, A+, B lub C). <http://sklep.avt.pl>



Rysunek 3. Schemat ideowy modułu ADAU1701_MB

ści próbkowania ASRC. Wejściowy sygnał S/PDIF poprzez transformator separujący TR1 jest doprowadzony do odbiornika/dekodera U1 (WM8804). Układ pracuje w typowej aplikacji, z konfiguracją sprzętową I²S/24 bity. Dioda świecąca LD1 sygnalizuje prawidłowy odbiór sygnału cyfrowego, natomiast LD2 załączenie napięcia zasilającego. Sygnał wyjściowy I²S o częstotliwości f_s z zakresu 32...96 kHz jest doprowadzony do U2 (AD1895) pełniącego rolę konwertera częstotliwości próbkowania. Ze względu na synchroniczną pracę DSP nie jest możliwe obrabianie sygnałów o różnych częstotliwościach f_s bez zmian w układzie i oprogramowaniu, co ograniczałoby zastosowania modułu. Układ U2 (AD1895, **rysunek 4**), przelicza próbki sygnału wejściowego o różnych częstotliwościach próbkowania na jedną $f_s=96$ kHz, z którą pracuje DSP.

Układ AD1895 jest konfigurowany sprzętowo poprzez odpowiednie wymuszenie poziomów na doprowadzeniach konfigura-

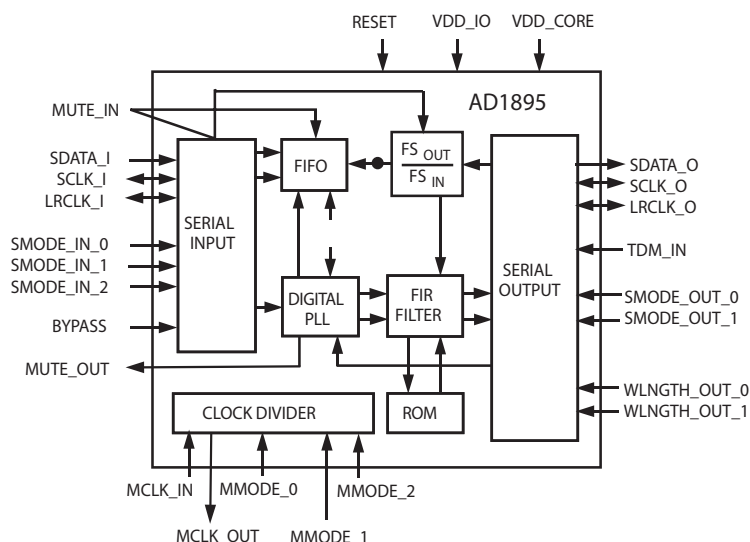
cyjnych. Wyprowadzeniami SMIx jest ustalany format sygnału wejściowego – w prototypie jest to I²S (SMI2...0=001). Wejście BYPASS umożliwia pominięcie bloku ASRC (w prototypie jest on zawsze aktywny). Wyprowadzeniami SMO1/SMO0 jest ustalany format sygnału wyjściowego (I²S=01), natomiast WLOx – długość słowa wyjściowego (24 bity=00). Wejścia MMx ustawiają tryb master/slave i krotność częstotliwości próbkowania. W modelu U4 jest skonfigurowany do pracy w trybie master – dla sygnału wyjściowego, przy krotności $f_s=256$ (MMx=011).

Dla poprawnej pracy układu ASRC jest wymagany generator sygnału taktującego wykonany w oparciu o lokalny oscylator kwarcowy lub zewnętrzny generator. Maksymalna częstotliwość współpracującego generatora to 30 MHz. Dodatkowym wymogiem jest zapewnienie warunku $f_{osc} > 138 \times f_s$. Zewnętrzny generator o częstotliwości 24,576 MHz spełnia ten warunek

z zapasem dla $f_s=96$ kHz będąc jednocześnie źródłem sygnału zegarowego dla ASRC i DSP.

Układ uzupełniają elementy filtrujące zasilanie. Każdy z bloków funkcjonalnych układów U1 i U2 jest zasilany poprzez filtr LC. Na złącze LD są wyprowadzone sygnały sterujące diodami LED. W wypadku, gdy jest konieczna sygnalizacja stanu pracy, można pominąć diody LD1 oraz LD2 na płycie drukowanej i wyprowadzenie sygnałów np. na front obudowy. Wyjściowy sygnał I²S o ustalonej f_s jest doprowadzony wraz z sygnałem zegarowym MCLK do bloku procesora DSP. Schemat DSP pokazano na **rysunku 5**.

Aplikacja układu ADAU1701 (U3) jest typowa. Pracuje on w trybie samodzielnym SELFBOOT, parametry i program przechowywane są w pamięci EEPROM (U5). Zwora WP służy do wprowadzenia DSP w tryb programowania EEPROM za pomocą programatora USBi. Układ ADM811T (U4) zapewnia restart układów po włączeniu zasilania, natomiast ADM812L (U6) jest odpowiedzialny za generowanie sygnału WB (Writeback) zapisującego do pamięci EEPROM parametry DSP przy zaniku napięcia zasilania. Układ



Rysunek 4. Schemat blokowy AD1895 (za notą AD)

REKLAMA

Projekty na...Texa

STM32

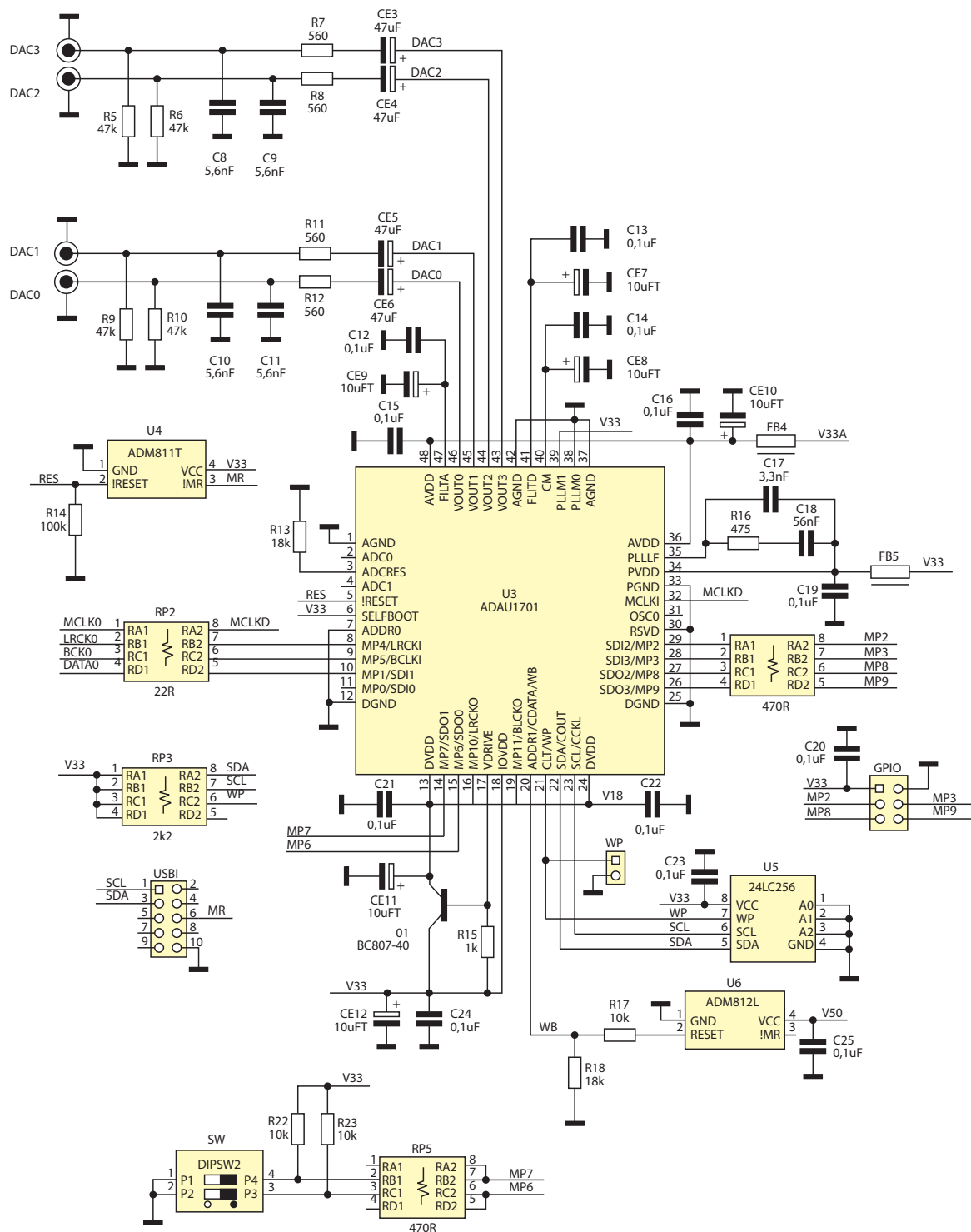
Przebieg

Arrival 1:32

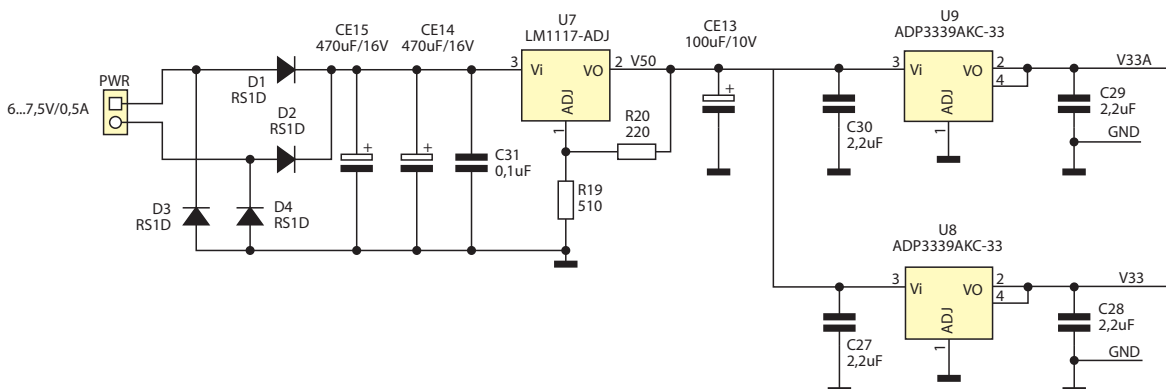
www.stm32.eu

life.augmented

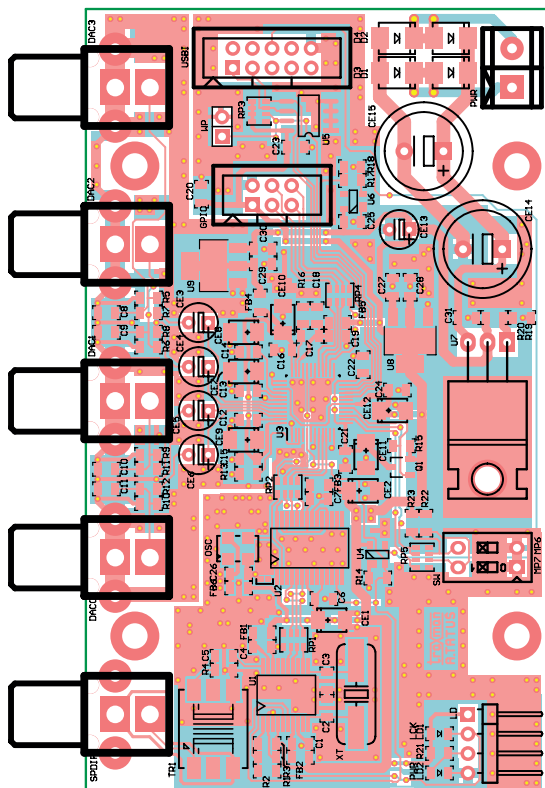
KAMAMI



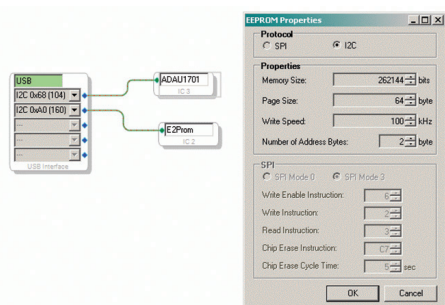
Rysunek 5. Schemat bloku DSP



Rysunek 6. Schemat zasilacza SigmaDSP+



Rysunek 7. Rozmieszczenie elementów



Rysunek 8. Konfiguracja USBi

jest zasilany napięciem 3,3 V. Stabilizator z tranzystorem Q1 zapewnia zasilanie 1,8 V dla rdzenia DSP. Przetworniki C/A procesora DSP pracują z filtrami biernymi RC. Do złącza GPIO doprowadzone są cztery uniwersalne sygnały GPIO przeznaczone do dołączenia zewnętrznych manipulatorów sterujących lub sygnalizujących pracę DSP. Dwa dodatkowe sygnały GPIO doprowadzone są do przełącznika SW umożliwiając np. wybór konfiguracji DSP. Poszczególne bloki DSP zasilane są poprzez filtry LC.

Układ uzupełnia zasilacz, którego schemat zamieszczono na **rysunku 6**. Jest on zbudowany w oparciu o typowe układy: LM1117 (U7) dostarczający napięcie +5 V oraz dwa niskoszumne stabilizatory ADP3339 (U8 i U9) dostarczające napięcia 3,3 V, osobno dla części cyfrowej i analogowej. Moduł jest zasilany z zewnętrznego transformatora 6...7,5 V o mocy minimalnej 4 VA. Układ U7 wymaga zastosowania radiatora.

Montaż i uruchomienie

Moduł SigmaDSP+ jest zmontowany na niewielkiej, dwustronnej płycie drukowanej. Jej schemat montażowy pokazano na **rysunku 7**. Sposób montażu jest typowy i nie wymaga opisu, należy tylko sprawdzić jego poprawność.

Moduł nie wymaga uruchamiania. Konfiguracja i oprogramowanie odbywa się za pomocą graficznego środowiska Sigma Studio i programatora USBi. Konfiguracja sprzętowa modułu jest stała i może zostać wykorzystana jako szablon we własnych aplikacjach. Na ry-

e-commerce
made easy

Rutronik 24 is the modular Internet platform for the procurement of electronic components. The business processes are thereby simplified substantially. The advantages of faster Online orders combine with customized advice to meet your needs.

We thereby do not replace
our service, quite the
opposite:
we complement it.



RUTRONIK 24
next generation e-commerce

www.rutronik24.com

Wykaz elementów

Rezystory: (SMD 0805)

R1, R2, R15, R21: 1 k Ω /1%
 R3, R17, R22, R23: 10 k Ω /1%
 R4: 75 Ω /1%
 R5, R6, R9, R10: 47 k Ω /1%
 R7, R8, R11, R12: 560 Ω /1%
 R13, R18: 18 k Ω /1%
 R14: 100 k Ω /1%
 R16: 475 Ω /1%
 R19: 510 Ω /1%
 R20: 220 Ω /1%
 RP1, RP2: 22 Ω (CRA06S08, drabinka SMD, 5%)
 RP3: 2,2 k Ω (CRA06S08, drabinka SMD, 5%)
 RP4, RP5: 470 Ω (CRA06S08, drabinka SMD, 5%)

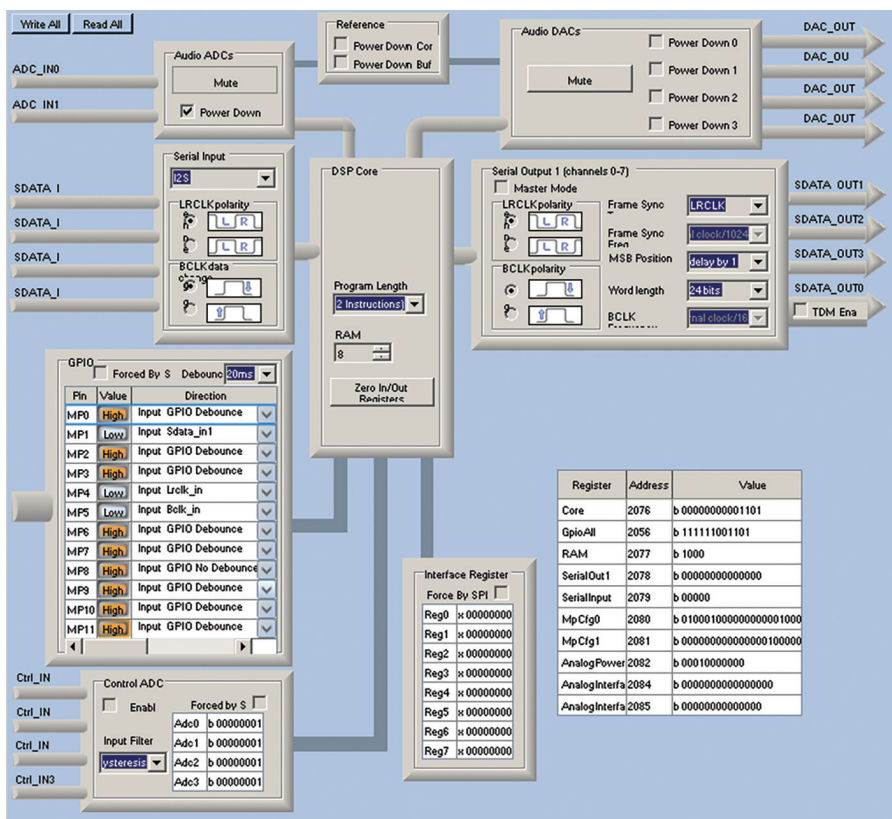
Kondensatory:

C1: 1 μ F (SMD 0805)
 C2, C3: 18 pF (SMD 0805)
 C4...C7, C12...C16, C19...C26, C31: 0,1 μ F (SMD 0805)
 C8...C11: 5,6 nF (SMD 0805)
 C17: 3,3 nF (SMD 0805)
 C18: 56 nF (SMD 0805)
 C27...C30: 2,2 μ F (SMD 0805)
 CE1, CE2, CE7...CE12: 10 μ F (SMD „A”)
 CE3...CE6: 47 μ F (elektrolityczny, FC)
 CE13: 100 μ F/10 V (elektrolityczny, FC)
 CE14, CE15: 470 μ F/16 V (elektrolityczny, FC)

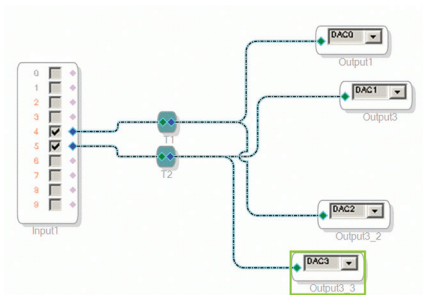
Półprzewodniki:

D1...D4: dioda uniwersalna, prostownicza SMD
 LD1, LD1: dioda LED SMD
 Q1: BC807-40 (SOT-23)
 U1: WM8804 (SSOP20-300)
 U2: AD1895 (SSOP28)
 U3: ADAU1701 (VQFP48)
 U4: ADM811T (SOT-143)
 U5: 24LC256 (SO8)
 U6: ADM812L (SOT-143)
 U7: LM1117-ADJ (TO-220)
 U8, U9: ADP3339AKC-33 (SOT-223)
Inne:
 DAC0...DAC3, SPDIF: gniazdo RCA do druku
 FB1...FB6: dławik SMD PB201209T-601Y
 GPIO: gniazdo IDC-6 proste
 LD: listwa SIL-4 kątowa
 OSC: 24,576 MHz (generator kwarcowy 3,3 V)
 PWR: złącze ARK/ 5 mm
 SW: DIP-SWITCH -poz
 TR1: DA101MC (transformator S/PDIF)
 USB1: złącze IDC10, proste
 WP: zwora SIP2
 XT: 12 MHz (kwarc SMD)

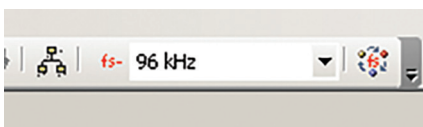
sunku 8 pokazano konfigurację USBi, DSP i pamięci EEPROM. Konfigurację sprzętową DSP przedstawia **rysunek 9**. Przetwornik A/C niewykorzystany w projekcie jest wyznaczony i wyłączony dla obniżenia poboru mocy, podobnie wyjściowy interfejs szeregowy. Wyprowadzenia MP1, MP4, MP5



Rysunek 9. Konfiguracja sprzętowa DSP



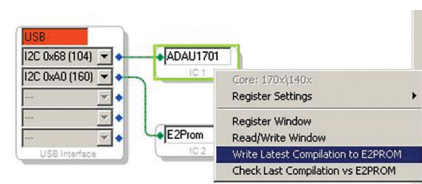
Rysunek 10. Aplikacja testowa



Rysunek 11. Zmiana fs=96 kHz

skonfigurowane są jako wejściowy interfejs I²S. Wyprowadzenia MP6 i MP7 służą jako wejścia cyfrowe – tych ustawień nie należy zmieniać. Pozostałe piny (MP2, MP3, MP8, MP9) mogą być użyte w dowolny sposób.

Nieskomplikowaną aplikacją testową zamieszczono na **rysunku 10**. W wypadku tworzenia własnych aplikacji należy pamiętać o zmianie w menu Sigma Studio fs na 96 kHz



Rysunek 12. Programowanie pamięci EEPROM

dla całego projektu (**rysunek 11**). Sygnał wejściowy z portu szeregowego SDI1 jest doprowadzony bez obróbki do wyjść przetwornika C/A. Umożliwia to szybkie sprawdzenie poprawności działania DSP. Aplikację w trybie symulowania „F7” (zwora WP zdjęta) można sprawdzić po załadowaniu skompilowanego programu do DSP.

Programowanie pamięci EEPROM do pracy samodzielnej (WriteLatestCompilation to E2PROM) należy wykonać przy założonej zworze WP (**rysunek 12**).

Pozostaje życzyć powodzenia w tworzeniu własnych projektów! W wypadku problemów pomocne może być forum <http://ez.analog.com> w dziale Sigma DSP.

Adam Tatuś, EP