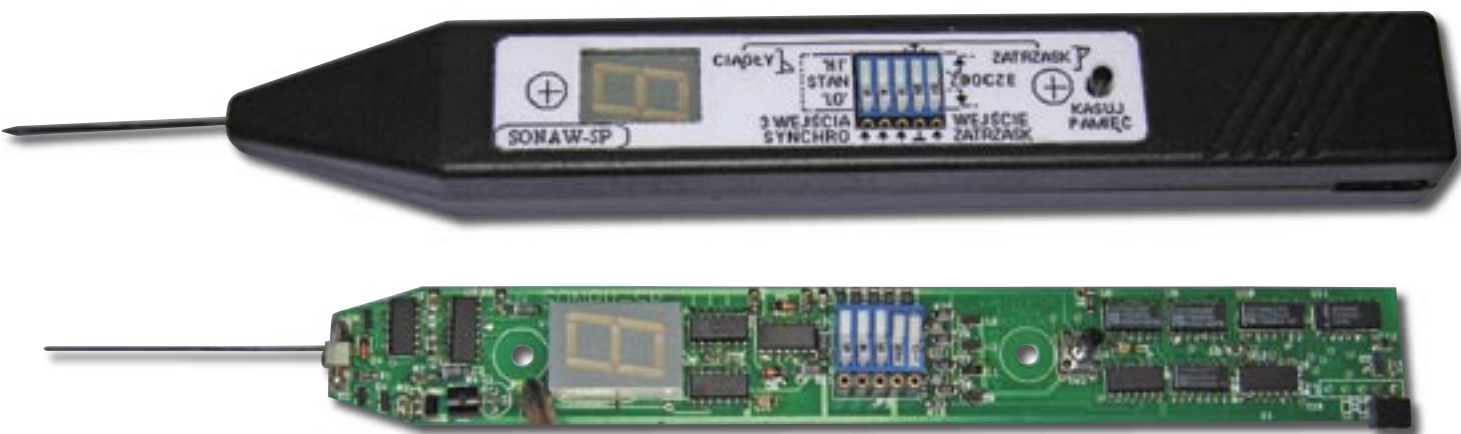


# SONAW-SP

## Synchronizowana sonda stanów logicznych



Dodatkowe materiały na CD



Sondy logiczne to podstawowe urządzenia wskaźnikowe w warsztacie każdego elektronika zajmującego się układami cyfrowymi lub mieszanymi. Współcześnie także i zwykłe multimetry wyposażane są w funkcję wskazywania stanów „0” i „1”, jednak z praktyki wynika, że będąc przyrządami uniwersalnymi, dla którego jako wskaźniki stanów logicznych mogą służyć tylko doraźnie. Niestety nie są zbyt wygodne w takim zastosowaniu: za duże, wymagające kabli połączeniowych, które „plączą się” i przeszkadzają, zwykle nie posiadające funkcji sygnalizacji impulsów i kształtów przebiegów.

Dlatego proponujemy wykonanie sondy stanów logicznych o niewielkich wymiarach i sporych możliwościach. Można przy jej pomocy zarówno obserwować stany logiczne, przebiegi, jak również je zapamiętywać.

**Rekomendacje:** projekt dedykujemy wszystkim elektronikom wykorzystującym w swojej praktyce układy cyfrowe TTL/CMOS oraz serwisantom sprzętu elektronicznego.

W latach dziewięćdziesiątych, gdy układy cyfrowe pojawiły się w konstrukcjach amatorskich, pojawiło się zapotrzebowanie na proste przyrządy pomiarowe sygnalizujące stany logiczne. W okresie największej świetności doczekały się one rozwiązań umożliwiających rozpoznawanie wielu typowych stanów w logice TTL/CMOS. Sygnalizowanie przez tę klasę urządzeń logicznej „1” i „0”, impulsu „krótkiego” i „długiego”, zbocza opadającego lub narastającego, fali prostokątnej, czy stanu trzeciego, jest do dzisiejszego dnia wprost bezcenne przy uruchamianiu i diagnostyce układów cyfrowych.

Technicznie dużym problemem jest wykonanie małego, zgrabnego jak pióro urządzenia, o wielu funkcjach i czytelnym sposobie prezentacji wyników pomiarów, toteż w miarę jak pojawiały się sondy logiczne o wszystkich wymienionych funkcjach okazywało się, że można zobaczyć więcej, lecz trudno jest wyciągnąć właściwe wnioski. Typowe sondy zaczęły ewoluować w analizatory stanów logicznych konstruowane z wykorzystaniem zaawansowanych funkcjonalnie układów cyfrowych, pamięci, układów interfejsowych itp. Te jednak do prezentacji wyniku pomiarów najczęściej wymagają oscyloskopu, komputera, czy monitora. Te właśnie uciążliwości zmobilizowały mnie do opracowania takiej sondy logicznej, która pozwalałaby na diagnozę stanu działania nawet bardzo zawiłych konstrukcji cyfrowych, wszędzie tam, gdzie brak jest profesjonalnych urządzeń do obserwacji stanów logicznych.

Dla przykładu: brama dwukierunkowa magistrali 8 bitowej. Jak w prosty sposób, bez użycia odpowiedniego oscyloskopu, dowie-

## AVT-5179










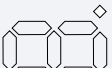
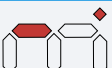
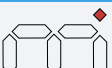

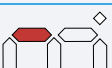
W ofercie AVT:  
AVT-5179A – płytką drukowaną  
AVT-5179B – płytką drukowaną + elementy

### PODSTAWOWE PARAMETRY

- Płytką o wymiarach: (160×22) mm
- Zasilanie: 3...6 V, maks. 85 mA
- Detekcja impulsów o czasie trwania od 20 ns, przebiegów do 24 MHz
- Sygnalizacja stanów logicznych: wysoki, niski, stan trzeci
- Detekcja przebiegów: impulsy dodatnie i ujemne, fala prostokątna, fala o amplitudzie spoza zakresu TTL/CMOS
- Wyzwalane zboczem lub warunkiem (iloczyn 3 sygnałów) zapamiętywanie stanu wejścia

**PROJEKTY POKREWNE** wymienione artykuły są w całości dostępne na CD

Tytuł artykułu	Nr EP/EdW	Kit
Uniwersalna sonda do napięć stałych i zmiennych	EdW 6/2006	AVT-748
Sonda TTL	EP 2/2006	AVT-1424
Dwukanalowa sonda logiczna z pamięcią próbek	EP 5/1999	AVT-810
Uniwersalna sonda logiczna CMOS/TTL	EdW 4/1999	AVT-2340

Tab. 1. Sposób sygnalizacji przebiegów na wyświetlaczu LCD	
Stan wyświetlacza	Opis
	Zasilanie lub stan wysokiej impedancji, lub koincydencja sygnałów w trybie „Synchronizacja”
	Stan niski
	Stan wysoki
	Krótki impuls ujemny ze stanu wysokiego
	Krótki impuls ujemny ze stanu wysokiej impedancji
	Krótki impuls dodatni ze stanu niskiego
	Krótki impuls dodatni ze stanu wysokiej impedancji
	Fala prostokątna
	Fala o parametrach spoza dopuszczalnego zakresu napięć
	Sonda nie jest zasilana lub brak koincydencji sygnałów, lub brak sygnału sterującego pamięcią
	W trybie „Synchronizacja” wykryto przemienne pojawiające się stan wysokiej impedancji i „1”
	W trybie „Synchronizacja” wykryto przemienne pojawiające się stan wysokiej impedancji i „0”
	W trybie „Synchronizacja” wykryto przemienne pojawiające się stan wysokiej impedancji, „1” i „0”
	W trybie „Synchronizacja” wykryto przemienne pojawiające się „1” i „0”

dzieć się czy przekazuje/odbiera wszystkie bity w zależności od sygnałów wyboru, kierunku i aktywacji? Albo przerzutnik: jak stwierdzić, co jest przyczyną jego nieprawidłowego działania, mimo obecności wszystkich wymaganych sygnałów? Czy winę ponosi któreś z jego wejść czy uszkodzone wyjście, a może niewłaściwe czasowe sterowanie wypracowywane przez inne układy? Podobnie pytania mogą dotyczyć wielu innych układów scalonych jak mikroprocesory, multipleksery, demultipleksery, dekodery, liczniki itp.

### Co potrafi SONAW-SP?

Podstawową funkcją sondy jest detekcja stanów logicznych na wejściu K1, i ich prezentacja na siedmiosegmentowym wyświetlaczu LED oraz jednoczesne przekazywanie ich (bez zmian) wyjściem JP4 do ewentualnie podłą-

czonych urządzeń zewnętrznych, takich, jak rejestrator stanów, oscyloskop. To, co wyróżnia sondę spośród podobnych urządzeń, to cztery dodatkowe wejścia: SYN1...3 i LATCH.

Jeśli sonda ma pracować w trybie „Sonda logiczna”, to wówczas przełączniki DIP-SW 3...5 należy ustawić w pozycji „HI” (OFF), 2 na „CIĄGŁY”, położenie 1 nie ma znaczenia. W tym stanie na wejściach SYN3...5 są „1” (brak podłączenia zewnętrznych sygnałów traktowane jest jako „1”).

W trybie „Synchronizacja”, do wejść SYN1...3 doprowadzane są sygnały, podczas trwania których odczytywany jest stan logiczny wejścia K1. Poziom logiczny tych sygnałów wybierany jest przełącznikami DIP-SW 3...5. Ustawienie mikroprzełącznika w pozycji „HI” (OFF) jest równoważne wyświetleniu przez sondę stanu wejścia K1, gdy na wejściu odpowiadającym

### WYKAZ ELEMENTÓW

#### Rezystory

R1, R4, R5, R10...15, R17...R20: 680 Ω (0805)

R20...R29: 10 kΩ (0805)

R2, R3, R6...R9: 240 kΩ (0805)

#### Kondensatory

C1...R4: 1 μF/16 V (SMD)

C6: 4,7 μF/16 V

C5, C7...12: 100 nF (0805)

#### Półprzewodniki

U1, U7, U12: 74HC86 (SO14)

U2: 74HC00 (SO14)

U3: 74HC123 (SO16)

U4, U5: 74HC74 (SO14)

U6, U9: 74HC08 (SO14)

U8: 74HC27 (SO14)

U10: 74HC175 (SO16)

U11: 74HC157 (SO16)

D4...D6, D9, D10: LL4148

D1...D3, D7, D8, D11...13: BAV99

T1: BC557B

W1: wyświetlacz LED Kingbright SA56-11EWA

#### Inne

SW1: DIP-SW 5-pozycyjny

SW2: 6×6/12 (mikroswitch Kasowanie Pamięci)

CON5: jednorzędowe

Obudowa KM 37

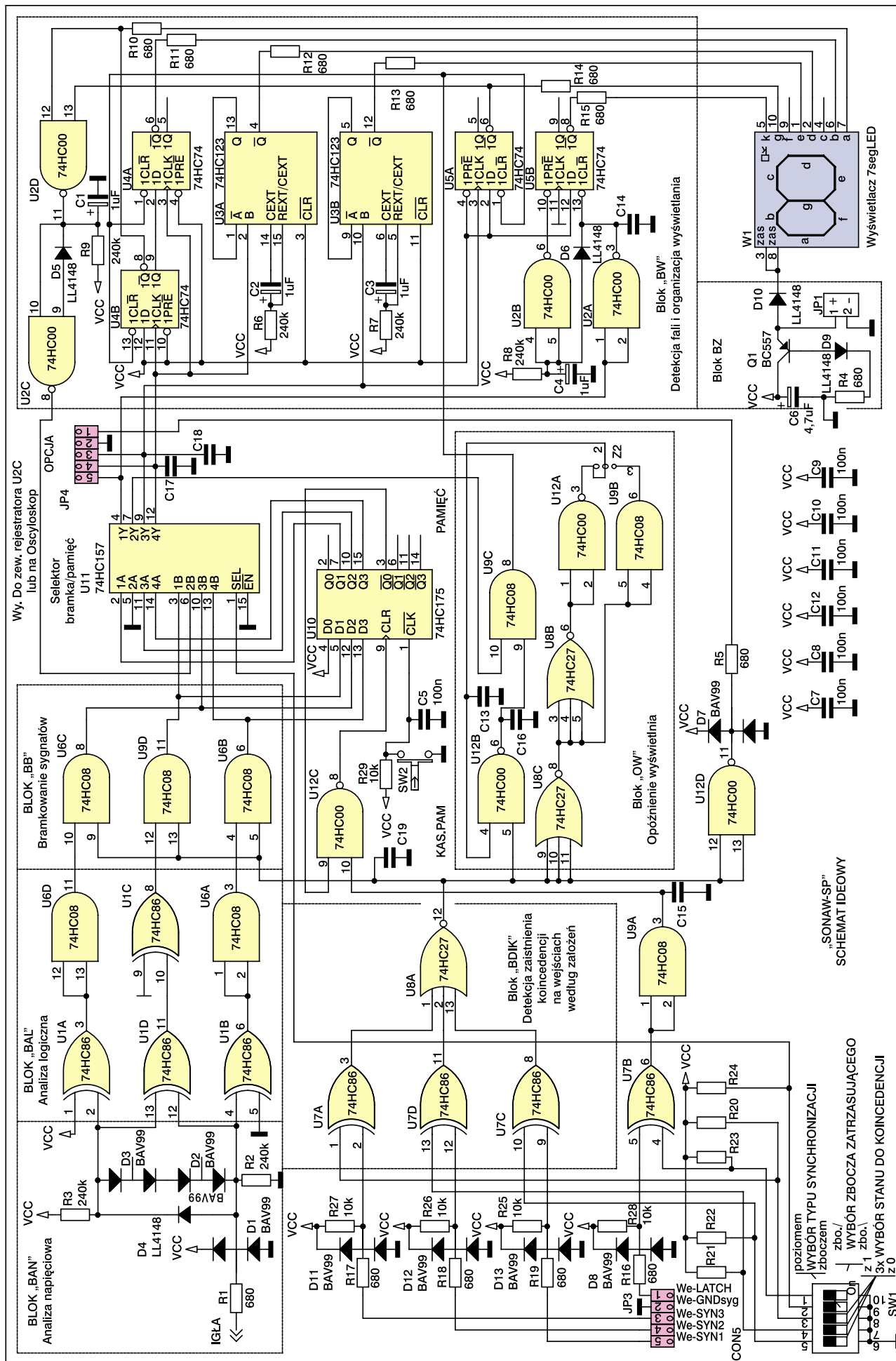
przełącznikowi jest stan wysoki. Analogicznie ustawienie mikroprzełącznika w pozycję „LO” (ON) powoduje wyświetlenie stanu K1, gdy na odpowiednim wejściu jest stan niski. Możliwa jest dowolna kombinacja ustawień przełącznika DIP-SW na pozycjach 3...5 w zależności od wymaganych poziomów sygnałów sterujących na wejściach SYN3...5. Wyświetlaniem informacji steruje ich iloczyn.

W trybie synchronizacji możliwe jest również zapamiętanie stanu wejścia K1 podczas zbocza sygnału doprowadzonego do wejścia LATCH. W celu aktywowania funkcji należy przełączyć DIP-SW 2 w pozycję „ZATRZASK”. Wyboru zbocza dokonuje się mikroprzełącznikiem 1, opisanym jako „ZBOCZE ▲▼”. Przed ponownym pomiarem pamięć należy wyzerować przyciskiem „KASUJ PAMIĘĆ”.

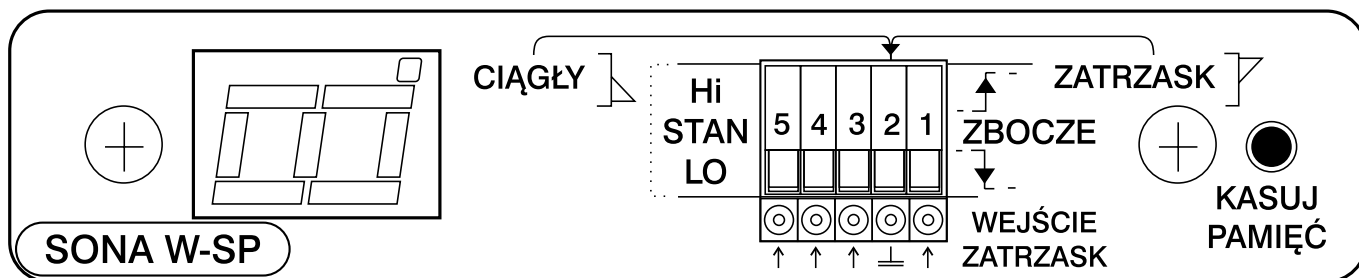
Na złączu SYN4 dodatkowo wyprowadzono masę, która oprócz tego podłączona jest do badanego układu wraz z zasilaniem. Masę na złączu SYN4 należy traktować jako „pomiarową” i podłączyć ją do badanego układu w przypadkach, gdy ważna jest pewność, że długi przewód masy zasilania nie zniekształci sygnału, a przez to proporcji lub czasu trwania przebiegu, lub nie wywoła przesunięć czasowych zależnych stanów logicznych.

Sonda jest przystosowana do wykrywania stanów logicznych na trzech zakresach napięciowych. Jeśli symbolem  $U_z$  oznaczymy napięcie zasilania, to  $0 V \leq U \leq 0,2 \times U_z$ ,  $0,5 \times U_z \leq U \leq U_z$ , a stan trzeci to wszystkie napięcia poniżej  $0,5 \times U_z$  ale powyżej  $0,2 \times U_z$ . Sygnalizacja stanu trzeciego pojawia się również wtedy, gdy badany przebieg wykazuje charakter „analogowy”.

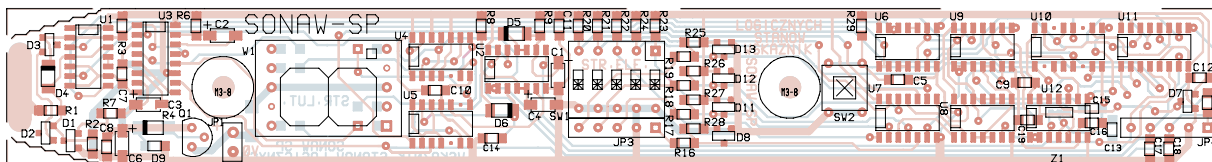




Rys. 1. Schemat elektryczny sondy



Rys. 2. Widok płyty czolowej



Rys. 3. Schemat montażowy sondy

Tab. 2. Funkcje mikroprzełączników SW1

Nr	Funkcja	Zał. (LO, ON)	Wył. (HI, OFF)
1	Wybór zbrocza sygnału zapisu do pamięci stanu	Zboczne opadające	Zboczne narastające
2	Załączenie/wyłączenie trybu wyzwalanego zapamiętywania stanu sygnałów (zatrzask)	Załączony	Wyłączony
3	Wybór aktywnego stanu wejścia 3	Niski	Wysoki
4	Wybór aktywnego stanu wejścia 4	Niski	Wysoki
5	Wybór aktywnego stanu wejścia 5	Niski	Wysoki

Sondę można zasilać napięciem z zakresu 3...6 V. Pobór prądu dla  $U_z=5$  V wynosi od 12 do 85 mA, w zależności od wyświetlanej treści i częstotliwości badanego przebiegu. Kształt/ poziom przebiegu na wejściu K1 sygnalizowany jest przez wyświetlacz LED. Sposób sygnalizacji zamieszczono w tab. 1.

## Budowa

Schemat sondy umieszczono na rys. 1. Konstrukcję wykonano optymalnie wykorzystując dostępne funktry. Starano się też zapewnić identyczne czasy propagacji zależnych sygnałów, co wiązało się z zastosowaniem elementów o takich samych parametrach elektrycznych oraz zwróceniem szczególnej uwagi na ścieżki sygnałów.

Jak wspomniano wcześniej, drogi sygnału badanego oraz synchronizujących muszą mieć bardzo podobny czas propagacji tak, aby w momencie bramkowania były jak najbardziej zbliżone do obecnych w badanym układzie. Schemat narysowano w taki sposób, aby zobrazować przebiegi sygnału badanego i sygnałów synchronizacji przez kolejne elementy logiczne. Starano się zachować prawie identyczne opóźnienie sygnałów w torach. „Prawie”, ponieważ zawsze istnieją nanosekundowe różnice opóźnień w zależności od rozrzutu parametrów elementów.

Na schemacie oznaczono również poszczególne bloki funkcjonalne. I tak „BAN” to Blok Analizy Napięciowej. Dioda D1 zabezpiecza

wejście przed sygnałem o napięciu ujemnym lub większym niż napięcie zasilania. R2, R3, D2, D3 tworzą dzielnik napięcia umożliwiający wykrycie stanu trzeciego. Dioda D4 ułatwia szybkie zmiany potencjałów w dzielniku.

Powstałe dwa sygnały trafiają do „BAL”, to jest Bloku Analizy Logicznej. Na jednym z trzech wyjść bloku pojawia się logiczna „1” tylko dla stanu, który aktualnie podano na wejście K1 sondy. Blok skonstruowano z użyciem funktry EXOR.

Kod logiczny „1 z 3” steruje pracą Bloku Bramkowania „BB”. Ma on za zadanie sterowanie przekazywaniem zdekodowanego stanu do następnych bloków funkcjonalnych. Do wejść bramek sterujących „przekazywaniem” doprowadzono sygnał z bloku wytworzenia sygnału zaistnienia zgodności „BDIK”. Jeśli nastawy na przełączniku DIP-SW są zgodne ze stanami sygnałów zewnętrznych, to na wyjściu BDIK pojawia się logiczna „1”. Wyboru stanów aktywnych dokonuje się za pomocą przełącznika SW1. Opis poszczególnych mikroprzełączników podano w tab. 2.

Oprócz sterowania bramkowaniem sygnał zgodności dodatkowo uruchamia procedury wstępnego opóźnienia zadziałania wizualizacji na wyświetlaczu zbroczy badanych przebiegów i oprócz tego przez inwerter doprowadzony jest do wyprowadzenia 1 złącza IP6. Można go wykorzystać np. do wyzwolenia oscyloskopu lub rejestratora przebiegów logicznych.

Po bramkowaniu sygnały podawane są na wejścia pamięci typu „zatrzask”, gdzie – zależnie od wybranego trybu pracy – mogą być zapamiętane. Moment zapisu do pamięci wyznacza zbocze sygnału doprowadzonego do pinu 1 złącza CON5, natomiast wyboru pomiędzy zboczem narastającym a opadającym sygnału dokonuje się za pomocą SW1-1. Jeśli nie wybrano trybu pracy z zapamiętywaniem, to wówczas multiplexer U11 (74HC157) przepuszcza sygnały pochodzące z bloku bramkowania. Następnie trafiają one do Bloku Wyświetlania „BW” sterującego wyświetlaczem siedmiosegmentowym LED. Budowa bloku pozwala na takie załączenie segmentów, aby obserwator otrzymywał czytelny obraz o stanie logicznym wejścia K1 z uwzględnieniem sygnałów synchronizujących doprowadzonych do wejść sterujących.

## Montaż

Sondę zmontowano na dwustronnej płycie drukowanej. Do jej budowy wykorzystano elementy SMD. Zbudowano ją z typowych układów logicznych, z których żaden nie wymaga programowania. Montaż wykonuje się w sposób tradycyjny, rozpoczynając od najmniejszych elementów biernych, a kończąc na półprzewodnikach. Na końcu powinno się przyłutować wyświetlacz LED uważając jednocześnie, aby nie przegrzać i przez to nie uszkodzić jego doprowadzeń. Wejście K1 dobrze jest wyposażać w metalową igłę (np. wykonaną z mosiądzu), która ułatwi kontakt z doprowadzeniami badanych elementów. Poprawnie zmontowana sonda działa natychmiast po załączeniu zasilania.

Andrzej Warchoł  
waratom@wp.pl

[www.sklep.avt.pl](http://www.sklep.avt.pl)