



Generator sygnałowy DDS

część 1

Prezentowany układ jest kompletnym generatorem z bezpośrednią syntezą cyfrową przebiegu wyjściowego. Jego główną zaletą jest generacja przebiegu sinusoidalnego w bardzo szerokim zakresie od 0,1Hz aż do 120MHz z dokładnością 0,1Hz. Stabilność generowanej częstotliwości jest równa praktycznie stabilności zastosowanego generatora taktującego. Układ znajdzie zastosowanie w pracowni każdego elektronika-hobbysty jako uniwersalny generator serwisowy. Generator sterowany jest za pomocą odpowiedniego programu sterującego na PC, który umożliwia zmianę częstotliwości, fazy i amplitudy oraz generację określonych sekwencji sygnału wyjściowego. Podstawowe parametry układu modelowego:

- generowane częstotliwości: 0,1Hz–120MHz
- dokładność ustawienia częstotliwości 0,1Hz
- regulacja amplitudy z dokł. ok. 2mVpp
- przebieg sinusoidalny i prostokątny
- kilka rodzajów modulacji
- wbudowany zasilacz
- komunikacja z komputerem za pomocą złącza LPT.

Opis układu

Układ AD9852 jest kompletnym syntezerem DDS. Nie potrzebuje żadnych dodatkowych układów do poprawnej pracy (poza generatorem taktującym oraz ewentualnym stabilizatorem). Można go zaprogramować w

jednym z pięciu trybów pracy. Podstawowe parametry techniczne:

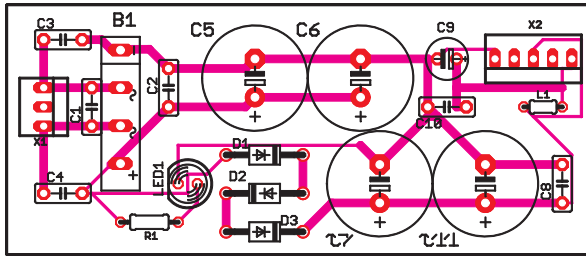
- zasilanie 3,3VDC
- maksymalna częstotliwość taktowania: 300MHz
- 48-bitowe słowo ustawiające częstotliwość
- wewnętrzny powielacz: 4–20 razy
- 12-bitowa regulacja amplitudy
- obudowa TQFP80 (THERMAL SLUG).

Dodatkowo układ zawiera wbudowany szybki komparator, który umożliwia łatwą generację przebiegu prostokątnego, co zostało wykorzystane w układzie modelowym. Układ posiada także filtr korekcyjny $\sin(x)/x$, który pozwala na zachowanie poprawnej amplitudy w szerokim zakresie częstotliwości wyjściowych. Oba układy: komparator i filtr $\sin(x)/x$ można wyłączyć/włączyć, programując odpowiednio rejestr kontrolny układu. Wbudowany powielacz częstotliwości zegarowej pozwala na stosowanie niewielkich częstotliwości taktowania układu. Minimalna częstotliwość zewnętrznego zegara może wynosić 15MHz, co po pomnożeniu przez maksymalny stopień powielenia układu da taktowanie 300MHz. Układ był testowany przy częstotliwości taktowania równej aż 384MHz. Testy nie trwały długo ze względu na bardzo silne grzanie się układu. Należy o tym pamiętać, eksperymentując z układem – w czasie prób spałłem jeden AD9852 oraz stabilizator 3,3V ze względu na dużą moc strat (szczególnie

w stabilizatorze zasilanym ze „sztywnego” 12V zasilacza). Spore moce strat są istotną wadą układu, szczególnie przy wyższych częstotliwościach taktowania i dużych częstotliwościach wyjściowych. Układ potrafi przy zasilaniu 3,3V pobrać nawet do 800mA prądu. Należy o tym pamiętać, projektując zasilacz. Sam układ ma wbudowaną od dolnej strony obudowy metalową wkładkę radiatorową (Thermal Slug), którą należy przylutować do masy zasilania.

Programowanie AD9852

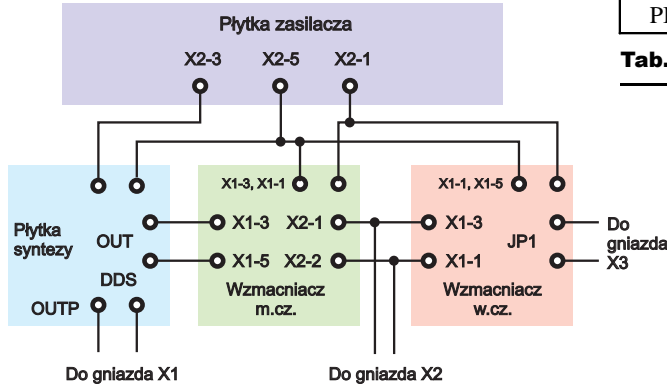
Układ AD9852 umożliwia programowanie zarówno w trybie szeregowym (bit po bicie), jak i równoległym 8-bitowym. W każdym z tych trybów wymagany jest dodatkowy sygnał synchronizujący dane. Tryb równoległy jest szybszy od szeregowego – umożliwia programowanie z szybkością 100Mbit/s, tryb szeregowy „tylko” 10Mbit/s. W modelu wykorzystano programowanie w trybie szeregowym z tego względu, że wtedy duża część pinów układu zostaje niewykorzystana, co niezmiernie ułatwia montaż oraz tworzenie płytki drukowanej pod układ. Układ do poprawnej pracy wymaga zapisania do odpowiednich rejestrów konkretnych wartości, które będą determinowały działanie syntezeru. Dodatkowo warto po pierwszym włączeniu zresetować układ, podając na piny 17 i 71 dodatnie impulsy.



Rys. 9 Schemat montażowy zasilacza

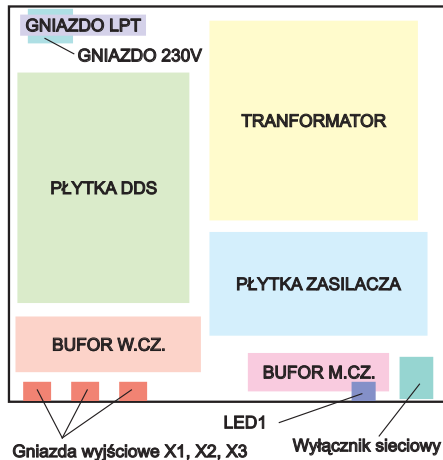
PIN LPT	PIN ZŁĄCZA CNTR
18-25 (GND)	1 (GND)
PIN 8 (D6)	2
PIN 7 (D5)	3
PIN 6 (D4)	4
PIN 5 (D3)	5
PIN 3 (D1)	6
PIN 2 (D0)	7

Tab. 1



Rys. 10 Sposób podłączenia modułów

Rys. 11 Rozmieszczenie modułów w obudowie



to szczególnie kondensatorów filtrujących. Warto zadbać, aby stosować właśnie takie kondensatory ze względu na minimalizację długości połączeń, a przez to efektywniejsze filtrowanie napięcia zasilania. Podobnie jest z rezystorami w obwodach buforów. Od ich parametrów zależy między innymi pasmo. Nie warto więc dawać tam zwykłych przewlekanych elementów. Przewody zasilające prowadzone wewnątrz układu muszą mieć zaizolowane końcówki, aby uniknąć przypadkowych zwarców. Okablowanie sygnałowe najlepiej wykonać z krótkich odcinków przewodu koncentrycznego. Na przednim panelu obudowy należy wywiercić 3 otwory na złącza BNC, które następnie trzeba przykręcić śrubami M3. Nie warto stosować gniazda BNC mocowanych na jedną śrubę ze względu na problemy z trwałym zamocowa-

niem złącza (gniazdo takie będzie się okręcać wokół osi przy próbie dołączenia kabla BCN). Mocowanie na 4 śruby rozwiązuje ten problem. Dodatkowo należy wyciąć otwór na wyłącznik sieciowy oraz diodę LED sygnalizującą zasilanie.

Wszystkie płytki trzeba przymocować do obudowy za pomocą np. śrub M3 z wykorzystaniem tulejek dystansowych. Na tylnym panelu należy przewidzieć miejsce na gniazdo LPT oraz gniazdo zasilające – takie na kabel komputerowy. Wentylator poprawiający cyrkulację powietrza został zamocowany na górnej pokrywie obudowy. Strumień powietrza skierowany jest do układu – wprost na przyklejone po stronie opisu płytki radiatory.

Jeśli wszelkie czynności montażowe zostały wykonane poprawnie, to układ powinien od razu działać. Ewentualnej regulacji należy poddać trimery w układach buforów, można także rozciągnąć cewki w filtrze wyjściowym DDS-a, ustawiając jak największy sygnał wyjściowy.

Podłączenie układu do komputera należy zawsze wykonywać przy wyłączonym komputerze. **Komputer powinien być także uziemiony** – musi posiadać gniazdko z bolcem. Bez tego uziemienia pomiędzy generatorem a na przykład oscyloskopem, który będzie uziemiony, może pojawić się znaczne napięcie mogące uszkodzić zarówno układ jak i komputer. Także przy podłączaniu może „kopnąć” nas napięcie powstające w gniazdach łączących np. komputer i układ. Wspominam o tym, bo to istotna kwestia, często zapominana, a grożąca uszkodzeniem portu LPT komputera oraz mogąca stanowić zagrożenie dla życia! Podłączenie płytki syntezy z gniazdem LPT należy wykonać zgodnie z tabelą 1.

Jeśli mamy podłączony układ, to trzeba go włączyć i następnie uruchomić program sterujący. Nie należy tego robić w odwrotnej kolejności, gdyż podczas uruchamiania pro-

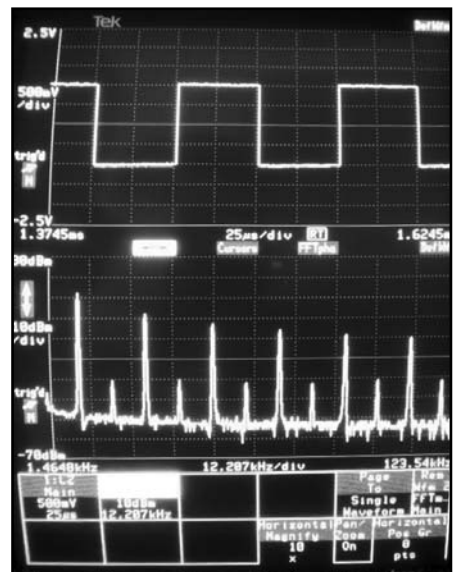
gramu przesyłane są do generatora pewne sekwencje sterujące. Układ musi być już wtedy włączony. Dysponując oscyloskopem, należy sprawdzić poprawność działania całego układu. Osoby, które nie mają oscyloskopu mogą podpiąć pod wyjście słuchawki 32Ω lub korzystając z oprogramowania typu „oscyloskop na karcie dźwiękowej”, sprawdzić poprawność w zakresie małych częstotliwości.

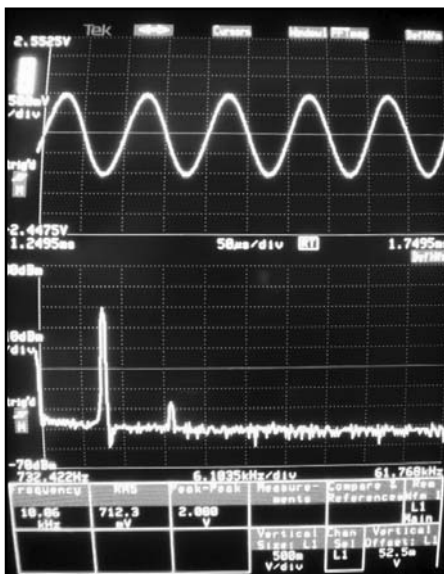
Jeśli wszystko jest OK, to możemy sobie pogratulować – generator jest gotowy do pracy. Jeżeli układ nie działa, należy sprawdzić przede wszystkim poprawność przylutowania AD9852. Przy obudowie takich rozmiarów o zwarcie nietrudno. Warto zaopatrzyć się w odpowiednią lupe, która potrafi zaoszczędzić mnóstwo czasu. Jeśli montaż wygląda poprawnie, to warto sprawdzić, czy na wyjściu układu AD9852 występuje niewielkie napięcie stałe w granicach 0,2–0,4V oraz czy generator taktujący jest sprawny i czy poprawnie pracuje przy napięciu 3,3V (nie zapominając o odpowiedniej zworze ustalającej źródło sygnału zegarowego – złącze TRYB na rysunku 2).

Pomiary

Rysunki 12–16 pokazują przebiegi wyjściowe oraz ich widma amplitudowe uzyskane z generatora. Do pomiarów parametrów posłużył profesjonalny oscyloskop Tektronix DSA602. Pomiary w zakresie do 60MHz wykonywane były na module 400MHz, a powyżej na module 1GHz. Sam oscyloskop dysponuje próbkowaniem realnym na poziomie 2GHz, przy czym próbkowanie ekwiwalentne sięga 1THz. **Rysunek 12** pokazuje przebieg prostokątny 10kHz uzyskany z generatora. Wypełnianie tego przebiegu można regulować, jak było napisane wyżej. Chciałem uzyskać wypełnianie bliskie 50%

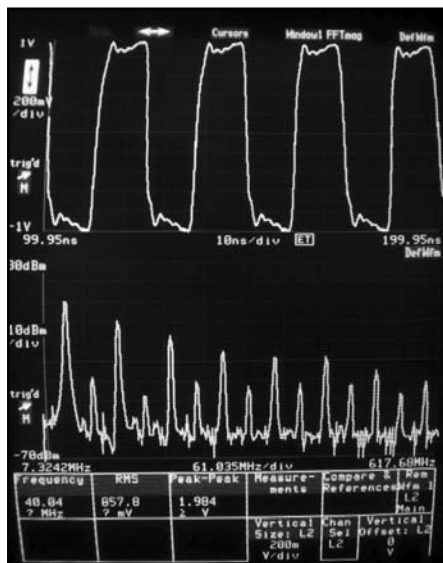
Rys. 12 Przebieg prostokątny 10kHz





Rys. 13 Sygnał wyjściowy sinusoidalny o częstotliwości 10kHz oraz jego widmo

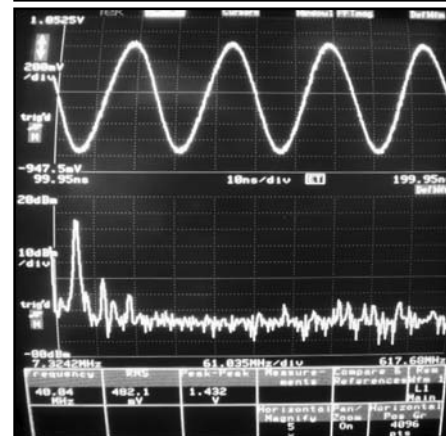
– można powiedzieć, że się to udało, ponieważ parzyste harmoniczne przebiegu mają o wiele mniejsze amplitudy od harmonicznych nieparzystych. **Rysunek 13** pokazuje sygnał wyjściowy sinusoidalny o częstotliwości 10kHz oraz jego widmo. Tylko 2. harmoniczna jest widoczna – jej poziom w stosunku do harmonicznej podstawowej to ok -47dB (jest



Rys. 14 Przebieg prostokątny 50MHz

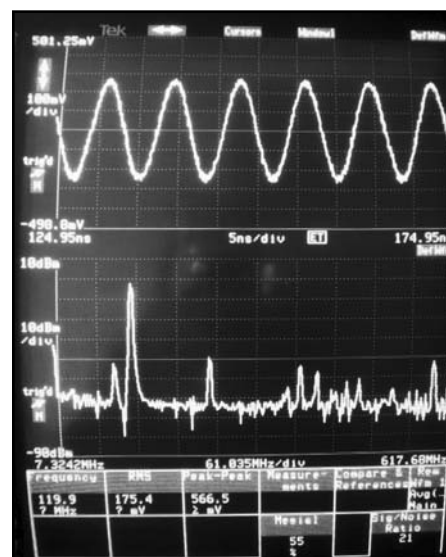
tłumiona ponad 220 razy). Innych harmonicznych w przebiegu nie widać. **Rysunek 14** przedstawia przebieg prostokątny 50MHz. **Rysunek 15** pokazuje sinus o tej samej częstotliwości. Druga harmoniczna tego przebiegu ma poziom około 36dB (jest tłumiona ok. 63 razy). Oscylogramy na rysunkach 12–15 powstały przy obciążeniu generatora sondą 1:10. **Rysunek 16** prezentuje przebieg wyjściowy z bufora w.c.z. Obciążenie

generatora to 50Ω rezystancji wejściowej wzmacniacza DSA602. Druga harmoniczna jest tłumiona o ponad 40dB. Występuje też prążek o poziomie -40dB poniżej częstotliwości podstawowej. Należy jeszcze wspomnieć o drobnym mankamicie układu – próba generacji jednocześnie przebiegu prostokątnego i sinusoidalnego o częstotliwości powyżej 10MHz powoduje, że przebieg sinusoidalny ulega znacznym zniekształceniom, a im większa częstotliwość, tym większe zniekształcenia przebiegu sinusoidalnego. Należy także unikać generacji sygnałów o małych amplitudach, poniżej 300mVpp – w sygnale wyjściowym pojawiają się wtedy znaczne szумы związane z działaniem bloku regulacji amplitudy – nie jest wykorzystywany cały zakres wewnętrzny przetwornika DAC. Szczegóły można znaleźć w dokumentacji układu AD9852.



Rys. 15 Przebieg sinusoidalny 50MHz

Rys. 16 Przebieg wyjściowy z bufora w.c.z.



Program sterujący

Program sterujący działa w środowisku Windows (można go pobrać z Elportalu). Wszelkie pliki programu powinny znajdować się w jednym folderze. Program umożliwia sterowanie syntezą DDS. Do podstawowych funkcji należy ustawianie częstotliwości oraz amplitudy sygnału wyjściowego. Do ustawiania częstotliwości wyjściowych służy dodatkowe okno, które pozwala wygodnie ustawiać wyższe częstotliwości. Program umożliwia też wykonanie prostych modulacji impulsowych ASK, OOK, FSK z opcją wpisania danych do wysłania danym sposobem modulacji. Zakładka SWEEP umożliwia przemieszczanie określonego pasma częstotliwości wybranym sposobem (liniowo, logarytmiczne, „trójkąt”), co może się przydać np. do badania pasma przenoszenia sprzętu audio itp. Zakładka OPCJE pozwala na wybranie stopnia powielenia wewnętrznego powielacza układu AD9852 oraz częstotliwości taktującej układ. Amplitudę można zmieniać z krokiem 50mVpp bądź o dowolną całkowitą liczbę wpisaną ręcznie.



Znacznik „korekcja charakterystyki” powoduje programową korekcję amplitudy (opcja ta działa tylko dla wartości amplitudy co najwyżej 2Vpp) – kompensuje tłumienie stopni buforujących, natomiast znacznik „prostokąt”, umieszczony na głównej formie, włącza lub wyłącza generację przebiegu prostokątnego. Program po uruchomieniu ładuje ostatnie ustawienia, z jakimi został zamknięty.

Możliwości zmian

Kto chce, może sprawdzić, jak układ zachowuje się przy taktowaniu większym od znamionowego. Warto wtedy zastosować rezonator o częstotliwości min. 20MHz, co przy maksymalnym powieleniu 20x pozwoli uzyskać częstotliwość taktowania układu na poziomie 400MHz. Zwiększenie taktowania umożliwi uzyskanie mniejszych zniekształceń w generowanym przebiegu sinusoidalnym. Można także zwiększyć częstotliwość odcięcia filtra eliptycznego na 150–200MHz (w zależności od częstotliwości taktowania), co zdecydowanie zmniejszy tłumienie sygnałów o częstotliwości powyżej 100MHz. Jednak taka praca grozi uszkodzeniem układu wskutek przegrzania. Kto będzie stosował układ w zakresie małych częstotliwości (akustycznych), może nie montować stopnia w.cz., a zamiast wzmacniacza operacyjnego AD8002 zastosować np. NE5532 lub podobny. Warto także zwiększyć pojemności sprzęgające syntezę i wzmacniacz m.cz., aby uzyskać możliwe niskie częstotliwości graniczne. Przy tak niskich częstotliwościach wyjściowych można nie montować filtra eliptycznego za syntezą DDS, gdyż harmoniczne związane z tworzeniem sinusoidy za pomocą próbkowania będą leżeć w zakresie kilkunastu megaherców (będą miały też bardzo małą amplitudę) i nie zostaną przeniesione przez sprzęt audio. Można także nie montować wentylatora chłodzącego układ, a częstotliwość taktowania układu w programie nastawić na 120–150MHz, co ewidentnie zmniejszy pobór prądu oraz grzanie się całości.

Amplituda sygnału generowanego przez AD9852 zależy od rezystora R16 (im mniejszy, tym większa amplituda, ale większe znie-

kształcenia sygnału). Dodatkowy szeregowy obwód RC (niezaznaczony na schemacie) dołączony do końcówki 56 układu AD9852 pozwala na wykonanie prostej modulacji AM. Należy tylko pamiętać, że taka modulacja jest bardzo prymitywna i amplituda wyjściowa nie jest liniowo zależna od amplitudy sygnału modulującego ze względu na odwrotnie proporcjonalny stosunek amplitudy sygnału do wartości prądu tej końcówki (bardzo łatwo o przemodulowanie).

Kto chce uzyskać jak najbardziej strome zbocza przebiegu prostokątnego, może dodać szeregowo z wyjściem X1 dwójnik złożony z równoległego połączenia rezystora 50Ω oraz trymera 47pF. Korzystając z

oscylloskopu, należy tak regulować trymerem, aby uzyskać możliwie najostre zbocza sygnału. Sygnał prostokątny powinien mieć wtedy częstotliwość min. 1MHz. Trzeba pamiętać, że taki obwód kompensacyjny działa poprawnie tylko dla pojemności obciążenia, jaka była w przypadku kalibracji – występuje tu taka sama zależność jak w sondach oscyloskopowych.

Kto dysponuje szybszymi wzmacniaczami operacyjnymi, może zmontować jeden bufor wyjściowy pokrywający całe pasmo generowane przez układ generatora.

Rafał Stępień
rafals1@poczta.fm

Wykaz elementów

Synteza DDS

Rezystory

R1-R6	470Ω (SMD 1206)
R7,R8	27Ω
R9,R10	51Ω (SMD 1206)
R11	10kΩ
R12	10kΩ pot.
R13	1,3kΩ
R14	51Ω (SMD 1206)

Kondensatory

C1,C2	10nF
C3,C4	36pF
C5	2,2nF (SMD 0805)
C6,C7,C9-C12,C16	100nF (SMD 1206)
C8	470μF/25V
C13,C14	2,2nF (SMD 0805)
C15	47μF/25V
C17	10pF
C18	4,7pF
C19,C20	2,2pF
C21	100nF

Półprzewodniki

IC1	AS2810AT3.3
IC2	AD9852ASVZ
QG1	generator 32MHz

Inne

L1	2 zw. DNE0,6 φ 5mm
L2	5 zw. DNE0,6 φ 5mm
L3	4 zw. DNE0,6 φ 5mm
Gniazdo LPT DB25M	
Wentylator 12V	
Gniazda BNC na panel 3 szt.	

Bufor m.cz.

Rezystory

R1-R3	47kΩ (SMD 1206)
R4,R5,R7,R9	470Ω (SMD 0805)
R6	220Ω (SMD 0805)
R8	51Ω (SMD 1206)
R10	100Ω (SMD 1206)

Kondensatory

C1,C4,C6,C11,C8,C9	100nF (SMD 1206)
C2,C3,C5,C7,C10	47μF/25V

Półprzewodniki

IC1	AD8002
-----	--------

Inne

L1	100μH
X1	ARK3

Bufor w.cz.

Rezystory

R1	220kΩ (SMD 0805)
R2	1,5kΩ (SMD 0805)
R3,R6	1kΩ (SMD 0805)
R4	25Ω (SMD 1206)
R5	51Ω (SMD 1206)

Kondensatory

C1-C3	2,2nF (SMD 0805)
C4,C5	100nF (SMD 1206)
C6	47μF/25V
C7	36pF + 150pF
C8	47nF
C9	10nF
C10	2,2pF
CV1	4pF-20pF

Półprzewodniki

Q1	BF245B
Q2	BFR96TS

Inne

L1	9 zw. DNE0,6 φ 6mm
L2	100μH
L3	6 zw. DNE0,6 φ 6mm
X1	ARK3

Zasilacz

Rezystory

R1	2,2kΩ
----	-------

Kondensatory

C1-C4,C8,C10	100nF
C5-C7,C11	2200μF/25V
C9	100μF/25V

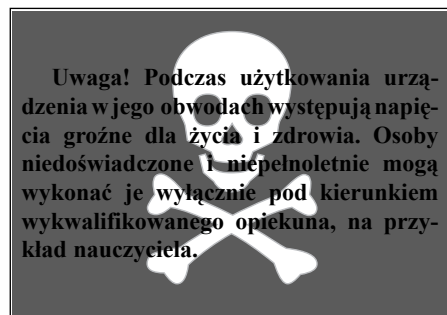
Półprzewodniki

B1	mostek 2A
D1-D3	1N4004
LED1	LED czerwona

Inne

L1	100μH
X1	ARK2
X2	ARK3
Transformator TS20 12V 1,5A	
Wł. prz. sieciowy 1A, 250V	

Płytki drukowane są dostępne w sieci handlowej AVT
jako kit szkolny AVT-2869.



Uwaga! Podczas użytkowania urządzenia w jego obwodach występują napięcia groźne dla życia i zdrowia. Osoby niedoświadczone i niepełnoletnie mogą wykonać je wyłącznie pod kierunkiem wykwalifikowanego opiekuna, na przykład nauczyciela.

Rejestry układu przedstawia **rysunek 1**. Pole zaznaczone na szaro to rejestr kontrolny, dzięki niemu można ustawić stopień powielenia powielacza, włączyć komparator oraz ustawić odpowiedni tryb pracy układu. Ogólnie wpis wartości do rejestru polega na wysłaniu na szynę danych wartości binarnej odpowiadającej danemu rejestrowi (dla rejestru kontrolnego będzie to 00000111), a następnie na wpisaniu po kolei danych. Każda sekwencja danych wysłana na szynę powinna kończyć się impulsem strobojącym podawanym na końcówkę 21 układu. Przykładowo chcemy, aby układ pracował jako generator pojedynczego tonu z wyłączonym komparatorem oraz aby stopień powielacza częstotliwości wynosił 15. Dane sterujące powinny zatem wyglądać następująco:

- 00000111 – rejestr kontrolny
- 00010000 – wyłączony komparator
- 00001111 – powielacz 15x
- 00000000 – tryb pierwszy
- 00100000 – włącz kontrolę amplitudy

Ustawienie częstotliwości polega na zaprogramowaniu rejestru o adresie 2. W trybie pojedynczego tonu nie trzeba programować innych rejestrów poza rejestrem kontrolnym i rejestrem ustawiającym częstotliwość. Można ewentualnie zmieniać amplitudę za pomocą rejestru o adresie 8.

Zawartość rejestru ustawiającego częstotliwość należy przeliczyć znając częstotliwość układu taktującego (generator kwarcowy, sygnał zewnętrzny itp.) wymnożoną przez stopień powielenia. Następnie obliczoną wartość należy wysłać w 48 bitach danych do układu.

Przykład: chcemy ustawić częstotliwość 1MHz przy założeniu, że stopień powielenia wynosi 15, a układ taktowany jest częstotliwością 20MHz. Wypadkowa częstotliwość wynosi zatem 300MHz. Na początek przeliczamy sobie wartość potrzebną do przekodowania na 6 bajtów (48 bitów) danych (nazwijmy ją TEMP):

Otrzymałą wartość TEMP zamieniamy następnie na 6 bajtów. Otrzymuje się następujące słowo sterujące (ustawiające 1MHz częstotliwość wyjściową):

- 00000010 – rejestr 2
- 00000000 – najstarszy bajt
- 11001100
- 11001100
- 11001100
- 11001100
- 11001100 – najmłodszy bajt

Wprowadzenie tych danych następuje od bajtu najstarszego. Każdy z transmitowanych bitów powinien być strobowany w trybie szeregowym. W trybie równoległym strobowane są całe bajty. Ustawienie nowej częstotliwości następuje po podaniu dodatkowego impulsu na końcówkę I/O UD CLK – pin 20.

Table 9. Register Layout¹

Parallel Address (Hex)	Serial Address (Hex)	AD9852 Register Layout								Default Value (Hex)
		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
00	0	Phase Adjust Register 1 <13:8> (Bits 15, 14 don't care)					Phase 1			00
01		Phase Adjust Register 1 <7:0>								00
02	1	Phase Adjust Register 2 <13:8> (Bits 15, 14 don't care)					Phase 2			00
03		Phase Adjust Register 2 <7:0>								00
04	2	Frequency Tuning Word 1 <47:40>					Frequency 1			00
05		Frequency Tuning Word 1 <39:32>								00
06		Frequency Tuning Word 1 <31:24>								00
07		Frequency Tuning Word 1 <23:16>								00
08		Frequency Tuning Word 1 <15:8>								00
09		Frequency Tuning Word 1 <7:0>								00
0A	3	Frequency Tuning Word 2 <47:40>					Frequency 2			00
0B		Frequency Tuning Word 2 <39:32>								00
0C		Frequency Tuning Word 2 <31:24>								00
0D		Frequency Tuning Word 2 <23:16>								00
0E		Frequency Tuning Word 2 <15:8>								00
0F		Frequency Tuning Word 2 <7:0>								00
10		Delta frequency word <47:40>								00
11		Delta frequency word <39:32>								00
12		Delta frequency word <31:24>								00
13		Delta frequency word <23:16>								00
14		Delta frequency word <15:8>								00
15		Delta frequency word <7:0>								00
16	5	Update clock <31:24>								00
17		Update clock <23:16>								00
18		Update clock <15:8>								00
19		Update clock <7:0>								00
1A	6	Ramp rate clock <19:16> (Bits 23, 22, 21, 20, don't care)								00
1B		Ramp rate clock <15:8>								00
1C		Ramp rate clock <7:0>								00
1D	7	Don't care CR [31]	Don't care	Don't care	Comp PD	Reserved, always low	Control DAC PD	DAC PD	DIG PD	10
1E		Don't care	PLL range	Bypass PLL	Ref Mult 4	Ref Mult 3	Ref Mult 2	Ref Mult 1	Ref Mult 0	64
1F		CLR ACC1	CLR ACC2	Triangle	Don't care	Mode 2	Mode 1	Mode 0	Int/Ext update clock	01
20		Don't care	Bypass Inv sinc	OSK EN	OSK INT	Don't care	Don't care	LSB first	SDO active CR [0]	20
21	8	Output shaped keying multiplier <11:8> (Bits 15, 14, 13, 12 don't care)								00
22		Output shaped keying multiplier <7:0>								00
23	9	Don't care								00
24		Don't care								00
25	A	Output shaped keying ramp rate <7:0>								80
26	B	Control DAC <11:8> (Bits 15, 14, 13, 12 don't care)								00
27		Control DAC <7:0> (Data is required to be in twos complement format)								00

¹ The shaded sections comprise the control register.

Rys. 1 Rejestry

Jeśli korzystamy na przykład z któregoś z trybów FSK, należy pamiętać, aby ustawić także rejestr o adresie 3, gdyż będzie on wtedy także wykorzystywany. Ustawienie rejestru 3 jest analogiczne do ustawienia rejestru 2.

Jeśli chodzi o ustawienie amplitudy, to układ pozwala na 12-bitową rozdzielczość jej ustawienia, przy czym wartość 0 odpowiada brakowi sygnału, a wartość 4095dec wartości maksymalnej. Jako że amplituda ma 12 znaczących bajtów, to bajty 12-15 nie mają znaczenia i można ich nie programować.

Przykładowo chcemy ustawić wartość amplitudy w 1/3 wartości (czyli 1365). $1365_{dec} = 10101010101_{bin}$. Słowa sterujące powinny wyglądać następująco:

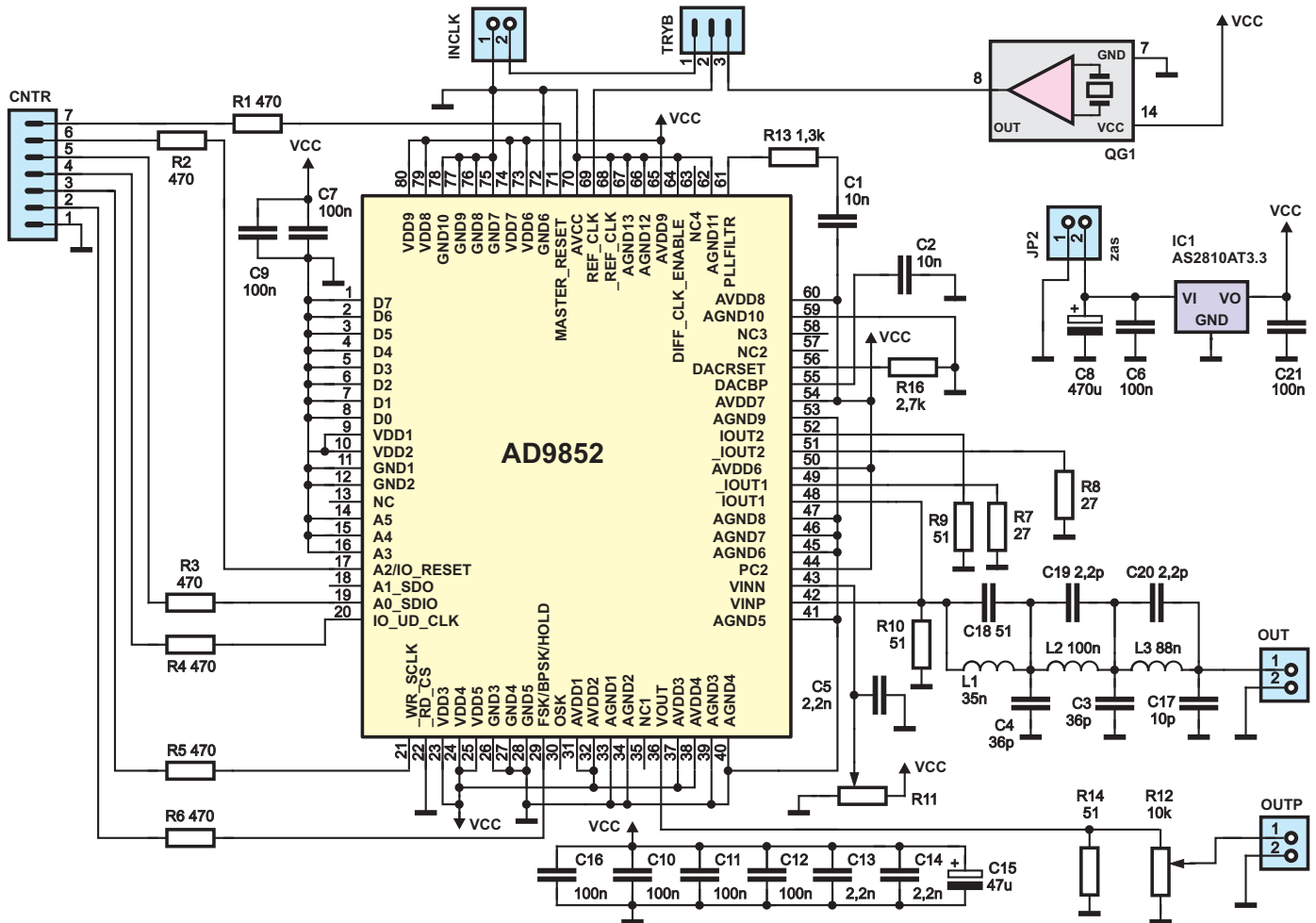
- 00001000 – rejestr regulacji amplitudy
- 00000101 – starsza część
- 01010101 – młodsza część

Szczegóły dotyczące tworzenia odpowiednich słów sterujących pracą układu opisane są w nocie katalogowej układu AD9852, którą można znaleźć na stronie producenta, pod znanym adresem:

www.analog.com.

Blok syntezy DDS

Schemat syntezy DDS z układem AD9852 można zobaczyć na **rysunku 2**. Układ z pozoru wydaje się skomplikowany, a to za sprawą bardzo dużej liczby połączeń. Układ jest programowany w trybie szeregowym, zatem większość pinów służąca do programowania w trybie równoległym połączona jest do masy. Układ zawiera także bardzo dużo końcówek zasilających. Piny odpowiedzialne za programowanie w trybie szeregowym połączone są poprzez rezystory 470Ω ze złączem CTRL. Złącze to jest połączone z pinami portu LPT. Układ akceptuje jako sygnały wejściowe napięcia w zakresie do VCC+0,3V. Zastosowanie rezystorów ogranicza prąd płynący ze złącza LPT, gdzie występują napięcia 5V do układu. Pełnią zatem rolę konwerterów poziomów. Mimo że producent zaleca stosowanie fabrycznych translatorów poziomów, to z obwodem sterowania pokazanym na schemacie nie było żadnych problemów. Dla wyższych częstotliwości programowania warto jednak zastosować układ lepszego konwertera poziomów, aby zapewnić odpowiednią stromość zbocz



Rys. 2 Schemat ideowy syntezy DDS z układem AD9852

sygnałów sterujących. Generator QG1 taktuje cały układ. Jego częstotliwość może być dowolna, przy czym nie mniejsza niż 15MHz ze względu na brak możliwości osiągnięcia nominalnej częstotliwości taktowania AD9852. W modelu zastosowano łatwo dostępny generator 32MHz. Gniazdo oznaczone jako tryb pozwala wybrać źródło sygnału taktowania: generator QG1 lub sygnał zewnętrzny doprowadzony do zaciśków INCLK. Pin 42 jest jednym z dwóch wejść układu. Dołączono do niego filtr eliptyczny. Częstotliwość tego filtru została dobrana na 120MHz. Jego zadaniem jest usunięcie wyższych harmonicznych z sygnału generowanego przez układ. Bez tego filtru sygnał wyjściowy odbiegałby od sinusoidy (szczególnie przy wyższych częstotliwościach) oraz mógłby zakłócać odbiorniki RTV. Pozostałe wyjścia są połączone do masy zgodnie z schematem aplikacyjnym producenta. Piny 42 i 43 to wejścia wewnętrznego

komparatora. Na jedno wejście podawany jest sygnał wyjściowy a na drugie wejście napięcie stałe z potencjometru R11. Dzięki takiemu połączeniu można uzyskać przebieg prostokątny z sygnału wyjściowego DDS-a. R11 pozwala na dobranie współczynnika wypełnienia tego przebiegu. W modelu wypełnienie dla wartości amplitudy 2Vpp zostało ustawione na ok. 50%. R12 służy do regulacji amplitudy, można go nie montować, a sygnał pobrać bezpośrednio z końcówki rezystora R14. Układ zasilany jest napięciem 3,3V wytwarzanym przez

stabilizator IC1. Można zastosować inny typ stabilizatora 3,3V ważne jest tylko, aby mógł on pracować przy prądach co najmniej 1A. Wszystkie kondensatory połączone do szyn zasilających służą do filtracji napięcia zasilania, co jest niezmiernie istotne w przypadku szybkich układów cyfrowych. Sygnał wyjściowy występuje na gnieździe OUT, na gnieździe OUT1 występuje przebieg prostokątny (jeśli w programie włączona jest stosowna opcja oraz przebieg ten został wyregulowany za pomocą R11).

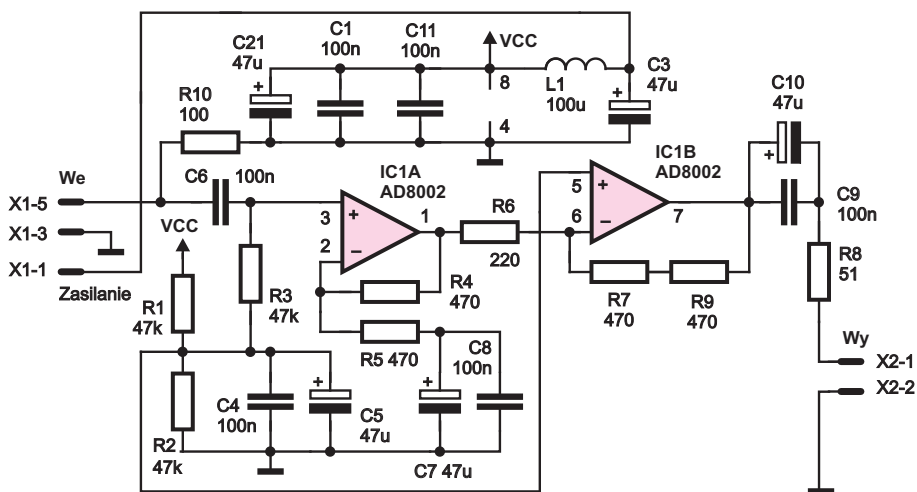
Bufory wyjściowe

W układzie zastosowano dwa bufory wyjściowe połączone kaskadowo. Schematy buforów przedstawiono na rysunkach 3 i 4. Rysunek 3 pokazuje blok wzmacniacza, który pracuje w zakresie do ok. 60MHz. Praca przy wyższej częstotliwości jest także możliwa, ale należy się liczyć ze znacznym spadkiem amplitudy.

Bufor m.cz.

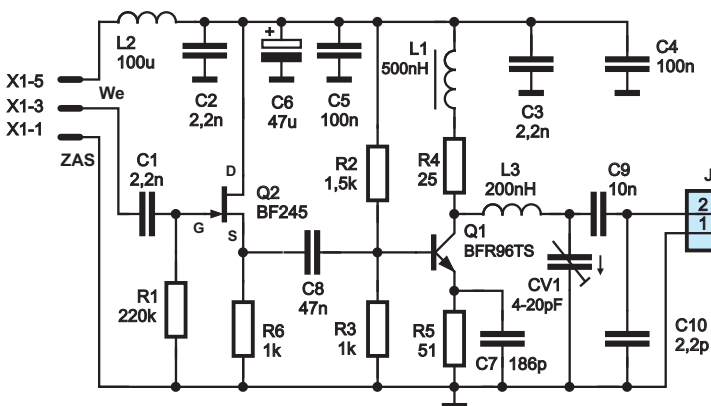
Moduł działa w następujący sposób: wzmacniacz IC1A tworzy pierwszy stopień wzmacnie-





Rys. 3 Schemat ideowy bloku wzmacniacza m.cz.

Rys. 4 Schemat ideowy bufora w.cz.



– jego wzmocnienie wynosi – 4,2. Cały układ ma zatem wzmocnienie około – 8,4. Wzmocnienie można zmieniać, dobierając elementy sprzężenia zwrotnego wzmacniacza – należy tylko pamiętać, że AD8002 jest wzmacniaczem

nia o wzmocnieniu równym +2. Elementy R1, R2, R3, C4, C5 tworzą obwód sztucznej masy na poziomie połowy napięcia zasilania. R10 służy do obciążenia wyjściowego filtra płytki syntezy DDS, bez niego przy wyższych częstotliwościach pojawiały się nierównomierności w charakterystyce przenoszenia. Jego wartość zmniejsza nieco amplitudę sygnału wyjściowego – można próbować go dobierać bez obawy o występowanie odbić itp., jeśli tylko płytka bufora i syntezy będzie połączona krótkimi przewodami. Następny stopień wzmocnienia zrealizowano na wzmacniaczu IC1B

ze sprzężeniem prądowym i wartości te należy dobierać, opierając się na nocie katalogowej układu. Elementy C2, C1, C11, L1, C3 filtrują napięcie zasilające układ. Kto chce, może zwiększyć pasmo przenoszenia od strony niskich częstotliwości, stosując większe pojemności sprzęgające C10, C6, C7. Dolna częstotliwość graniczna –3dB w układzie bez obciążenia wynosi ok 75Hz.

Bufor w.cz.

Moduł został wykonany zgodnie ze schematem z rysunku 4. Pierwszy stopień z tranzystorem Q2 ma za zadanie odseparowanie bufora m.cz. (oba bufory są połączo-

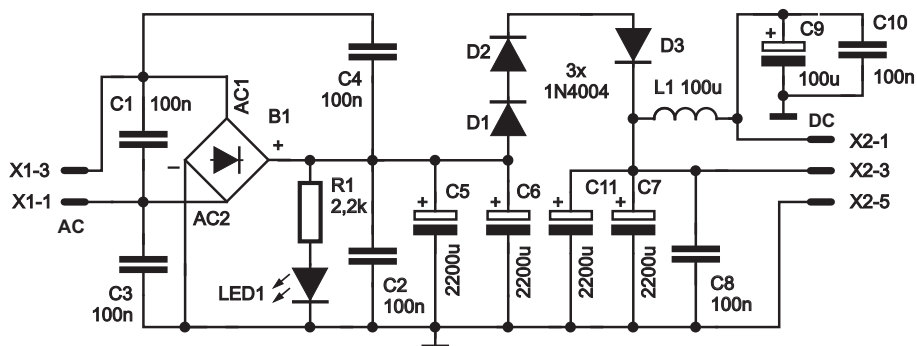
ne szeregowo). Układ pełni rolę wtórnik źródłowego, którego impedancja wejściowa jest zależna od R1. Z źródła Q2 sygnał trafia na stopień wzmacniający oparty o tranzystor w.cz. BFR96TS o częstotliwości granicznej $f_t = 5\text{GHz}$. Układ ma tak ukształtowaną charakterystykę przenoszenia, aby kompensował spadek amplitudy z bufora m.cz. Odpowiedzialne są za to głównie elementy C7 i L1. C7 powstał poprzez równoległe połączenie kondensatora 150pF i 36pF. Układy wyjściowe L3 i CV1 pozwalają dobrać poziom amplitudy oraz dopasować wyjście do 50Ω. Niedopasowanie na oscyloskopie objawia się głównie występowaniem zniekształceń nałożonych na przebieg wyjściowy. Za pomocą CV1 można się ich pozbyć. W układzie modelowym kondensator CV1 został zamontowany bezpośrednio na złączu BNC ze względu na łatwość regulacji tak położonego trymera. Elementy L2 oraz C2-C6 filtrują napięcie zasilające.

Zasilacz

Schemat zasilacza przedstawiono na rysunku 5. Układ składa się z mostka prostowniczego 2A oraz kondensatorów filtrujących wyprostowane napięcie. Diody D1–D3 obniżają napięcie zasilające, a przez to straty w stabilizatorze napięcia na płytce syntezy. Można ich nie stosować, jeśli układ będzie zasilany z transformatora 9V. Dioda LED1 sygnalizuje obecność napięcia zasilającego. L1, C9 i C10 dodatkowo filtrują napięcie zasilające bufory wyjściowe – elementy te odseparowują zasilanie płytki DDS-a od buforów wyjściowych. Jako transformator zasilający wykorzystałem transformator TS20 (12V 1,5A). Ważne jest poprawne dobranie tego transformatora tak, aby stabilizator 3,3V zasilający syntezę nie grzał się za bardzo. Na pewno nie wolno zasilić syntezy „sztywnym” zasilaczem 12V np. z PC-ta. Taki zabieg może szybko doprowadzić do uszkodzenia całego układu ze względu na przegrzanie się stabilizatora. Z drugiej strony przy zasilaniu 5V występowały zniekształcenia przebiegów przy wyższych częstotliwościach wyjściowych.

Rafał Stępień
rafals1@poczta.fm

Rys. 5 Schemat ideowy zasilacza



dokończenie w następnym numerze

Uwaga! Podczas użytkowania urządzenia w jego obwodach występują napięcia groźne dla życia i zdrowia. Osoby niedoświadczone i niepełnoletnie mogą wykonać je wyłącznie pod kierunkiem wykwalifikowanego opiekuna, na przykład nauczyciela.