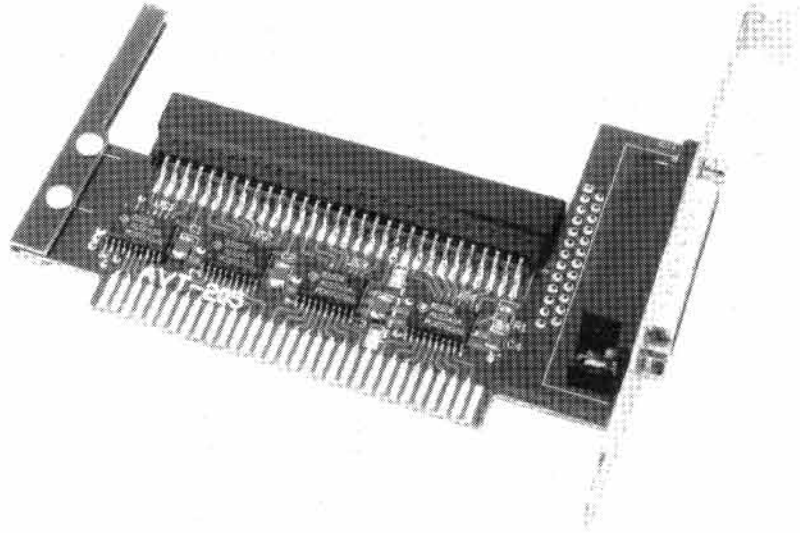


# Ekonomiczna karta prototypowa do PC

## kit AVT-164

Opis karty prototypowej AVT-114 (EP 10/93) wzbudził tak duże zainteresowanie Czytelników, iż kontynuowaliśmy prace nad tym układem i obecnie możemy przedstawić jego nową wersję, znacznie bardziej ekonomiczną w eksploatacji. Innowacja wprowadzona do układu oznaczonego symbolem AVT-164 polega na rozdzieleniu części wielokrotnego użytku - tzn. driverów szyny adresowej i danych od części prawdziwie prototypowej, czyli płytki z uniwersalnym polem montażowym. Tak więc budowa nowych interfejsów nie wymaga każdorazowego zakupu dość kosztownych płytek z metalizacją oraz układów buforujących. Wystarczy wymiana samej tylko płytki uniwersalnej. Dodatkową zaletą takiego rozwiązania jest zdecydowanie łatwiejszy montaż i demontaż pakietu prototypowego oraz mniejsze zużycie styków w złączach, co ma dość duże znaczenie, zwłaszcza w starszych płytach PC. Zalety te udało się osiągnąć, ponieważ nie jest konieczne każdorazowe wykręcanie płytki bazowej ze slotu na płycie komputera.



Układy buforujące (US1..4) oraz elementy bierne są montowane w technice SMD, przy czym rozmiary elementów dobrano w taki sposób, aby montaż nie był kłopotliwy.

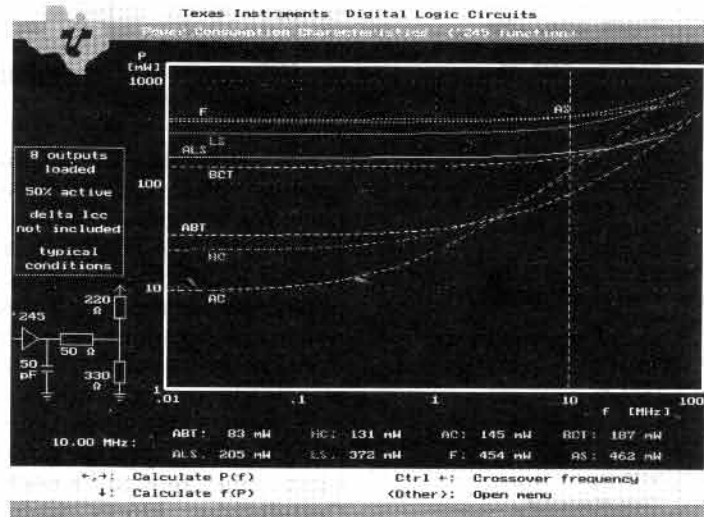
Jako wyposażenie dodatkowe na płycie przewidziano miejsce na złącze DB25 umożliwiające prostą komunikację zmontowanego na płycie uniwersalnej układu z otoczeniem.

### Opis konstrukcji układu

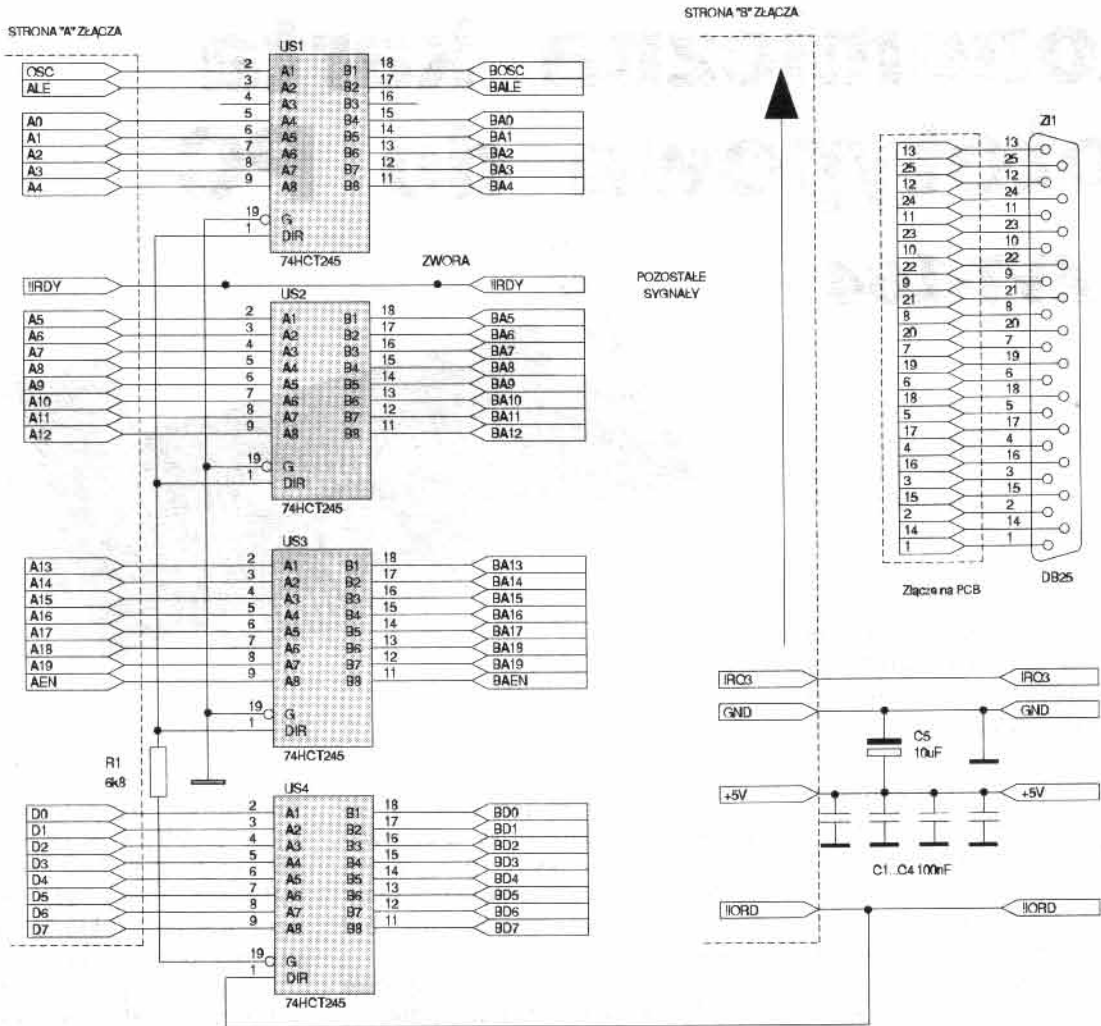
Podstawowe parametry karty:  
- współpracuje z 8-bitowym lub 16-bitowym złączem ISA.

Transmisja danych jest bajtowa i jest możliwa w obydwie strony (do i z karty). Maksymalna częstotliwość pracy złącza nie jest ograniczona (układy buforujące pracują poprawnie do ok.80MHz;

- pobór prądu wynosi ok. 240mA (z +5V), bez uwzględnienia potrzeb dołączonego układu rozszerzenia. Ponieważ w zależności od technologii w jakiej są wykonane układy buforujące pobór prądu jest różny w funkcji częstotliwości, na rys. 1 przedstawiono wykresy obrazujące tę funkcję. Wykorzystano wykresy wykonane przez program PC.EXE pochodzą-



Rys. 1. Pobór prądu przez układy buforujące w funkcji częstotliwości



Rys. 2. Schemat elektryczny ekonomicznej karty prototypowej

Tab. 1. Podporządkowanie przestrzeni adresowej I/O w komputerach AT

Adresy	Opis
000h..00Fh	Kontroler DMA #1
020h..021h	Kontroler przerwań #1
040h..043h	Timer
060h..063h	Kontroler klawiatury
070h..071h	RTC
080h..083h	Rejestr strony DMA
0A0h..0AFh	Kontroler przerwań #2
0C0h..0CFh	Kontroler DMA #2
0E0h..0EFh	Zarezerwowane
0F0h..0FFh	Koprocjor matematyczny
100h..1EFh	<b>WOLNE</b>
170h..177h	Kontroler ATBUS #2
1F0h..1F7h	Kontroler ATBUS #1
200h..2F0h	Port joysticka
210h..217h	Zarezerwowane
220h..267h	<b>WOLNE</b>
278h..27Fh	LPT2
2C0h..2DFh	Karta grafiki EGA #2
2F8h..2FFh	COM2
300h..31Fh	<b>KARTA PROTOTYPOWA</b>
320h..32Fh	<b>WOLNE</b>
370h..377h	FDC #2
378h..37Fh	LPT1
380h..38Fh	SDLC (złącze szeregowe)
3A0h..3AFh	Zarezerwowane
3B0h..3DFh	VGA
3E0h..3E7h	Zarezerwowane
3F0h..3F7h	FDC #1
3F8h..3FFh	COM1

cy z pakietu Digital Logic Circuits firmy Texas Instruments;

- pobór prądu (z szyny +5V) ok. 240mA (bez uwzględnienia obciążenia układem montowanym na płytce prototypowej);
- obciążalność wyjść buforowanych min. 24mA (zależy od typu zastosowanego układu);
- obciążenie wnoszone do szyny IDE przez każde z wejść buforowanych max. 1 TTL LS (0.3SOL).

Na rysunku 2 znajduje się schemat elektryczny proponowanego rozwiązania. W stosunku do wersji AVT-114 konstrukcja uległa pewnemu uproszczeniu, ponieważ pominięto dekodery adresowe zapewniający poprawną pracę karty w zakresie #300..31F. Zmianę wprowadzono ze względu na konieczność zmniejszenia rozmiarów bazowej płytki drukowanej i jest ona zgodna z postulatami Czytelników, którzy wołają budować dekodery adresowe dostosowane ściśle do własnych konstrukcji.

wane ściśle do własnych konstrukcji. W tabeli 1 podany został skrócony opis przestrzeni adresowej komputerów PC AT i lepszych, co ułatwi orientację jakie adresy z przestrzeni I/O można wykorzystać do własnych potrzeb.

Układy US1..3 spełniają funkcję jednokierunkowych buforów szyny adresowej oraz sygnałów OSC, ALE oraz AEN. Jako bufony zastosowane zostały układy AS245, lecz możliwe jest także wykorzystanie układów pochodzących z dowolnej innej serii; należy się jednak liczyć z pewnymi różnicami parametrów, a zwłaszcza z bardzo różną dopuszczalną

Tab. 2. Przybliżone parametry statoprądowe układów serii '245

Typ układu	Obciążalność wyjść A/B [mA]	Pobór mocy (średnio)
ALS245	max 112/112	38mA
AS245	max 150/150	90mA
LS245	max 15/15	60mA
F245	max 24/64	60mA
ALS645	max 12/12	38mA

Tab. 3. Tabela prawdy dla układów '245

Wejście zazwalające G\	Kierunek transmisji DIR	Działanie
L	L	Dane z B do A
L	H	Dane z A do B
H	X	Separacja

obciążalnością wyjść. Warto sobie zdawać sprawę z różnic występujących pomiędzy układami tego samego typu ale pochodzącymi z różnych rodzin - **tabela 2** zawiera bardzo skrócony opis większości dostępnych na polskim rynku układów 74XXX245 (oparto się na materiałach dostarczonych przez firmę Texas Instruments).

Układ US4 buforuje szynę danych, która z założenia musi być dwukierunkowa. Wykorzystane zostały obydwie wejścia sterujące układu US4 - wejście określające kierunek przepływu informacji DIR podłączone jest do sygnału przychodzącego z szyny komputera IOR\, dzięki czemu w chwili żądania odczytu przez procesor dowolnego urządzenia wejścia-wyjścia port karty prototypowej

może zostać odczytany. Drugie wejście, tzw. strobujące oznaczone G\, odpowiada za selekcję trybu pracy drivera - jeżeli jest na nim stan wysoki „1” układ jest nieaktywny i wszystkie wyjścia (niezależnie od ustalonego kierunku transmisji) pozostają w stanie wysokiej impedancji. Jeżeli podane zostanie na to wejście „0” logiczne to układ przechodzi w tryb normalnej pracy. **Tabela 3** zawiera tablicę prawdy opisującą działanie i funkcje wejść sterujących pracą bufora '245.

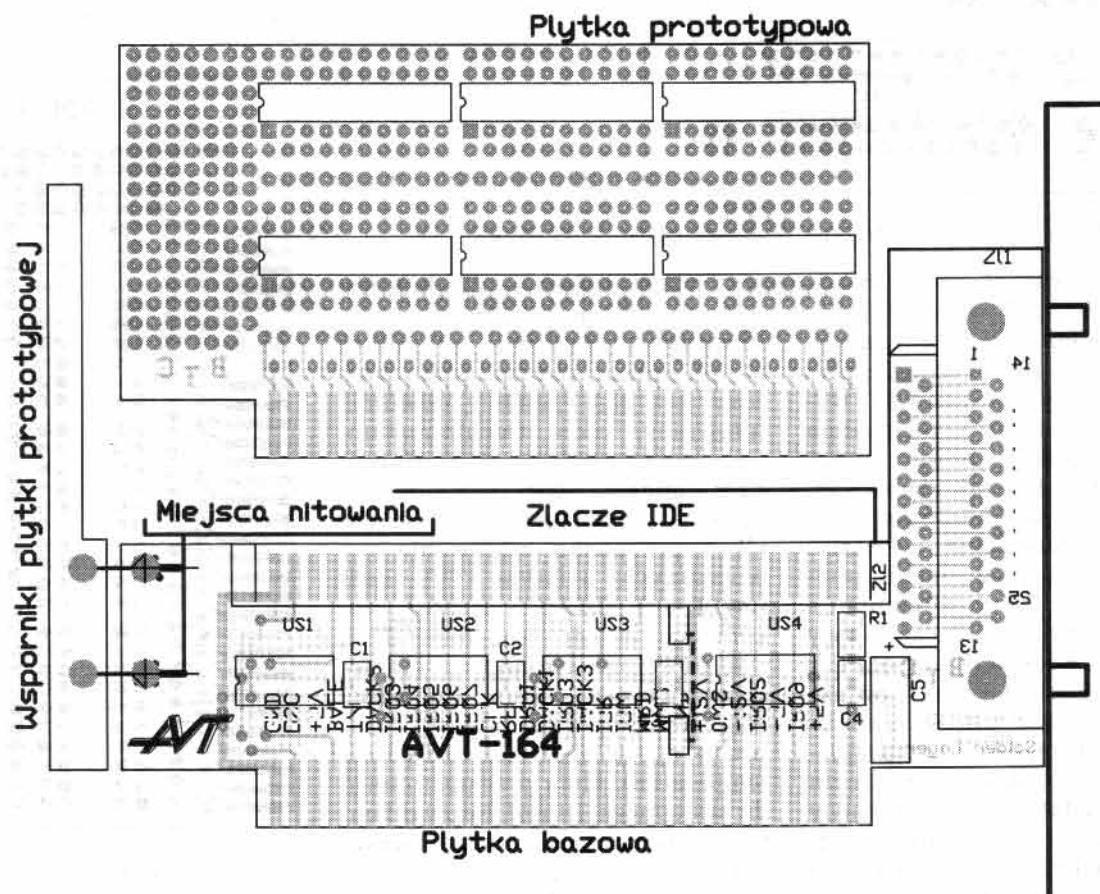
Pozostałe sygnały złącza IDE nie są buforowane. Przyczyną zastosowania takiego rozwiązania są długotrwałe eksperymenty, które dowiodły, że największą wrażliwość na wszelkiego typu przeciążenia powodujące uszkodzenia sterownika szyny IDE są szyny adresowe i szyny danych. Nie oznacza to jednak, że zwarcia pozostałych sygnałów nie są niebezpieczne! Dodatkowym argumentem jest fakt, że z pozostałych sygnałów (z wyjątkiem strobów zapisu i odczytu) korzysta się raczej rzadko, a koszt konstrukcji

w pełni buforowanej byłby znacznie wyższy.

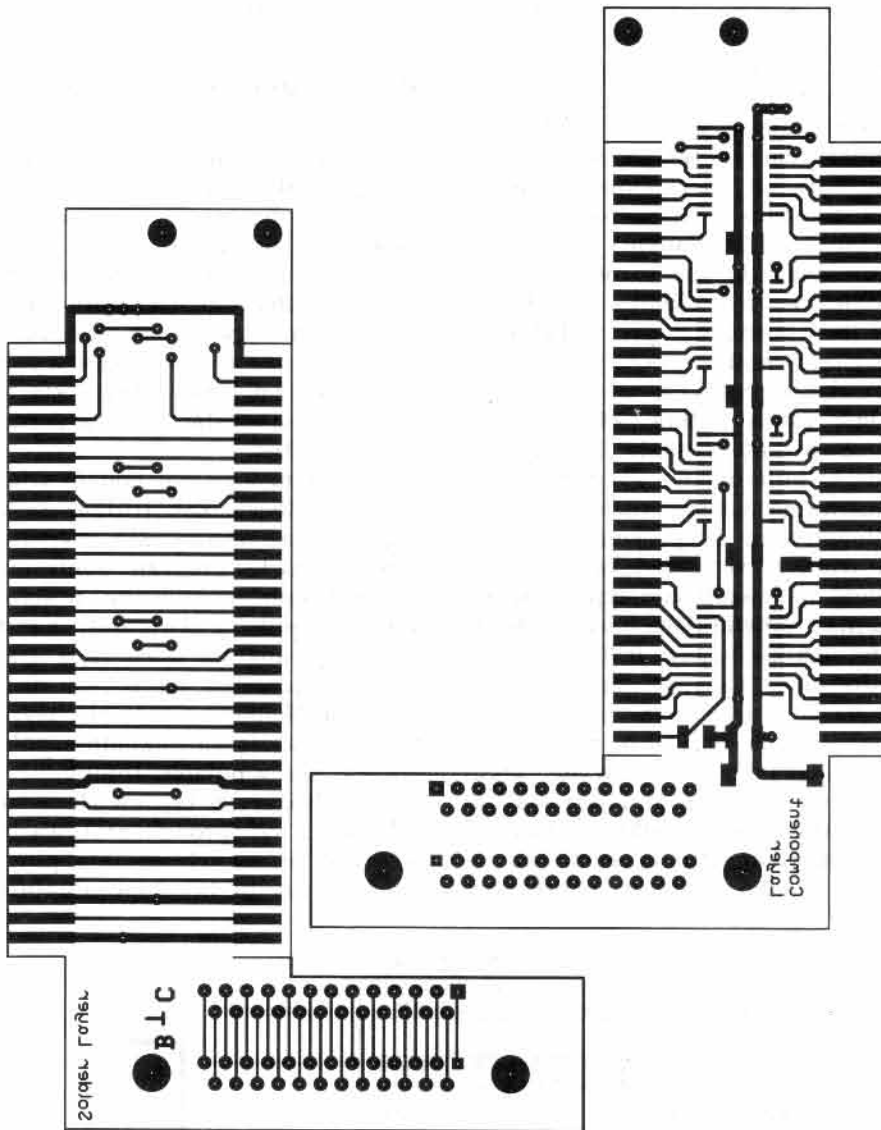
### Montaż układu i uwagi końcowe

W skład kompletnego zestawu płytek drukowanych (dotyczy to tylko płyty bazowej) wchodzi trzy elementy: płytka AVT-164 oraz dwa wycięte z laminatu „skrzydełka” podtrzymujące, które należy przymocować za pomocą dwóch nitów aluminiowych o średnicy np. 3mm. Wszystkie te elementy są dostarczane w zestawie AVT-164.

Kolejnym krokiem będzie wlutowanie złącza Z11 (DB25) oraz Z12. Montaż złącza Z12 wymaga pewnej dawki precyzji ponieważ nie jest ono montowane w standardowe pole z otworami, a jest nalutowywane na odsłonięte złącze grzebieniowe na płycie drukowanej. Należy uważać aby wyprowadzenia złącza dokładnie pokrywały się z polami lutowniczymi. W niektórych typach złącz (w zależności od producenta) warto je przed próbą wlutowania przymierzyć do płytki i ewentualnie



Rys. 3. Rozmieszczenie elementów na płytce bazowej i właściwej płytce prototypowej



Rys. 4. Mozaika ścieżek dwustronnej bazowej płytki drukowanej

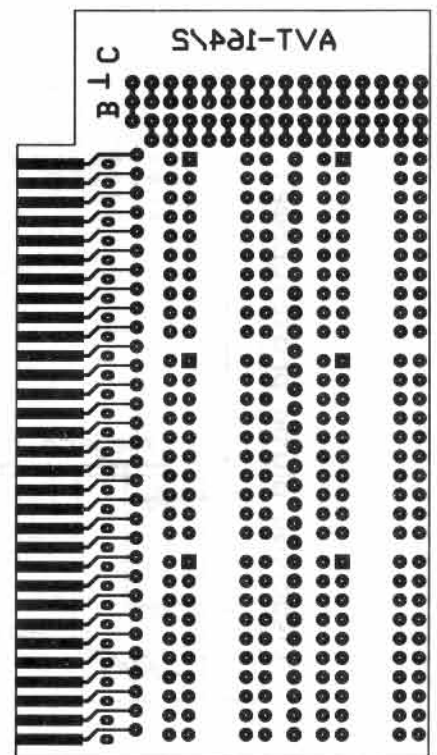
dogiać końcówki tak, aby dotykały bezpośrednio pól lutowniczych. Montaż kondensatorów odsprężających C1..C5 nie wymaga specjalnego komentarza - uwagi wymaga tylko montaż kondensatora C5 (polaryzacja!). Nieco uwagi wymaga także montaż złącza Z12, które stanowi mechaniczną podstawę do mocowania „śledzia” zapewniającego prowadzenie podczas montażu karty w komputerze. Kołki mocujące złącze należy dokładnie wlutować w otwory o średnicy 3mm, tak aby podczas operacji montażu lub demontażu karty nie występowało niebezpieczeństwo wyrwania tego złącza z płytki. Następnie przy pomocy pincety lub przy odrobinie cierpliwości palcami ustawiamy na pola lutownicze kolejno układy US1..4 i mocujemy je podgrzewa-

jąc wyprowadzenia z jednoczesnym dociskiem przy pomocy lutownicy. Sprawdzono w praktyce że tak prosty montaż SMD możliwy jest przy pomocy dowolnej lutownicy, także transformatorowej z odpowiednio wyprofilowanym grotem. Nie jest to, co prawda, rozwiązanie optymalne ale w przypadku stosowania nowoczesnych układów TTL serii CMOS lub BiCMOS ryzyko uszkodzenia układu jest niewielkie. Dla osób przewidujących montowanie większej ilości elementów SMD warto polecenia jest stosowanie specjalnego, odpornego na temperaturę, kleju przeznaczanego do wstępnego (przed lutowaniem) pozycjonowania elementów. **Rysunek 3** przedstawia uproszczony schemat montażu mechanicznego płytki drukowanej oraz rozmiesz-

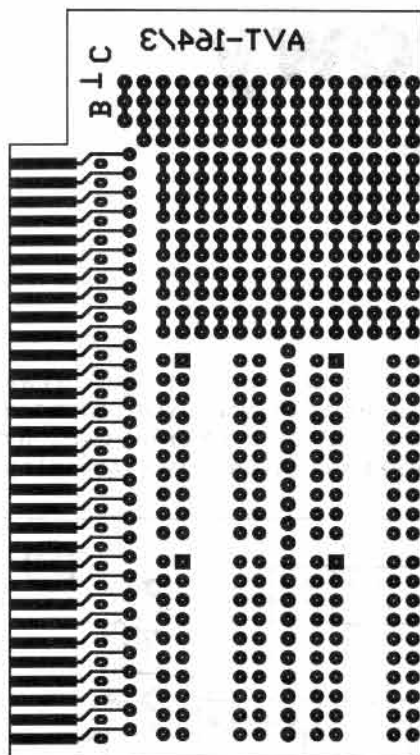
czenia elementów. **Rysunek 4** przedstawia mozaikę ścieżek dwustronnej płytki bazowej. Płytki pokryta jest z obydwu stron dwukolorową maską zapobiegającą rozplywaniu się cyny poza pola lutownicze. Otwory w płytce są metalizowane.

Płytki uniwersalne zaprojektowane zostały w konwencji mini-kart, wyposażonych w złącza krańcowe, pasujące do złącza grzebieniowego Z12 montowanego na płytce bazowej. Przygotowane zostały dwa rodzaje kart o różnym rozmieszczeniu pól lutowniczych. Płytki wykonywane są jako druki dwustronne bez metalizacji, co znacznie obniża koszt wykonania. Obydwie strony płytki pokryte są maską lutowniczą, zapobiegającą rozplywaniu się cyny podczas lutowania. **Rysunek 5** oraz **rysunek 6** przedstawiają widok obydwu wersji uniwersalnych płytek drukowanych (obydwie strony płytek są jednakowe).

Na **rysunku 7** przedstawiono złącze standardu IDE wraz ze skróconymi oznaczeniami (bardziej szczegółowy opis znajduje się w EP 10/93), a na **rys. 8** oznaczenia kolejnych pinów na złączu



Rys. 5. Mozaika ścieżek płytki drukowanej części prototypowej - wersja I



Rys. 6. Mozaika ścieżek płytki drukowanej części prototypowej - wersja II

wyprowadzonym dla kart prototypowych Z12 (montowane na płytce bazowej). Jak łatwo zauważyć różnią się one między sobą dwoma sygnałami - w złączu Z12 pominięty został sygnał I\OCHK (raczej rzadko wykorzystywany), a na jego miejsce wprowadzono sygnał sterujący buforem szyny danych z płytki bazowej oznaczony ENABLE\ . Podanie na to wejście poziomu logicznego „0” powoduje uaktywnienie bufora i w konsekwencji transmisję danych do lub z karty prototypowej. Wejście to należy sterować z wyjścia dekodera adresowego zapro-

**WYKAZ ELEMENTÓW**

**Rezystory**

R1: 6.8kΩ, SMD

**Kondensatory**

C1, C2, C3, C4: 100nF, SMD

C5: 10μF, SMD

**Układy scalone**

US1, US2, US3, US4: 74HCT245 lub

Inne 245, SMD

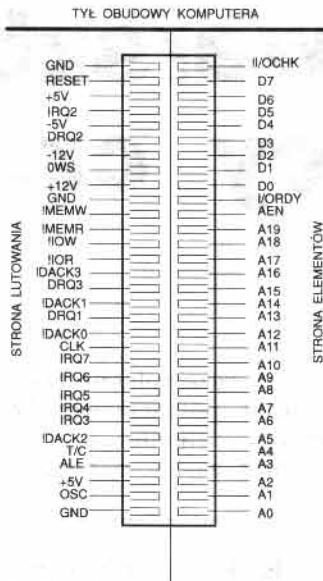
**Różne**

Z11: DB25

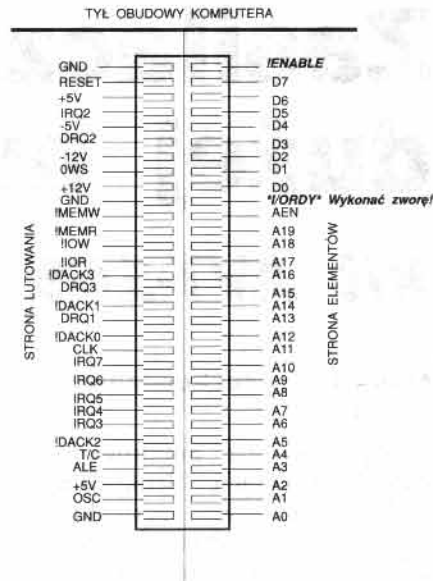
Z12: łączce 62p. IDE

nity Al φ=3mm

śledź mocujący



Rys. 7. Rozkład wyprowadzeń w złączu IDE



Rys. 8. Oznaczenia wyprowadzeń w złączu dla kart prototypowych Z12

jektowanego przez nas układu. Druga różnica pomiędzy złączami polega na pominięciu wyprowadzenia na złączu Z12 sygnału I/O CHRDY. Jest jednak możliwość stosunkowo łatwego doprowadzenia tego sygnału poprzez wykonanie zworki przewodem izolowanym pomiędzy odstłoniętymi na płytce bazowej punktami lutowaniczymi. Ten sygnał jest także stosunkowo rzadko wykorzystywany.

Uruchomienie płytki bazowej nie powinno sprawić żadnych kłopotów średnio zaawansowanym Czytelnikom. Całą procedurę można przeprowadzić poza komputerem, co znacznie zmniejszy ryzyko powstania uszkodzeń wywołanych niepoprawnym montażem.

Niezbędny będzie zasilacz stabilizowany +5V/300mA oraz dowolny wskaźnik poziomu logicznego (może to być np. miernik uniwersalny, oscyloskop, wskaźnik poziomu logicznego, itp.). Zasilanie należy doprowadzić bezpośrednio do układów scalonych (nie należy lutować na złączu krawędziowym wkładanym do slotu komputera!) podłączając do p.20 jednego z układów US1..4 biegun dodatni, a do p.10 ujemny. Test poprawności pracy należy przeprowadzić podając na wejścia układów US1..3 na przemian stan „0” i „1” i jednocześnie kontrolując czy zadany stan pojawia się na odpowiednim wyjściu układu

scalonego (pomocny będzie schemat elektryczny - rys. 2). Nieco bardziej skomplikowane będzie sprawdzenie dwukierunkowego bufora US4. Pierwsza część testu przebiega identycznie jak w przypadku poprzednich układów, należy pamiętać o podaniu na wejście ENABLE\ stanu „0”, co powoduje uaktywnienie bufora. Druga część wymaga dodatkowo podania „0” na wejście DIR US4 (ten sam sygnał występuje na złączu Z12 jako IORD\). Teraz należy przeprowadzić podobne, jak poprzednio, testy tzn. podając na przemian „0” oraz „1” na wejścia układu US4 kontrolujemy poprawność zmiany stanów na wyjściach. Należy pamiętać że zmieniony jest kierunek transmisji danych przez układ US4 w związku z czym wyjścia znajdują się na pinach 2..9 US4 a wejścia na pinach 11..18.

Piotr Zbysiński, AVT