

Sterownik bipolarnych silników krokowych

**AVT
5448**

Układ stanowi tanią, a przede wszystkim łatwą w budowie alternatywę dla dostępnych w handlu mikroprocesorowych sterowników bipolarnych silników krokowych. Zalecany wszędzie tam, gdzie precyzja sterowania odgrywa mniejszą rolę, niż cena oraz niezawodność.

Rekomendacje: sterownik przyda się w układach napędowych, których nie jest wymagany sterownik programowalny.

Silniki krokowe są coraz chętniej stosowane w podzespołach. Ich pierwszorzędne zalety to możliwość uzyskiwania dowolnie małych prędkości obrotowych wału oraz precyzja ustawiania jego położenia. Istotną wadą jest skomplikowane zasilanie ich cewek. Częściej wykorzystywane są silniki tzw. bipolarnie, ponieważ pozwalają na zwiększenie uzyskiwanego momentu obrotowego o ok. 30...40% w stosunku do silników unipolarnych o tych samych gabarytach, które są za to prostsze w sterowaniu.

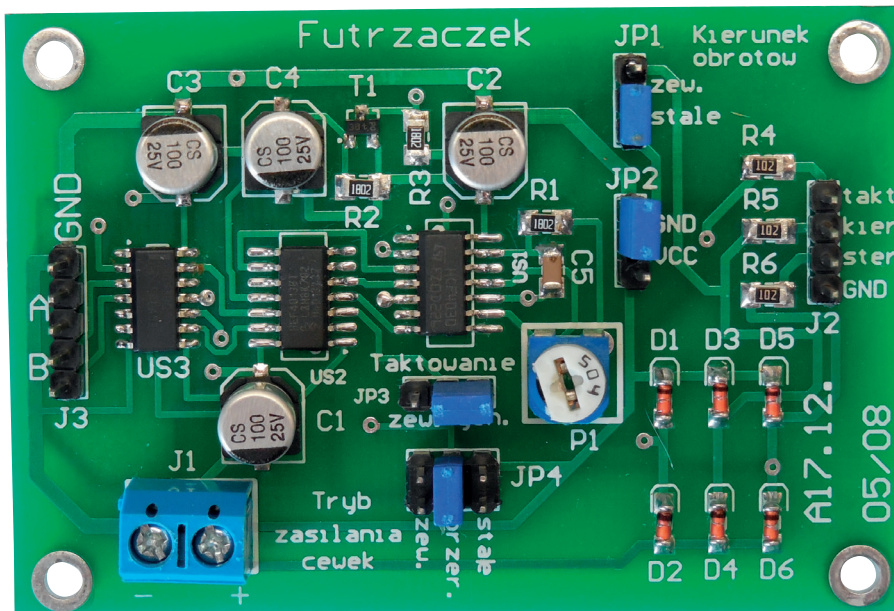
Prezentowane urządzenie realizuje podstawową funkcję kontrolera, jaką jest odpowiednie sterowanie wejściami układów wykonawczych. Tymi układami są mostki H (lub układy spełniające podobną rolę), ponieważ w procesie komutacji konieczna jest okresowa zmiana polaryzacji cewek silnika (stąd nazwa: bipolarny).

Zasada działania

Analizując kierunki przepływu prądu w cewkach silnika można zauważyć, jakie

Tabela 1. Poziomy logiczne na wejściach mostków H

Numer taktu	Cewka A	Cewka B
1	1	0
2	1	0
3	0	1
4	0	1
5	1	0
6	1	0
7	0	1
8



są konieczne poziomy logiczne na wejściach mostków H, wymagane do prawidłowego zasilania cewek bipolarnego silnika krokowego, a jednocześnie niepowodujące zbędnej komplikacji układu sterowania. Poziomy te zawiera tabela 1.

Wynika z niej, że potrzebne są dwa przebiegi prostokątne o tym samym okresie, ale przesunięte względem siebie o 90°. Do wykonania owego przesunięcia zostały zaprzęgnięte dwa przerzutniki typu D – łącznie, układ może się znaleźć w czterech możliwych stanach, zatem dwa jednobitowe elementy pamiętające są tutaj wystarczające. Po czterech okresach sygnału zegarowego, układ powraca do stanu wyjściowego i rozpoczyna pracę od nowa. Elementy kombinacyjne, okalające przerzutniki, mają na celu wprowadzenie dodatkowych funkcji: umożliwienie zmiany kierunku obrotów wirnika oraz jednoczesną dezaktywację wszystkich wyjść.

Tabela 2 jest tablicą prawdy bramki logicznej typu XOR. Jeżeli na jedno z wejść zostanie podane logiczne „0”, wówczas wyjście jest kopią stanu logicznego drugiego wejścia. W drugim przypadku, po podaniu na stałe logicznej „1”, wyjście jest negacją drugiego

X	Y	OUT
0	0	0
0	1	1
1	0	1
1	1	0

**W ofercie AVT*
AVT-5448 A**

- Podstawowe informacje:**
- Płytką drukowaną o wymiarach 7,5 cm x 5 cm.
 - Zasilanie zależne od zastosowanych układów CMOS, typowo 5...12 V DC.
 - Możliwość sterowania silnikiem za pomocą sygnałów wewnętrznych lub zewnętrznych.
 - Brak wbudowanego mostka H.
 - Nieskomplikowana konstrukcja jedynie w oparciu o elementy dyskretne, nieprogramowalne.

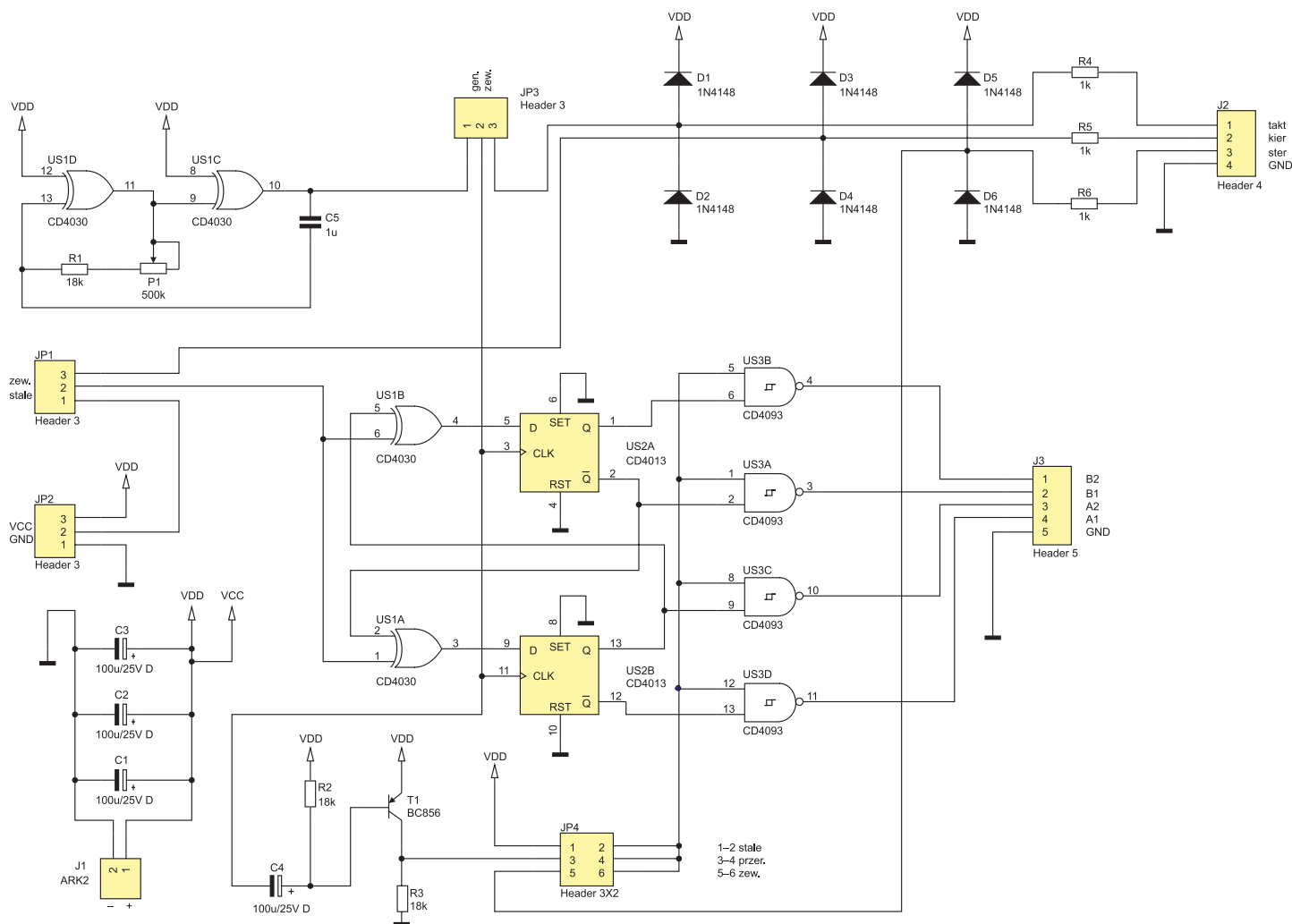
Dodatkowe materiały na FTP:
<ftp://ep.com.pl>, user: 86341, pass: 54cqkf85

• wzory płytek PCB
 Projekty pokrewne na FTP:
 (wymienione artykuły są w całości dostępne na FTP)

- AVT-1725 Mikrokrokowy sterownik silnika krokowego (EP 8/2013)
- AVT-1756 Mostek H (EP 8/2013)
- AVT-1726 Generator dla sterownika silnika krokowego (EP 2/2013)
- AVT-1724 Uniwersalny sterownik silników DC (EP 2/2013)
- AVT-1682 Sterownik bipolarnego silnika krokowego (EP 7/2012)

* Uwaga:
 Zestawy AVT mogą występować w następujących wersjach:
 AVT xxxx UK to zaprogramowany układ. Tylko i wyłącznie. Bez elementów dodatkowych.
 AVT xxxx A płytka drukowana PCB (lub płytki drukowane, jeśli w opisie wyraźnie zaznaczono), bez elementów dodatkowych.
 AVT xxxx A+ płytka drukowana i zaprogramowany układ (czyli połączenie wersji A i wersji UK) bez elementów dodatkowych.
 AVT xxxx B płytka drukowana (lub płytki) oraz komplet elementów wymienionych w załączniku pdf.
 AVT xxxx C to nic innego jak zmontowany zestaw B, czyli elementy wlotowane w PCB. Należy mieć na uwadze, że o ile nie zaznaczono wyraźnie w opisie, zestaw ten nie ma obudowy ani elementów dodatkowych, które nie zostały wymienione w załączniku pdf oprogramowania (nieczęsto spotykana wersja, lecz jeśli występuje, to niezbędne oprogramowanie można ściągnąć, klikając w link umieszczony w opisie kitu)
 AVT xxxx CD oprogramowanie (nieczęsto spotykana wersja, lecz jeśli występuje, to niezbędne oprogramowanie można ściągnąć, klikając w link umieszczony w opisie kitu)
 Nie każdy zestaw AVT występuje we wszystkich wersjach! Każda wersja ma załączony ten sam plik pdf! Podczas składania zamówienia upewnij się, którą wersję zamawiasz! (UK, A, A+, B lub C). <http://sklep.avt.pl>

wejścia. Bramka ta zostanie wykorzystana jako „sterowany negator”, służący zmianie kierunku obrotów. Dokładniej rzecz ujmując, za jej pomocą zostaje zmieniony znak fazy określającej przesunięcie między dwoma sekwencjami sygnałów sterujących: z +90° na -90°.



Rysunek 1. Schemat ideowy sterownika

Dodatkowo, wiedząc, iż rolą przerzutnika typu D jest powtarzanie na wyjściu Q poziomu logicznego, który w momencie nadejścia zbocza sygnału zegarowego znajdował się na wejściu D, można prześledzić obieg stanów logicznych w tym układzie. **Tabela 3** zawiera

taki przykład – polecam samodzielną analizę na podstawie schematu ideowego z **rysunku 1**.

Opis układu

Schemat ideowy można podzielić na następujące bloki:

- układ sekwencyjny generujący ciągi bitów,
- lokalny generator sygnału zegarowego,
- układ sterowania zasilaniem cewek,
- bufony wyjściowe,
- obwody zabezpieczające wejścia sygnałów sterujących.

REKLAMA

Działanie tego nieskomplikowanego układu sekwencyjnego polega na wytwarzaniu czterobitowych ciągów podawanych na wyjścia sterujące cewkami i zostało szczegółowo omówione we wstępie teoretycznym. Dodać należy, że został on zbudowany na przelutach zawartych w układzie CD4013. Wynika z tego, iż ich zadziałanie odbywa się na narastającym zboczach sygnału zegarowego, co ma znaczenie przy podawaniu zewnętrznego sygnału taktującego. Bramki XOR pochodzą z układu CD4030.

Lokalny generator sygnału zegarowego oferuje możliwość wprawienia silnika w ruch w sytuacji, gdy nie zachodzi konieczność taktowania go z zewnętrznego, dokładnego źródła. Taka sytuacja może mieć miejsce np. w czasie testów. Wykonano go z dwóch pozostałych bramek XOR pełniących rolę negatorów. Zakres częstotliwości generowanego sygnału zegarowego zawiera się w przedziale od ok. 1 Hz do ok. 29 Hz przy zasilaniu napięciem 12 V. Regulacji dokonuje się potencjometrem P1. Rezystor R1 ustala górną częstotliwość, a rezystancja ścieżki P1 – dolną.

W roli buforów wyjściowych zastosowano bramki NAND z układu CD4093. Jedno wejście każdej z nich jest sterowane przez wyjście przelutka, zaś drugie wejście umożliwia sterowanie przepływu sygnałów sterujących. Analiza tabeli 4, będącej tabelą prawdy bramki NAND, potwierdza taką możliwość. Została ona tak ułożona, aby była widoczna rola wejścia X. Gdy jest ono ustawione, wówczas na wyjściu występuje zanegowany stan wejścia Y. Jeżeli jednak wejście X zostanie wyzerowane, wtedy wyjściu bramki występuje poziom wysoki, niezależnie od stanu logicznego na wejściu Y.

Właśnie tę cechę wykorzystano do wyłączenia uzwojeń silnika: podanie „0” na wejścia wszystkich bramek skutkuje ustawieniem ich wyjść. Mostki H, które zasilają cewki silnika, podadzą na obydwa zaciski tych cewek jednakowy potencjał – nie jest ważne, czy będzie on zbliżony do dodatniego, czy do ujemnego bieguna zasilania. Dzięki temu, na cewce nie występuje różnica potencjałów, co doprowadza

Tabela 3. Tabela przejść/wyjść układu sekwencyjnego

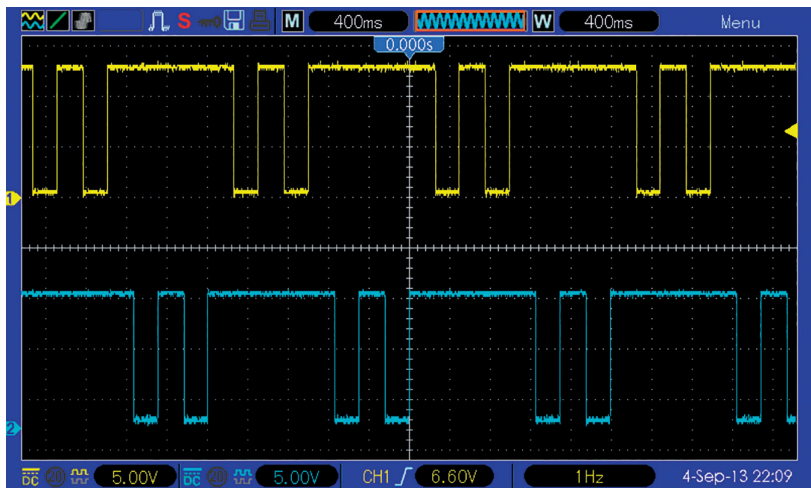
Numer taktu zegara	Zwrot = „1”				Zwrot = „0”			
	Przerzutnik A		Przerzutnik B		Przerzutnik A		Przerzutnik B	
	Q	~Q	Q	~Q	Q	~Q	Q	~Q
1.	0	1	0	1	0	1	0	1
2.	1	0	0	1	0	1	1	0
3.	1	0	1	0	1	0	1	0
4.	0	1	1	0	1	0	0	1
5.	0	1	0	1	0	1	0	1
6.	1	0	0	1	0	1	1	0
7.	1	0	1	0	1	0	1	0
8.	...							

do braku przepływu prądu. Z drugiej zaś strony, nie ma możliwości pojawienia się stanu nieustalonego na wejściu mostka H, jak mogłoby to mieć miejsce w przypadku zastosowania np. kluczy analogowych.

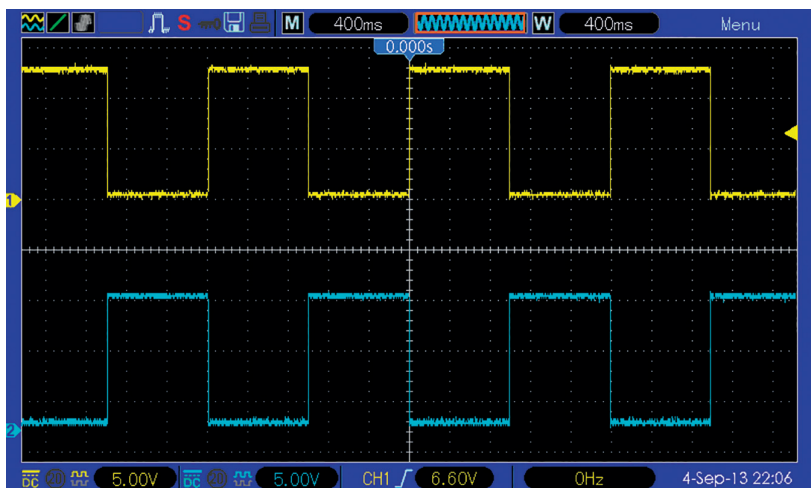
Ten sterownik wyposażono również w bardzo prosty układ sterujący zasilaniem cewek silnika krokowego. W przypadkach, gdy nie jest potrzebny pełny moment obrotowy, za to jest pożądana redukcja pobieranej mocy i wydzielanego w uzwojeniach ciepła, można wyłączać owe uzwojenia. Zrealizowany został na tranzystorze T1 i kilku elementach biernych wokół niego. Kondensator C4 i rezystor R2 tworzą obwód różniczkujący sygnał taktujący

przerzutniki. Jednocześnie rezystor R2 służy do polaryzacji bazy tranzystora tak, aby był on normalnie w stanie wyłączonym, dzięki czemu poziom logiczny wyjścia jest niski i zmienia się na wysoki w momencie nadejścia zbocza opadającego oraz utrzymuje się niedługo po nim.

Wpływ takiego rodzaju sterowania jest widoczny na rysunku 2, który pokazuje przebiegi napięć sterujących jednym mostkiem H po zastosowaniu tej prostej metody redukcji poboru prądu: przez większość czasu cewka jest wyłączona (takie same poziomy logiczne na wyjściach) i załączana jest w momencie wykrycia kolejnego okresu sygnału zegarowego. Rysunek 3 obrazuje, dla porównania, to samo



Rysunek 2. Przebiegi napięć na wyjściu sterującym jedną cewką silnika przy uaktywnionym wyłączeniu cewek



Rysunek 3. To samo wyjście, ale bez wyłączenia cewek

Wykaz elementów

Rezystory:

- R1, R2, R3: 18 kΩ (SMD 1206)
- R4, R5, R6: 1 kΩ (SMD 1206)
- P1: 500 kΩ (montażowy, leżący)

Kondensatory:

- C1...C4: 100 μF/25 V (SMD „D”)
- C5: 1 μF (SMD 1206)

Półprzewodniki:

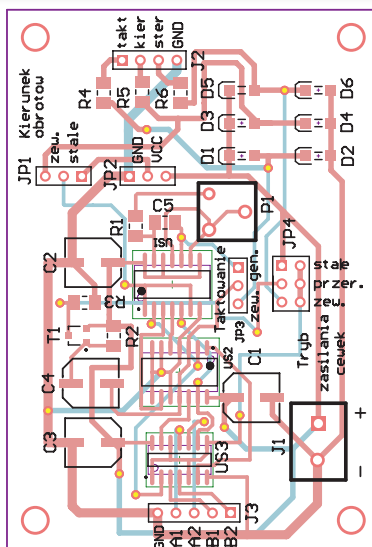
- D1...D6: LL4148 (SMD)
- T1: BC856 (SOT-23)
- U1 CD4030 SMD
- U2 CD4013 SMD
- U3 CD4093 SMD

Inne:

- J1: ARK2 5 mm
- J2: goldpin 4-pin, pojedynczy
- J3: goldpin 5-pin, pojedynczy
- JP1...JP3: goldpin 3-pin, pojedynczy
- JP4: goldpin 3-pin, podwójny
- Cztery zworki

Tabela 4. Tabela prawdy bramki NAND

X	Y	OUT
1	0	1
1	1	0
0	0	1
0	1	1



Rysunek 4. Schemat montażowy sterownika

wyście, lecz bez „przerywacza”, z cewkami stale uruchomionymi. Oscylogramy zostały rozwiązane w pionie, aby nie nakładały się na siebie.

Sterownik pozwala na sterowanie silnika za pomocą sygnałów zewnętrznych, które należy doprowadzić do złącza J2. Wymagane sygnały to:

- sygnał zegarowy (doprowadzenie **takt**),
- sygnału zmieniającego kierunek obrotów silnika (doprowadzenie **kier**),
- sygnału załączającego cewki (doprowadzenie **ster**).

Aby nie dopuścić do uszkodzenia układów CMOS, wejścia te zostały zabezpieczone dio-

Tabela 5. Konfiguracja zwrotek JP1...JP4

Nazwa złącza	Zwierane piny	Działanie
JP1 Kierunek obrotów	1 – 2 (stale)	Kierunek obrotów jest ustalony na stałe
	2 – 3 (zew.)	Kierunek obrotów ustalany sygnałem z zewnątrz
JP2 Kierunek obrotów	1 – 2 (GND)	Podanie „0” do sterowania kierunkiem kręcenia
	2 – 3 (VCC)	Podanie „1” do sterowania kierunkiem kręcenia
JP3 Taktowanie	1 – 2 (gen.)	Sygnał zegarowy podawany z zewnątrz
	2 – 3 (zew.)	Sygnał zegarowy podawany z lokalnego generatora
JP4 Tryb zasilania cewek	1 – 2 (stale)	Cewki silnika są zasilane cały czas
	3 – 4 (przer.)	Załączanie przez wbudowany „przerywacz”
	5 – 6 (zew.)	Uzwojenia załączane sygnałem z zewnątrz

Tabela 6. Zależność pobieranego prądu od dostarczonego napięcia zasilającego

Napięcie zasilające [V]	Pobierany prąd [mA]
3	0,3
5	0,7
9	2
12	3,5
15	10

dami D1...D6. W przypadku zbyt wysokiego napięcia (przekraczającego poziom napięcia zasilania), przewodzi dioda dołączona katodą do szyny zasilającej. Z kolei, w przypadku przypadkowego podania napięcia ujemnego względem masy, przewodzi dioda włączona anodą do masy. Rezystory R4...R6 ograniczają prąd płynący przez diody.

Należy pamiętać, że wejścia układów CMOS mają bardzo dużą impedancję wejściową. Z tego powodu należy zadbać, aby żadne z nich nie było niepodłączone, ponieważ gromadzących się na wejściu ładunek wywołuje nieznany poziom logiczny.

Montaż i uruchomienie

Układ został zmontowany na dwustronnej płycie drukowanej o wymiarach 7,5 cm×5 cm. Jej schemat montażowy pokazano na **rysunku 4**. Wszystkie elementy, poza potencjometrem i złą-

czami, lutowane są powierzchniowo na górnej warstwie. Warstwa dolna zawiera jedynie ścieżki, nie znajdują się na niej żadne opisy ani podzespoły.

Prawidłowo polutowany układ jest od razu gotowy do pracy i nie wymaga żadnych regulacji. Jedyną czynnością przygotowawczą jest nałożenie czterech zwrotek na złącza JP1...JP4 zgodnie z **tabela 5**.

Sterownik należy zasilić napięciem stałym, dobrze filtrowanym, najlepiej stabilizowanym, z przedziału akceptowalnego przez układy CMOS rodziny 4xxx. Zależność poboru prądu przez układ modelowy od napięcia zasilania przedstawia **tabela 6**. Wartości te zostały zmierzone przy taktowaniu wewnętrznym generatorem z największą częstotliwością oraz przy braku jakichkolwiek doprowadzeń z zewnątrz.

Dwa słowa należą się również mostkom H, które będą działały z tym sterownikiem. Powinny one akceptować na swoich wejściach wszystkie możliwe stany logiczne (00, 01, 10, 11), bez ryzyka wystąpienia jakiegokolwiek uszkodzenia. W niektórych konfiguracjach mostków budowanych z elementów dyskretnych, zabronione jest jednoczesne załączanie dwóch wejść – nie można ich stosować z tym sterownikiem. Mostki wykonane jako układy scalone (np. L293, L298) są na to odporne.

Michał Kurzela, EP