
**AVT
5303**

Przełącznik źródeł sygnału S/PDIF-Toslink



Przełącznik umożliwi wybór 1 z 4 wejść w dwóch niezależnych, przełączanych torach. Cechą tę można wykorzystać w systemach obsługi wielu stref multi-room lub do funkcji monitora. Układ nie zmienia postaci sygnału SPDIF, przekazując go bez zmian bezpośrednio na wyjście.

Rekomendacje: przełącznik jest ciekawym uzupełnieniem domowego zestawu audio.

Wzrasta liczba urządzeń korzystających z cyfrowej transmisji sygnału SPDIF w standardzie optycznym TOSLINK; kiedyś był to tylko odtwarzacz CD, dzisiaj wybór jest szerszy np.: PC, tuner DVB, odtwarzacz DVD, no i oczywiście odtwarzacz CD. Wprowadza to pewne zamieszanie, gdyż najczęściej do dyspozycji w przetworniku C/A jest tylko jedno wejście. Ten problem rozwiązuje prezentowany projekt przełącznika.

Budowa i zasada działania

Układ przełącznika jest oparty na układzie programowalnym CPLD typu XC9536XL zawierającym w sobie wszystkie niezbędne do działania bloki funkcyjne. Schemat ideowy przełącznika pokazano na **rysunku 1**. Układ jest zasilany z napięcia 3,3 V_{DC} dostarczanego przez stabilizator U2. Obwód zbudowany z tranzystora Q1 i rezystorów R1, R2 wytwarza sygnał prostokątny o czę-

stotliwości 50 Hz służący do taktowania układu U3. Odbiorniki IR1/IR4 dokonują konwersji wejściowego sygnału optycznego w standardzie Toslink do postaci CMOS 3,3 V. Nadajniki IR5/6 pełnią funkcję odwrotną. Z układem współpracują dwa przyciski i osiem diod LED sygnalizujących wybrane wejścia.

Strukturę wewnętrzną układu FPGA przedstawiono na **rysunku 2**. Sygnały z wejść DIN1...4 są doprowadzone do dwóch niezależnych multiplexerów 1 z 4, natomiast wybrane sygnały DOUT1...2 są wyprowadzone na zewnątrz układu. Wybór aktywnego wejścia dokonywany jest sekwencyjnie poprzez uaktywnienie odpowiednio wejścia SWA/SWB bramkującego liczniki sterujące multiplexerami. Sygnał sterujący SWA/SWB jest filtrowany w blokach DF eliminujących drgania styków. Za sygnalizację wybranego wejścia odpowiadają dekodery 1 z 4, sterujące bezpośrednio

AVT-5303 w ofercie AVT:
AVT-5303A – płytka drukowana

- Podstawowe informacje:**
- Możliwość selekcji 1 z 4 sygnałów SPDIF.
 - Do współpracy z domowym przetwornikiem C/A z zestawu audio.
 - Nieskomplikowana konstrukcja oparta na układzie FPGA.
 - Zasilanie z transformatora 6 VAC/2 VA.
 - Montaż na 2 płytkach drukowanych: klawiatury i selektora

Dodatkowe materiały na CD/FTP:
<ftp://ep.com.pl>, user: 12040, pass: 15735862

- wzory płytek PCB
- karty katalogowe i noty aplikacyjne elementów oznaczonych w **Wykazie elementów** kolorem czerwonym

Projekty pokrewne na CD/FTP:
(wymienione artykuły są w całości dostępne na CD)

AVT-5299	Karta dźwiękowa z przetwornikiem PCM2902 (EP 7/2011)
AVT-5298	Konwerter USB na S/PDIF (EP 7/2011)
AVT-566	Procesor audio z wejściem S/PDIF (EP 3/2004-5)
AVT-5144	Regenerator optyczny S/PDIF (EP 6/2003)

diodami LED. Sygnał CLK (50 Hz) poddawany jest podziałowi /8 dla taktowania bloków DF oraz dodatkowo /4 dla taktowania liczników multiplexerów wejść.

Montaż i uruchomienie

Układ zmontowano na dwóch dwustronnych płytkach drukowanych: selektora i klawiatury. Mieszczą one wszystkie elementy oprócz transformatora zasilającego. Rozmieszczenie elementów na obu

Wykaz elementów

Rezystory: (SMD 1206)

R1, R2, RK9, RK10: 10 kΩ
 RK1...RK8, RK11, RK12: 1,5 kΩ

Kondensatory:

C1...C9: 10 μF (SMD 1206)
 CE1: 1000 μF/10 V (CE0.2)

Półprzewodniki:

BR1: DF06S (mostek prostowniczy SMD)
 IR1...IR4: TORX147PL (odbiornik TOSLINK 3,3 V)
 IR5, IR6: TOTX147PL (nadajnik TOSLINK 3,3 V)

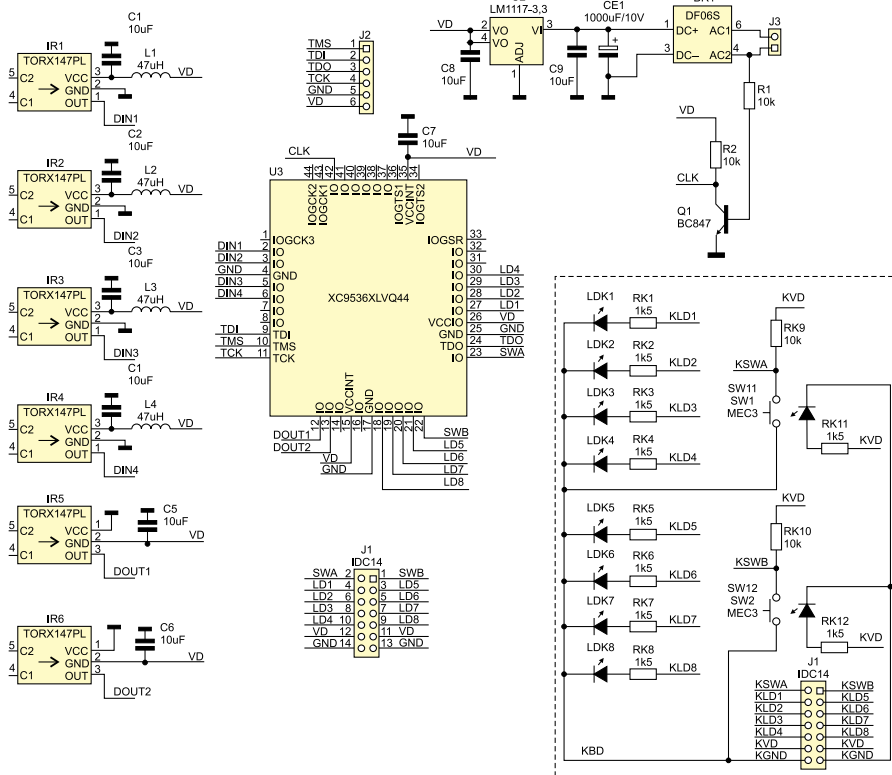
LDK5...LDK8: dioda LED 3 mm
 Q1: BC847 (SOT-23)

U2: LM1117-3.3 (SOT-223)

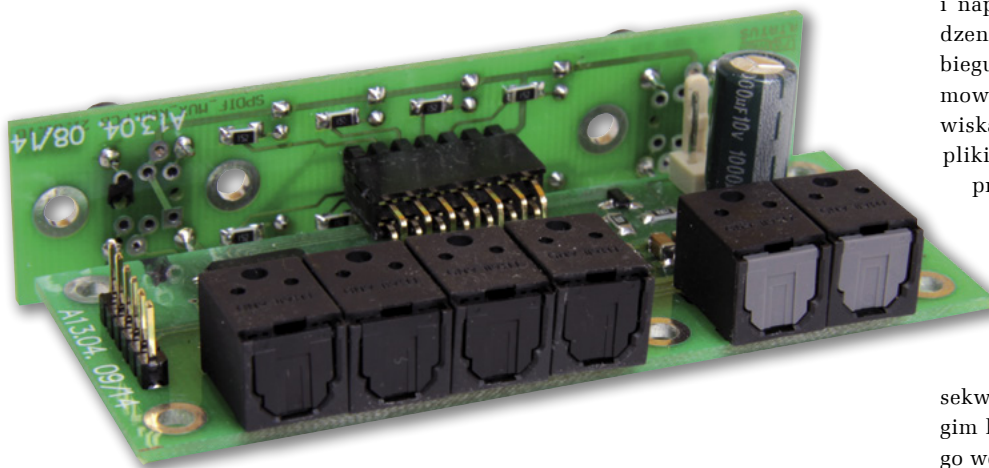
U3: XC9536XLVQ44 (VQFP44)

Inne:

J1: IDC14 wtyk
 J2: złącze goldpin 1×6
 J3: złącze KK R=2,54
 KJ1: IDC14C gniazdo
 L1...L4: dławik 47 μH (SMD 1206)
 SW1, SW2: przycisk MEC-3 Multimec
 SW11, SW12: PB6149L



Rysunek 1. Schemat ideowy układu

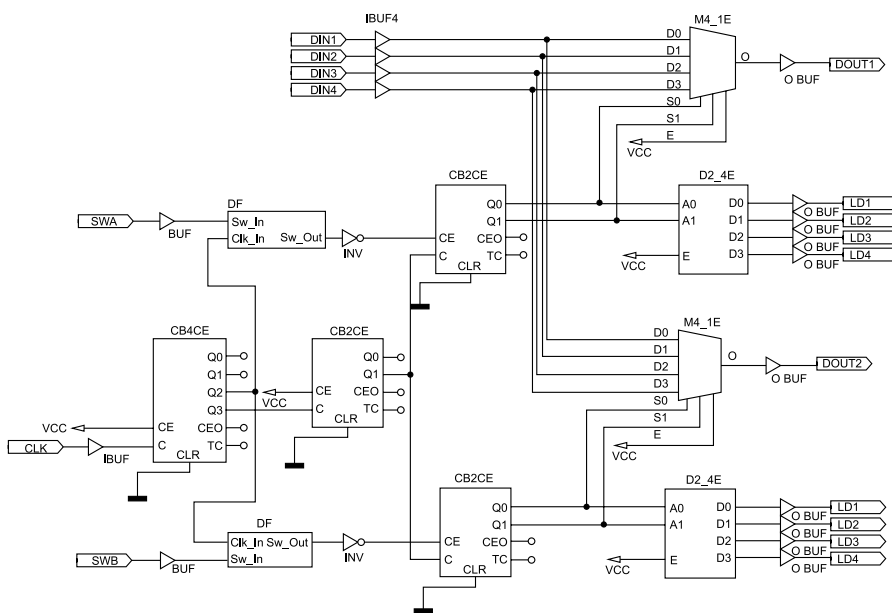


plytkach pokazano na **rysunku 3**. Kolejność montażu jest typowa i nie wymaga opisu. Poprawnie zmontowany układ należy zasilić z transformatora o mocy 2 VA i napięciu wyjściowym 6 V_{AC}. Po sprawdzeniu obecności zasilania 3,3 V i przebiegu zegarowego 50 Hz należy zaprogramować układ FPGA, korzystając ze środowiska Xilinx ISE i programatora, np. DLC5 plikiem *SPDIF_MUX.JED*. Do dołączenia programatora służy złącze J2, rozkład wyprowadzeń jest typowy i zgodny m.in. z programatorami Digilent.

Po zaprogramowaniu układ jest gotowy do użytku. Przytrzymanie odpowiednio klawisza SW 1 lub SW2 wybiera sekwencyjnie wejścia w pierwszym i drugim kanale, sygnalizując numer wybranego wejścia diodą LED.

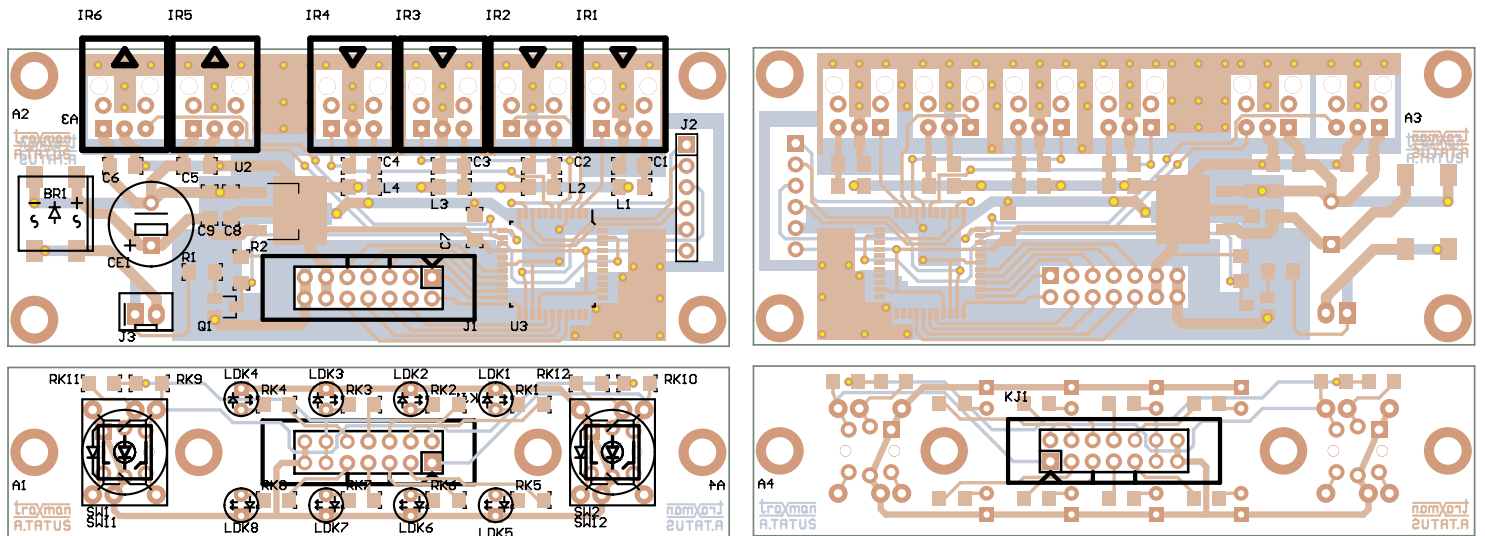
Małej uwagi wymaga montaż złącza IDC14: jeżeli w obudowie mamy sporo miejsca, można zmontować układ zgodnie ze schematem montażowym, a do połączenia płytek wykorzystać kompletną taśmę z zacziśniętymi złączami IDC14. Jeżeli

REKLAMA



Rysunek 2. Schemat struktury układu U3





Rysunek 3. Schemat montażowy selektora i klawiatury

zależy nam na niewielkich wymiarach selektora, do płytki selektora wlotujemy kątowe gniazdo żeńskie 2×7 pin, a do płytki klawiatury złącze męskie 2×7 pin lutowane od strony elementów (rezystorów). Diody LED i przyciski należy w tym wypadku wlotować po przeciwnej stronie złącza. Tak przygotowaną płytkę można bezpośrednio połączyć z płytką selektora, zachowując niewielkie rozmiary urządzenia.

W urządzeniu zastosowano kompaktowe odbiorniki/nadajniki Toslink typu TORX147PL (RX147PL) i TOTX147PL (TX147PL) wymagające „wąskich” wtyków TOSLINK. Oczywiście możliwe jest zastosowanie dowolnych innych kompatybilnych z nimi, o napięciu zasilania 3,3 V. Gdy wymiary lub wyprowadzenia nie są zgodne z TORX147PL, do płytki należy wlotować złącze SIP3 i odbiornik dołączyć, korzystając z krótkich odcin-

ków przewodu. Należy przy tym pamiętać o odsprężnięciu wyprowadzeń VCC/GND kondensatorem 100 nF przylutowanym jak najbliżej odbiornika/nadajnika. Zastosowany typ 147PL ma niezaprzeczalną zaletę w postaci klapki chroniącej automatycznie niewykorzystane gniazda. Zapobiega to gubieniu zaślepek ochronnych RX/TX141.

Adam Tatuś
atatus@op.pl

REKLAMA