

40-kanalowy odbiornik CB

Moduł syntezy częstotliwości

część 1

Dotychczas na łamach EdW można było spotkać się z projektami opisującymi budowę prostych i ciekawych odbiorników CB, które wśród początkujących konstruktorów są bardzo chętnie odwzorowywane. Niestety, ta ich prostota była zawsze okupiona brakiem możliwości odczytu numeru kanału odbieranego, a tym samym utratą jednej z najważniejszych cech wszystkich nowoczesnych odbiorników.

Chodzi tu o możliwość dokładnego dostrojenia się do częstotliwości odbieranej stacji i utrzymanie tego dostrojenia przez dowolnie długi odcinek czasu, bez konieczności wprowadzania ręcznej korekty.

Wszystkich tych, którzy chcieliby pozbyć się tych niedogodności, zachęcam do wykonania modułu syntezy częstotliwości PLL. Przeznaczony on jest do odbiorników CB, w których częstotliwość pośrednia zawiera się w przedziale od 450kHz do 465kHz, w tym np. do kitu AVT-2347 (EdW7/02). Dzięki niemu każdy z tych odbiorników będzie mógł utrzymać pełną stabilizację częstotliwości w zakresie 40 kanałów (podstawowej „czterdziestki”) i jednocześnie wyświetlać numer odbieranego kanału.

Tych, którzy jeszcze nie zbudowali żadnego odbiornika CB, zachęcam już dziś do drugiej części tego artykułu, która niebawem pojawi się na łamach EdW. Jej tematem będzie moduł odbiornika, który w połączeniu z „dzisiejszą” syntezą częstotliwości stworzy kompletny odbiornik CB z pojedynczą przemianą częstotliwości.

Powszechnie stosowana w odbiornikach radiowych synteza częstotliwości PLL (Phase-Locked Loop - pętla ze sprzężeniem fazowym) jest tematem rzadko poruszonym w literaturze technicznej. W związku

z tym na wstępie chciałbym nieco przybliżyć jej ogólną zasadę działania.

Jak pamiętamy, jeszcze do niedawna większość powszechnie spotykanych odbiorników radiowych była wyposażona w system płynnego (analogowego) dostrajania odbiornika do wybranej stacji. Nie ujmując nic tym konstruktorom, które notabene były znacznie prostsze pod względem elektronicznym od tych „dzisiejszych”, należy powiedzieć, że o jakości odbieranego sygnału w dużym stopniu decydowała umiejętność operatorska osoby korzystającej z takiego odbiornika. Obecnie, dzięki układom scalonym wysokiej skali integracji, taka sytuacja uległa diametralnej zmianie. Dzisiejsze odbiorniki to odbiorniki „cyfrowe” wyposażone w pełną syntezę częstotliwości PLL, którą steruje mikroprocesor. Dzięki temu stają się one proste w obsłudze, bardzo stabilne i uzyskują szereg niespotykanych dawniej funkcji, np. takich jak: automatyczne wyszukiwanie stacji, cyfrowa pamięć o wprowadzanych stacjach oraz możliwość automatycznego zawężania szerokości pasma przenoszenia filtrów, stosownie do mocy i zagęszczenia nadajników w danym paśmie. Wszystko to jest możliwe dzięki międzynarodowym ustaleniom o podziale

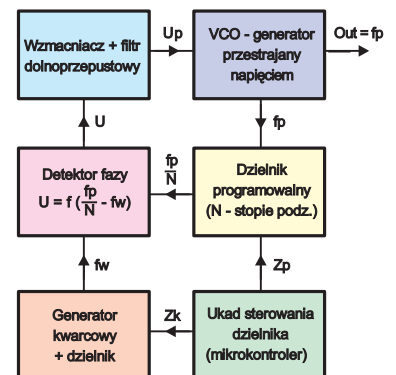
częstotliwości radiowych na zakresy (pasma), którym są przydzielone między innymi różne tzw. rastry. Oznacza to, że każdy z zakresów częstotliwości jest podzielony na bardzo małe i równe odcinki, które wypadają zawsze dokładnie w tym samym miejscu, tworząc tzw. siatki częstotliwości. Pozwala to, przy racjonalnym rozmieszczeniu stacji nadawczych i jednocześnie uwzględnieniu siatek częstotliwości wynikających z rastrów lub ich wielokrotności, na idealne dostrojenie się odbiornika z syntezą częstotliwości PLL do stacji nadawczej. Wynika to z zasady działania syntezy PLL, w której przestrajanie odbiornika nie jest płynne, lecz polega na wykonywaniu małych skoków. Inaczej mówiąc – poruszaniu się po siatce częstotliwości, która w tego typu odbiornikach jest wyznaczana z dokładnością kwarcu. Klasyyczny schemat blokowy syntezy częstotliwości PLL pokazany jest na rysunku 1. Jak widać, jego zasada pracy jest stosunkowo



Podstawowe parametry syntezy CB/455kHz

Liczba kanałów	40 w przedziale od 26.960MHz do 27.400MHz
Częstotliwość wyjściowa	od 26.505MHz do 26.945MHz
Częstotliwość pośrednia	typ. 455kHz (od 450 do 465kHz)
Raster międzykanałowy	10kHz
Poziom wyjściowy	ok. 0,4Vpp
Napięcie zasilania	typ. 12V
Pobór prądu	ok. 80mA
Wyświetlacz kanałów	2 cyfry typu LED
Sterowanie	2 przyciski - GÓRA / DÓŁ
Inne	optyczna sygnalizacja otwarcia pętli

Rys. 1



prosta otóż częstotliwość wyjściowa generatora VCO (Voltage Controlled Oscillator) jest na bieżąco porównywana z częstotliwością wzorcową (stabilizowaną kwarem) w detektorze fazy i w razie odchyłki od wartości zadanej (wynikającej z ustawienia dzielników programalnych) jest korygowane napięcie przestrajania generatora VCO do wartości, przy której nastąpi synchronizacja pętli fazowej. W wyniku tak działającej pętli sprzężenia zwrotnego otrzymywana jest na wyjściu generatora VCO częstotliwość o wartości zadanej programowo i równej kwarcu stabilności.

Jak wspomniano wcześniej, raster częstotliwości (często nazywany krokiem syntezy częstotliwości) jest przypisany do zakresu częstotliwości z uwzględnieniem szerokości zajmowanego kanału. I tak np. dla fal radiowych UKF wynosi 100kHz (czasami nawet 50kHz), dla zakresu fal średnich 9kHz, a dla krótkich 5kHz. Rastry, z którymi można się często spotkać, to: 100kHz, 50kHz, 25kHz, 12.5kHz, 10kHz, 9kHz, 6.25kHz, 5kHz, 2.5kHz, 1kHz, 500Hz, 100Hz i 10Hz.

Przyjrzyjmy się jednak nieco bardziej zakresowi pasma obywatelskiego (CB - Citizens Band), którego opis w szczególności będzie przydatny podczas uruchamiania i użytkowania układu będącego tematem tego artykułu. Pasma 11m (niekiedy potocznie nazywane pasmem 27MHz) jest użytkowane w większości krajów na świecie, a przepisy w nich obowiązujące poza krokiem syntezy częstotliwości 10kHz i system podziału częstotliwości na „bandy” czterdziestokanałowe są dość zróżnicowane.

Dotyczy to głównie mocy nadajników, rodzaju modulacji i często liczby dopuszczalnych kanałów (czterdziestek). W Polsce wygląda to następująco. Obowiązuje system

podstawowej czterdziestki (czterdziestu kanałów - dawna „banda” C, obecnie często oznaczana jako D) obejmujący zakres częstotliwości od 26,960MHz do 27,400MHz, gdzie raster międzykanałowy 10kHz jest przesunięty w dół o 5kHz w stosunku do rastru większości państw (w szczególności państw zachodnich) - tzw. standard „zera”. Oznacza to, że częstotliwość dowolnego kanału kończy się dziesiątkami kHz (zerem).

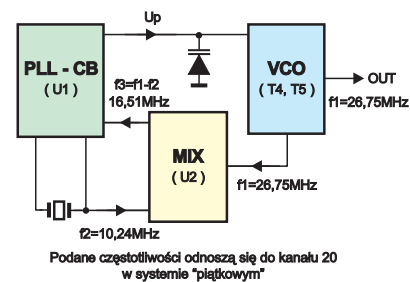
Dozwolonymi modulacjami są: modulacja amplitudy (AM), modulacja częstotliwości (FM) i modulacja jednowstęgowa (SSB). W tabeli 1 zostały opisane częstotliwości kanałów dla podstawowej czterdziestki obowiązujące w Polsce oraz częstotliwość wyjściowa syntezy częstotliwości dla odbiornika z przemianą częstotliwości 455kHz. Co uważniejsi spostrzegą pewnie w tabeli, że pomiędzy niektórymi z kanałów występuje odstęp częstotliwości większy od 10kHz i dana częstotliwość „wypada”. Są to tak zwane „dziury międzykanałowe” przeznaczone dawniej dla modelarstwa, urządzeń alarmowych itp. - dziś najczęściej niewykorzystywane z powodu dużej liczby pracujących w pobliżu nadajników CB. Warto tu wspomnieć, że dla podstawowej czterdziestki CB przyjęto na świecie, że kanał 9 jest kanałem ratunkowym, a kanał 19 drogowym. Oczywiście jest jeszcze kanał wywoławczy, który może zależeć od regionów geograficznych - najczęściej jest to jednak kanał 28.

Opis układu

Schemat blokowy syntezy częstotliwości PLL dla odbiorników CB z częstotliwością pośrednią 455kHz przedstawia rysunek 2. I choć jest on znacznie uproszczony w stosunku do rysunku 1, to widać wyraźnie, że „doszedł”

do niego dodatkowy blok tzw. mieszacza częstotliwości (oznaczony jako MIX). Jest on nieodzowny w tym układzie ze względu na to, że „sercem” proponowanego projektu jest specjalizowany układ scalony firmy SANYO LC7185 producent przygotował go do radiotelefonów CB z wysoką przemianą częstotliwości. O wyborze tego układu spośród wielu innych zadecydowało to, że od wielu lat jest on produkowany i bardzo często spotykany w radiotelefonach CB (np. ONWA, MAXSON 300, ALAN 21/28/36/37/38/100 PLUS). W związku z tym można go dość łatwo kupić za niezbyt wygórowaną cenę. Wewnętrznie łączy on w sobie niejako dwa układy scalone, układ syntezy częstotliwości PLL i układ sterowania. Czyni to z niego bardzo wygodną w zastosowaniu syntezę PLL wyposażoną w szereg dodatkowych funkcji. Jest to powód, by przyrzeć mu się trochę dokładniej, tym bardziej że może to posłużyć do dalszej rozbudowy opisanego projektu.

Patrząc na rysunek 3 przedstawiający schemat blokowy wewnętrznej struktury układu LC7185, zauważyć można wszystkie

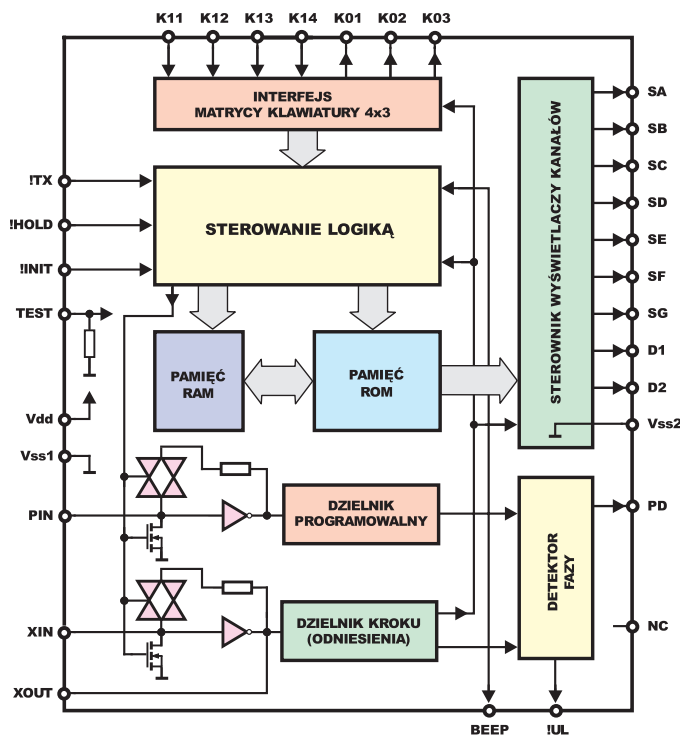


Rys. 2

Rys. 3

Tabela 1 Tabela częstotliwości kanałów CB z częstotliwościami heterodyny odbiornika

Numer kanału	Częstotliwość kanału [MHz] s. „zerowy”	Częstotliwość VCO [MHz] dla 455kHz	Numer kanału	Częstotliwość kanału [MHz] s. „zerowy”	Częstotliwość VCO [MHz] dla 455kHz
1	26,960	26,505	21	27,210	26,755
2	26,970	26,515	22	27,220	26,765
3	26,980	26,525	23	27,250	26,795
4	27,000	26,545	24	27,230	26,775
5	27,010	26,555	25	27,240	26,785
6	27,020	26,565	26	27,260	26,805
7	27,030	26,575	27	27,270	26,815
8	27,050	26,595	28	27,280	26,825
9	27,060	26,605	29	27,290	26,835
10	27,070	26,615	30	27,300	26,845
11	27,080	26,625	31	27,310	26,855
12	27,100	26,645	32	27,320	26,865
13	27,110	26,655	33	27,330	26,875
14	27,120	26,665	34	27,340	26,885
15	27,130	26,675	35	27,350	26,895
16	27,150	26,695	36	27,360	26,905
17	27,160	26,705	37	27,370	26,915
18	27,170	26,715	38	27,380	26,925
19	27,180	26,725	39	27,390	26,935
20	27,200	26,745	40	27,400	26,945



niezbędne bloki składające się na „inteligencję” tego scalaka. Opis jego wyprowadzeń wygląda następująco:

SA, SB, SC, SD, SE, SF, SG - wyjścia sterujące segmentami wyświetlaczy LED (30mA)

D1, D2 - wyjścia sterowania wyświetlaczami LED (150Hz, 10mA)

K11, K12, K13, K14

- wejścia matrycy klawiatury

K01, K02, K03

- wyjścia matrycy klawiatury (75Hz)

BEEP - wyjście sygnału tonowego

(tzw. BEEP TONE, 10mA)

!UL - wyjście odzwierciedlające stan pętli

PLL (20mA)

XOUT, XIN - generator kwarcowy 10,240MHz

Vss2 - masa zasilania wyświetlaczy LED

TEST - wejście testowe układu

PIN - wejście dzielnika programowalnego (150mV)

Vdd - plus zasilania układu (od 5 do 8V)

!INIT - wejście początkowe (kasujące)

!HOLD - zatrzymanie ustawień trybu pracy

PD - wyjście detektora fazy

(wyjście trójstanowe)

Vss1 - masa zasilania układu

NC - wyprowadzenie niepodłączone (wolne)

!TX - wybór trybu pracy („0” - TX, „1” - RX).

Schemat ideowy syntezy częstotliwości PLL-CB przedstawia **rysunek 4**. Jak widać,

na wejściu zasilania modułu zastosowano diodę Schottky-ego D4, która zabezpiecza go przed uszkodzeniem w przypadku odwrotnego podłączenia zasilania. Wymagane napięcia zasilania są wydzielone przez dwa stabilizatory (U3 i U4), których napięcie wyjściowe jest obniżone o wartość spadku napięcia na diodach D2 i D3. Ma to na celu nie dopuścić do zasilania układu specjalizowanego U1 napięciem katalogowo maksymalnym (8V), przy którym mógłby on wykazywać tendencje do utraty niektórych parametrów. Jednoczesne zastosowanie dwóch stabilizatorów pozwala na rozdzielenie części analogowo-cyfrowej o niewielkim widmie zakłóceń od części cyfrowej sterującej wyświetlaczami, która jest bardzo silnym źródłem zakłóceń i wymaga skutecznej filtracji zasilania. Przyczyną tak dużych zakłóceń w linii zasilania wyświetlaczy jest dynamiczny (sekwencyjny) sposób ich sterowania, wynikający z ograniczonej liczby wyprowadzeń układu scalonego U1. Polega on na tym, że oba wyświetlacze nie świecą nigdy jednocześnie. Są one zaświecane za pomocą kluczy tranzystorowych (T1, T2), kolejno raz jeden, raz drugi. Przykładowo, podczas ustawionego kanału 19 wygląda to tak, że najpierw świeci się tylko „jedyńka”, następnie tylko „dziewiątka” znowu „jedyńka” i tak w kółko. Szybkość tych zmian jest

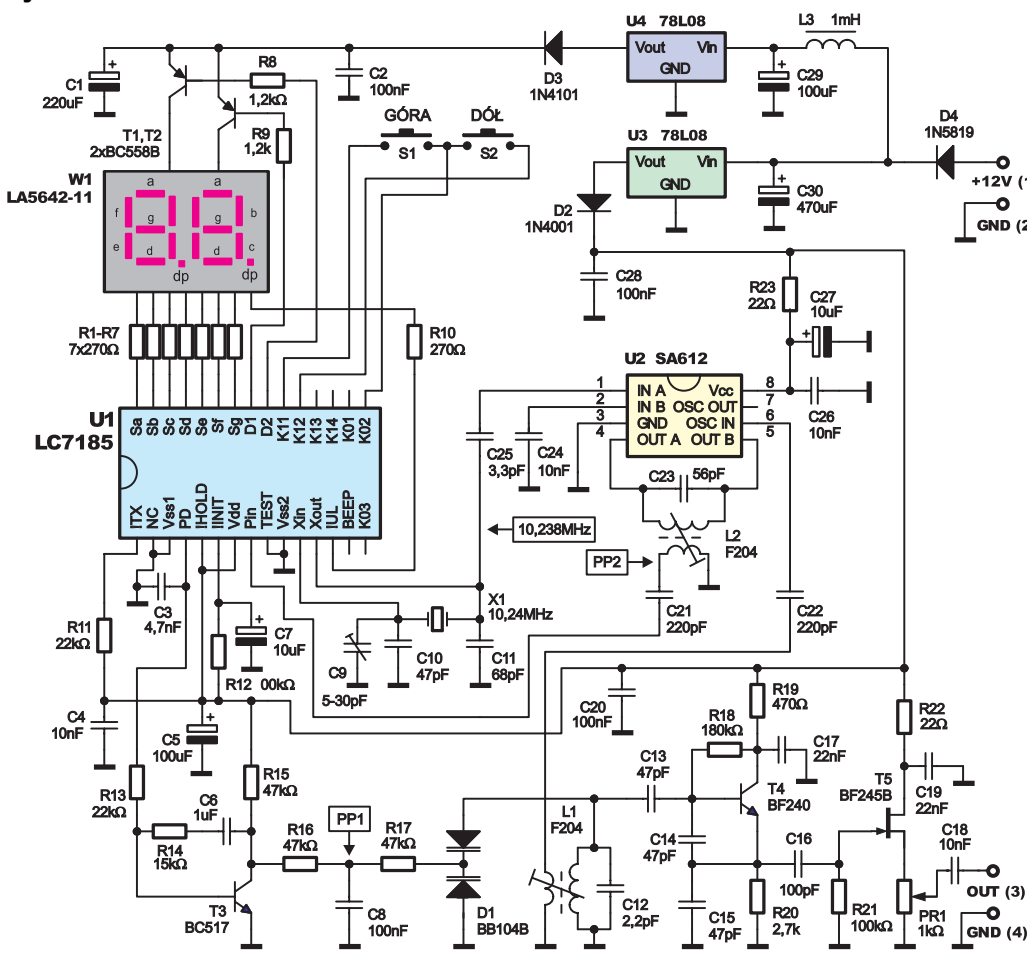
tak duża (150Hz), że oko człowieka (ze względu na dużą bezwładność) widzi oba wyświetlacze tak, jak gdyby świeciły jednocześnie. W przypadku nieograniczenia poziomu zakłóceń pochodzących od pracy wyświetlaczy w odpowiednim stopniu mogłoby wystąpić w głośniku odbiornika charakterystyczne buczenie (smażenie), a nawet pogorszenie czułości odbiornika.

Warto zapamiętać, że dla generatorów VCO pracujących w pętli PLL najważniejszym parametrem jest odpowiedni zakres przestrajania częstotliwości za pomocą napięcia sterującego. Następnie możliwość utrzymania wysokiej stabilności częstotliwości w czasie pod względem temperaturowym i mechanicznym, a dopiero potem poziom szumów w widmie sygnału wyjściowego.

W naszym przypadku generator VCO został zrealizowany w oparciu o tranzystor T4, którego częstotliwość oscylacji wyznacza obwód rezonansowy złożony z elementów L1, C12 i D1 oraz w mniejszym stopniu pojemności sprzęgające C13-C15. Generator dostarcza sygnał, który jest pobierany z dwóch różnych części układu, co niejako rozdziela generator VCO od syntezy PLL. Pierwszy sygnał o sprężeniu pojemnościowym jest pobierany z emitera tranzystora T4 na separator T5 (wtórnik źródłowy). Następnie poprzez „tłumik” regulowany PR1 i kondensator oddzielający składową stałą C18 trafia na wyjście przeznaczone do podłączenia z płytką odbiornika CB. Drugi z pobieranych sygnałów, pochodzący z uzwojenia wtórnicowej L1, jest doprowadzony na jedno z wejść mieszacza zrównoważonego U2. Jak już pisałem wcześniej, jest on konieczny ze względu na układ U1, który jest zaprojektowany dla radiotelefonów z wysoką przemianą częstotliwości. W tym przypadku jest to częstotliwość 10,695MHz i chcąc przygotować go do odbiornika z p.cz. 455kHz do drugiego wejścia mieszacza U2 podawana jest częstotliwość różnicy obu częstotliwości pośrednich 10,240MHz. W układzie jest ona pobierana z generatora kwarcowego układu U1. W wyniku mieszania na wyjściu układu U2 (filtr L2) zostaje wydzielona częstotliwość generatora VCO pomniejszona o 10,240MHz i przekazana na wejście dzielnika programowalnego, który znajduje się wewnątrz układu U1. W odpowiedzi na częstotliwość wejściową na wyjściu detektora fazy może wystąpić jeden z trzech stanów logicznych:

- L (niski) dla $f_2 > f_3$,
- H (wysoki) dla $f_2 < f_3$,
- Z (wysokiej impedancji) dla $f_2 = f_3$.

Rys. 4



Sterują one prostym wzmacniaczem z tranzystorem T3 (darlingtona), z którego napięcie wyjściowe jest podawane przez filtr dolno-przepustowy (R16, C8, R17) na diodę pojemnościową D1 w obwodzie rezonansowym generatora VCO.

W układzie U1 stan pętli jest na bieżąco kontrolowany i określany na wyprowadzeniu UL, gdzie podczas zamknięcia pętli (synchronizacji) występuje stan wysoki, a podczas otwarcia stan niski. Wykorzystano to do wykonania prostego wskaźnika stanu pętli (wprowadzenie UL połączono przez rezystor R10 do kropki segmentu h drugiej cyfry wyświetlacza), który w końcowym etapie budowy układu znacznie ułatwi strojenie.

Zmiany kanałów w układzie dokonuje się dwoma przyciskami GÓRA i DÓŁ, które są bezpośrednio podłączone do układu U1. Krótkie przyciśnięcie któregośkolwiek z nich powoduje zmianę kanału o jeden kanał dalej w wybranym kierunku, dłuższe przyciśnięcie prowadzi do automatycznej zmiany kanałów.

Elementy R12 i C7 odpowiadają za poprawny start (tzw. reset) układu podczas włączenia zasilania.

Montaż i uruchomienie

Schemat montażowy syntezy PLL przedstawia **rysunek 5**. Podczas projektowania płytki starano się ograniczyć jej gabaryty do niezbędnego minimum, stąd rezystory na niej są typu miniaturowego (0,1W). Nie jest to warunkiem poprawnego działania układu i można z powodzeniem montować rezystory większe (0,125W, 0,25W) - w pozycji pionowej. Montaż należy wykonać zgodnie z obowiązującymi regułami sztuki elektronicznej, tzn. rozpocząć od najniższych elementów (zwoerek), a zakończyć na najwyższych. Zwrócić przy tym należy szczególną uwagę na wyprowadzenia filtrów L1 i L2. Chodzi o to, czy cieniutkie końce uzwojeń dochodzące do nich nie są pourywane. Unikniemy w ten sposób dużych kłopotów przy uruchamianiu układu. Tranzystora T3 nie montujemy, ponieważ utrudniałby on początkowy cykl strojenia układu. Ponadto na płytce należy wykonać jedną zworę krótkim przewodem ekranowanym biegnącym pomiędzy filtrem L2 a kondensatorem C21. Wyświetlacz W1 należy zamontować tak wysoko, jak to tylko możliwe, tzn. na ile pozwolą nam jego wyprowadzenia. Uzyskamy w ten sposób lepszą jego widoczność po zamontowaniu modułu płytki w obudowie.

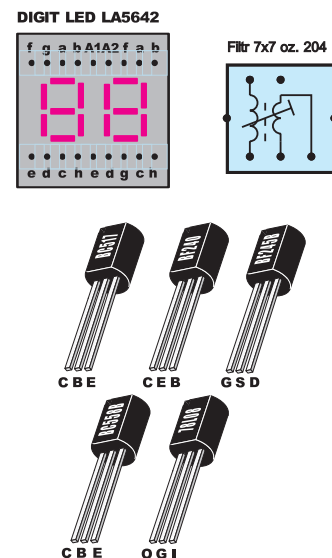
W związku z tym, że układ scalony U1 jest wykonany w technologii CMOS LSI, zalecane jest zamontowanie pod niego podstawki. W wykonanym modelu taka podstawka została zamontowana i nie zauważono, aby dodatkowe pojemności rozproszone wpłynęły ujemnie na pracę układu. Bardziej wprawni elektronicy mogą pokusić się o jego bezpośrednio przylutowanie. W takim przypadku

należy to wykonać na samym końcu montażu lutownicą grzałkową z uziemionym grottem. Układ U2 montujemy na płytce bezpośrednio (bez podstawki). Opis wyprowadzeń elementów „trudniejszych” podczas montażu przedstawia **rysunek 6**.

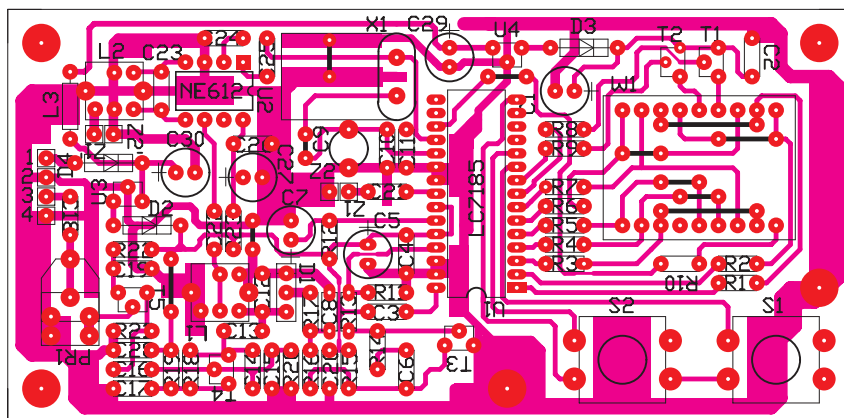
Poprawnie zmontowany układ po włączeniu zasilania (12V) na pewno „ożyje” i na wyświetlaczu automatycznie ustawi się kanał „dziewiąty”. Jest on wpisany na stałe do pamięci ROM przez producenta i po każdorazowym wyłączeniu zasilania układ będzie powracał do tego kanału. Oprócz cyfry 9 zaświeci się (najprawdopodobniej) również kropka dziesiąta wyświetlacza sygnalizująca otwarcie pętli, co w tym przypadku będzie oznaczało zachętę do przeprowadzenia strojenia układu. W najskromniejszym wydaniu będzie do tego potrzeby częstotliwościomierz i sonda w.c.z. z woltomierzem. Strojenie należy rozpocząć od wstępnego zestrojenia generatora VCO. Aby to wykonać, należy tymczasowo w miejsce emiter-kolektor tranzystora T3 wlutować potencjometr uruchomieniowy o wartości ok. 220kΩ. Następnie należy podłączyć woltomierz do punktu pomiarowego PP1 i ustawić potencjometrem uruchomieniowym napięcie na woltomierzu 4,75V. Kolejną czynnością tego procesu to odłączenie woltomierza i podłączenie częstotliwościomierza do wyjścia generatora VCO oznaczonego na schemacie jako OUT. Trzeba ustawić ślizgacz potencjometru PR1 maksymalnie do tranzystora T5 (zapewni to miernikowi częstotliwości dostatecznie duży sygnał wejściowy). Następnie, za pomocą małego wkrętaka, ustawiamy filtr L1 tak, by miernik wskazywał częstotliwość ok. 26,745MHz. Teraz można odłączyć potencjometr uruchomieniowy i wlutować na swoje miejsce tranzystor T3. Najprawdopodobniej w tym momencie wskazania na częstotliwościomierzu będą ulegały zmianie - jest to dopuszczalne na tym etapie strojenia. W ten sposób ukończone zostało wstępne strojenie generatora VCO i można przejść do strojenia obwodu rezonansowego mieszacza. Od tej pory wszystkie regulacje

należy wykonywać przy ustawieniu syntezy (wyświetlacza) na kanał 20 - aż do odwołania. Proces ten jest prostszy od poprzedniego, ponieważ układ samoczynnie informuje o stanie pętli fazowej. W tym przypadku należy stroić filtr L2 do momentu, w którym zgaśnie kropka dziesiąta na wyświetlaczu. Będzie to oznaczało, że pętla fazowa „chwyciła” (została zamknięta). Następnie podłączamy sondę w.c.z. do punktu pomiarowego PP2 i korygujemy ustawienie filtru L2 na największy poziom sygnału (na sondzie), tak by kropka dziesiąta na wyświetlaczu pozostawała zgaszona. Można teraz odłączyć sondę od układu - koniec strojenia mieszacza. Pozostało jeszcze sprecyzowanie ustawień, którego należy dokonać w dwóch miejscach układu. Pierwsze, to dokładne ustawienie częstotliwości wyjściowej za pomocą trymera C9. Dla kanału 20 powinna ona wynosić 26,7450MHz. Gdyby z jakichś powodów zakres regulacji trymera C9 okazał się zbyt wąski, należy zmienić odpowiednio do potrzeb wartość kondensatora C10 lub nawet C11. Konieczność regulacji w drugim miejscu układu jest uzależniona od tego, czy po przełączeniu syntezy na skrajne kanały (pierwszy i czterdzie-

Rys. 6



Rys. 5 Schemat montażowy



ty) pozostaną one stabilne pod względem częstotliwości. Gdyby tak nie było, trzeba delikatnie skorygować ustawienie rdzenia w filtrze L1 i następnie powtórnie sprawdzić oba skrajne kanały. Z chwilą uzyskania stabilnej pracy syntezy na obu skrajnych kanałach można uznać, że proces strojenia całego układu został zakończony. Oznacza to, że rdzenie filtrów L1 i L2 można zalać rozgrzaną parafiną, tak by nie uległy one późniejszemu rozstrojeniu. W wykonanym modelu pomiary kontrolne wynosiły:

- kanał 1 PP1 = 4,33V / PP2 = 16,267MHz / OUT = 26,50510MHz,
- kanał 20 PP1 = 4,75V / PP2 = 16,507MHz / OUT = 26,74506MHz,
- kanał 40 PP1 = 5,13V / PP2 = 16,707MHz / OUT = 26,94502MHz.

Podłączenie wyjścia (OUT) syntezy PLL z odbiornikiem CB powinno być przeprowadzone przewodem koncentrycznym dobrej jakości (z gęstym ekranem - w.cz.) np. RG178, RG316 lub RG174/U o średnicy 3mm.

Gdyby okazało się, że poziom zakłóceń wytwarzanych przez syntezę PLL (głównie przez wyświetlacz kanałów) jest słyszany w odbiorniku CB, to można je wyłumić poprzez dwukrotne zwiększenie wartości elementów C1 i C29. Dodatkowo do tego można od strony druku ekranować (cienką blaszką) część zakłócającą na płycie (połączenia od wyświetlacza do układu scalonego U1).

W układzie modelowym obie te czynności nie były konieczne. Okazało się jednak, że zbyt cienki przekrój przewodu zasilającego (poniżej 0,35mm) może sprzyjać powstawaniu zakłóceń.

Układ syntezy częstotliwości PLL nie był optymalizowany pod względem szumów fazowych.

Możliwości zmian

Wszyscy, którzy chcieliby zwiększyć komfort obsługi syntezy PLL, mogą to wykonać w bardzo prosty sposób dzięki „zaszytym” funkcjom układu LC7185.

Wystarczy tylko rozbudować klawiaturę do postaci z **rysunku 7** i odpowiednio ją podłączyć.

Wykaz elementów

Rezystory

R1-R7,R10	270Ω
R8,R9	1,2kΩ
R11,R13	22kΩ
R12,R21	100kΩ
R14	15kΩ
R15-R17	47kΩ
R18	180kΩ
R19	470Ω
R20	2,7kΩ
R22,R23	22Ω
PR1	1kΩ

Kondensatory

C1	220μF/10V
C2,C8,C20,C28	100nF ceramiczny
C3	4,7nF ceramiczny
C4,C18,C24,C26	10nF ceramiczny
C5,C29	100μF/10V
C6	1μF MKT
C7,C27	10μF/10V
C9 trymer	5-30pF
C10,C13-C15	47pF ceramiczny
C11	68pF ceramiczny

C12	2,2pF ceramiczny
C16	100pF ceramiczny
C17,C19	22nF ceramiczny
C21,C22	220pF ceramiczny
C23	56pF ceramiczny
C25	3,3pF ceramiczny
C30	470μF/16V

Półprzewodniki

U1	LC7185
U2	SA612
U3,U4	AN78L08
T1,T2	BC558B
T3	BC517
T4	BF240
T5	BF255B
D1	BB104B
D2,D3	1N4001
D4	1N5819
W1	LA5642 lub LTD5250, TOD5263

Inne

X1	10,240MHz
L1,L2	204 (filtr typu 7x7)
L3	1mH
S1,S2	switch 12x12
Podstawa	30P-S (gęsta - raster 1,778)

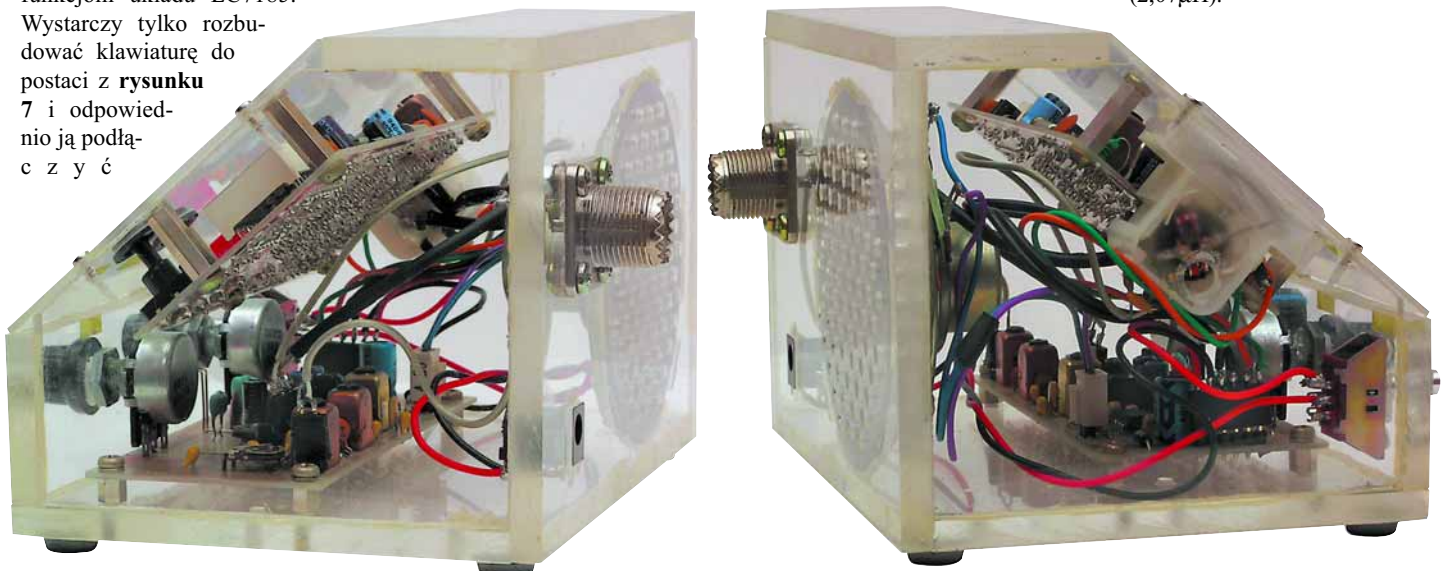
Komplet podzespołów z płytką jest dostępny w sieci handlowej AVT jako kit szkolny AVT-2763.

do układu scalonego U1. W takim przypadku dobrze by było również zapewnić podtrzymanie napięć na wyprowadzeniach 17, 23 i 24 układu scalonego U1, co w konsekwencji pozwoli utrzymać w pamięciach zapisane kanały po wyłączeniu zasilania.

Przy nieco większej modyfikacji układu można wykorzystać wewnętrzną pamięć RAM do wyłuskania bardzo przydatnej funkcji DW (Dual Watch). Umożliwia ona skanowanie dwóch dowolnie wybranych kanałów z możliwością automatycznego zatrzymania się na kanale zajęтым. Będzie to jednak wymagać dodania kilku elementów, pełniących funkcję sekwencyjnego przełącznika sterowanego blokadą szumów odbiornika CB.

Użytkownicy odbiorników z innymi wartościami częstotliwości pośrednich (od 450 do 465 kHz) powinni skorygować częstotliwość generatora wzorcowego 10,240MHz tak, by na wyjściu OUT uzyskać częstotliwość heterodyny odbiornika. Należy to wykonać eksperymentalnie przez dobieranie wartości elementów C9, C10 i C11. Gdyby to nie wystarczyło, to w miejsce zworki podłączonej szeregowo z kwarcem X1 należy wlotować niewielką pojemność lub indukcyjność. W ten sposób „przeciągnięta” zostanie częstotliwość kwarcu (pojemnością w górę, indukcyjnością w dół).

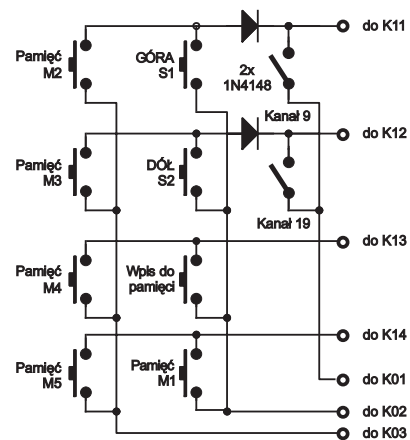
W miejsce filtrów 7x7 o oznaczeniu 204 (indukcyjność rezonansowa 1,36μH) można zastosować filtry 217 (1,09μH) lub 216 (2,07μH).



Jednocześnie w takim przypadku należy skorygować wartości pojemności rezonansowych (C12, C23). Opisany układ syntezy można również nieco uprościć konstrukcyjnie i przy tym nic nie stracić, tzn. zrezygnować z generatora zewnętrznego „opartego” o tran-

zystor T4 i wykorzystać generator wewnętrzny układu U2 (wyprowadzenia 6 i 7).

Roman Białalski
roman.bialalski@edw.com.pl



Rys. 7