

Układ zerujący do urządzeń cyfrowych

Przedstawiamy praktyczną aplikację układu zerującego firmy Texas Instruments, który nosi oznaczenie TL7705. Projekt ten stanowi uzupełnienie przeglądu układów zerujących z EP 3 i 4/98.

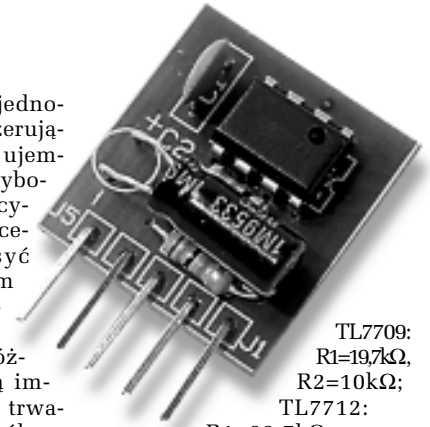
Układy zerujące mikroprocesor są jednym z podstawowych ogniw kontroli poprawnej pracy układu mikroprocesorowego. Ich funkcja sprowadza się z reguły do wytwarzania sygnałów zerujących mikroprocesor, bądź uaktywniania przerwań niemaskowalnych, które powiadają go o nadzwyczajnej sytuacji w systemie.

Do takich układów należą produkty firmy Texas Instruments TL77xx. Do podstawowych zadań tych układów należy wytwarzanie impulsu zerującego po włączeniu zasilania w systemie oraz po obniżeniu się napięcia zasilania poniżej zadanej

wartości. Wytwarzane jednocześnie dwa impulsy zerujące są komplementarne: ujemny albo dodatni. O wyborze jednego z nich decyduje użytkownik. Ta cecha układu jest dosyć wygodna, bowiem układ pozwala na wykonanie „zbiorowego” zerowania „układów różniących się polaryzacją impulsu zerującego. Czas trwania impulsu jest określany przez zewnętrzną pojemność.

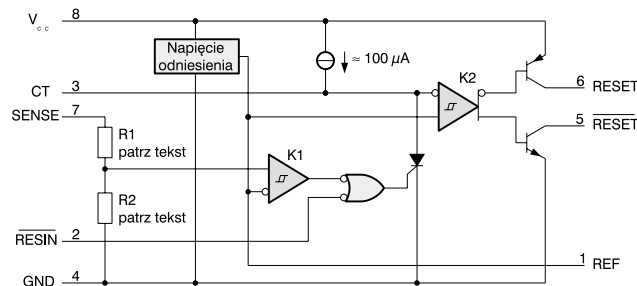
Układy rodziny TL77xx są wykonywane na kilka typowych napięć nadzorowanych i pod literami xx w oznaczeniu kryje się wartość tego parametru. Mamy więc układy: TL7702 (2V), TL7705 (5V), TL7709 (9V), TL7712 (12V), TL7715 (15V).

Na rys. 1 został przedstawiony schemat funkcjonalny układu TL77xx. Jest on zbudowany z dwóch komparatorów, źródła napięcia odniesienia, rezystorowego dzielnika napięcia, bramki logicznej NAND, tyrystora oraz dwóch tranzystorów wykonawczych. Wszystkie układy rodziny charakteryzują się jednakową budową, z wyjątkiem wartości rezystorów dzielnika R1-R2. Dla poszczególnych układów są one różne: TL7702: R1=0Ω, R2= rozwarcie; TL7705: R1=7,8kΩ, R2=10kΩ;

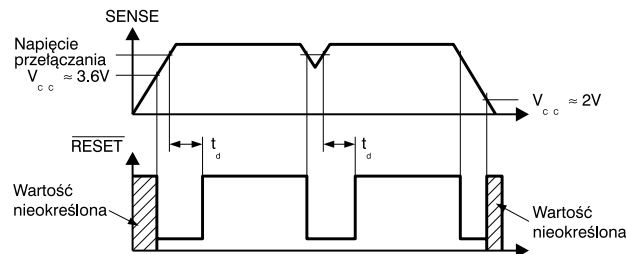


- TL7709: R1=19,7kΩ, R2=10kΩ;
- TL7712: R1=32,7kΩ, R2=10kΩ;
- TL7715: R1=43,4kΩ, R2=10kΩ.

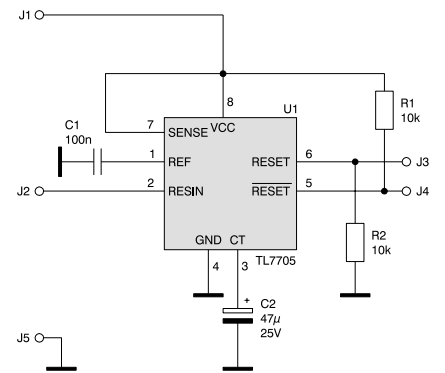
Na rys. 2 przedstawiono wykres czasowy pracy układu TL77xx, przy wahaniami napięcia zasilania (wartości napięć na rysunku są podane dla układu TL7705). Po włączeniu zasilania napięcie narasta do pewnej wartości (na rys. 2 około 3,6V). Do tego momentu napięcia na wyjściach są nieznane. Potem ustala się stan zerowania. Ten stan trwa, ponieważ na wejściu CT napięcie



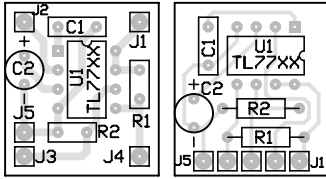
Rys. 1.



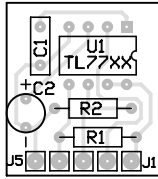
Rys. 2.



Rys. 3.



Rys. 4.



Rys. 5.

jest niskie. Gdy wzrośnie do wartości przełączenia, zostanie włączony tyrystor, który będzie rozładowywał zewnętrzna pojemność, do tej pory ładowaną przez źródło prądowe 100µA. Czas opóźnienia t_d , podtrzymujący stan zerowania, jest obliczany ze wzoru:

$$t_d = 1,3 \cdot 10^4 \cdot C_T$$

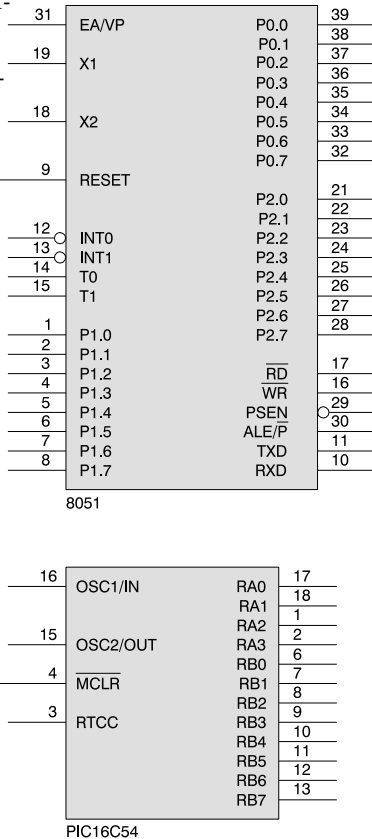
t_d - czas wyrażony w sekundach;

C_T - pojemność wyrażona w faradach.

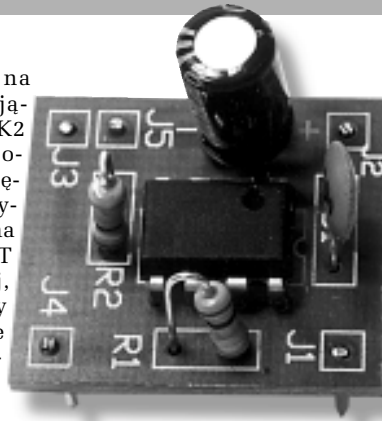
Napięcie oczywiście narasta dalej, osiągając wartość nominalną. Napięcie na elektrodach tyrystora spadnie poniżej jego wartości trzymania U_H , tyrystor przestanie przewodzić i umożliwia ładowanie pojemności C_T . Przedtem

jednak napięcie na wejściu odwracającym komparatora K2 zmniejszyło się poniżej wartości napięcia odniesienia, czyli stan zerowania na wyjściach RESET może trwać dalej, aż do momentu, kiedy napięcie na C_T wzrośnie powyżej napięcia odniesienia.

Schemat proponowanego układu zerującego system mikroprocesorowy



Rys. 6.



WYKAZ ELEMENTÓW

Rezystory

R1, R2: 10kΩ

Kondensatory

C1: 100nF

C2: 47µF/25V

Półprzewodniki

U1: TL7705

Kompletny układ i płytki drukowane są dostępne w AVT pod oznaczeniem AVT-1177.

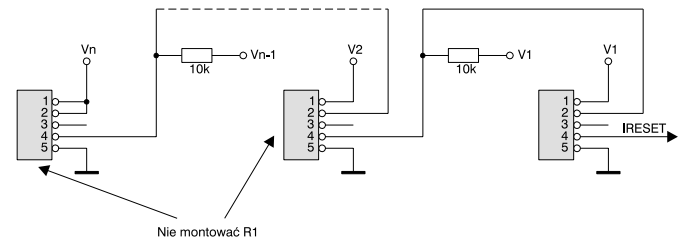
przedstawiono na rys. 3. Płytkę układu została zaprojektowana w dwóch odmianach: do montażu pionowego (rys. 4) i do montażu poziomego (rys. 5), w zależności od wymagań konstruktora. Montaż elementów nie powinien sprawić kłopotu elektronikowi-amatorowi o dowolnym poziomie zaawansowania, dlatego nie będziemy go opisywać szczegółowo.

Uruchomienie układu w zasadzie polega na doborze takiej pojemności C2 (patrz wzór wyżej), aby zerowanie systemu mikroprocesorowego było skuteczne w dowolnych warunkach pracy. Wartość tej pojemności jest ograniczona wyłącznie przez

rozmiary kondensatora, który uda się włożyć na płytkę. Naszym zdaniem ciekawsze będą praktyczne układy połączeń płytki zerowania mikroprocesora. Podstawowy układ zerujący mikroprocesor jest pokazany na rys. 6. Dla przykładu zarządza on dwoma mikroprocesorami, różniącymi się stanem aktywnym wejścia zerującego.

Zestaw kilku płytek naszego układu pozwala kontrolować kilka napięć zasilających (rys. 7). W tym celu wykorzystywano wejście układu RESIN, dzięki niemu sygnał zerowania jest przenoszony na wyjście kolejnego układu TL77xx.

Mirosław Lach, AVT, mlach@polbox.com



Rys. 7.